



Ontwikkeling van een validatie omgeving voor een testsysteem van beeldsensoren

Roeland Osaer

Professionele bachelor Elektronica – ICT

Afstudeerrichting Elektronica

Academiejaar 2019/ 2020

Stagebedrijf: Caeleste CVBA

Abstract

Development of a validation environment for a test system for image sensors

R. Osaer

The development of the validation system is made for the company Caeleste. Caeleste is a company that is making costume made CMOS-image sensors. The development and the testing takes place in the company, while the production is outsourced. When a new image sensor enters the company, it needs to be tested on its functionality and specifications. Caeleste has developed a test system to test these new incoming image sensors. That test system has a certain complexity and the company does not know exactly what the specifications are of that test system. The aim of the validation system is to test that test system on a more automatic and easier way than it was before.

The validation system is developed in the form of a PCB that can be attached to the test board. Together with the measurement equipment and the Python code a full automatic test can be accomplished. With the validation system there is also a test plan made. This document describes all the functional tests step by step so any engineer can take this document and does all the measurements and tests himself.

It can be concluded that with the development of the validation system, the testing time of the test system can drastically be reduced. Because of this the engineer is able to focus more on the actual testing of the image sensors.

INHOUDSOPGAVE

FIGURENLIJST	4
CODEFRAGMENTENLIJST	5
AFKORTINGSLIJST	6
INLEIDING	7
VOORSTELLING VAN HET BEDRIJF	7
ACTUELE SITUATIE.....	7
VERWACHTE SITUATIE.....	7
1 ANALYSE & VOORSTUDIE	9
1.1 ZINGEL BORD	9
1.1.1 LDO (LOW DROP-OUT REGULATOR)	10
1.1.2 POWER CIRCUIT	13
1.1.3 BIASOPAMP	14
1.2 TESTPLAN VOOR TESTSYSTEEM	16
1.2.1 HET HUIDIGE TESTPLAN	16
1.2.2 HET NIEUWE TESTPLAN	17
1.3 SPECIFICATIES TESTSYSTEEM	18
2 PRAKTISCHE UITVOERING.....	19
2.1 ALGEMENE WERKING.	19
2.1.1 KEITHLEY 2010 MULTIMETER	20
2.1.2 RIGOL DL 3021A ELECTRONIC LOAD.....	21
2.1.3 RIGOL DS6104 OSCILLOSCOOP	21
2.2 BLOKKENSCHEMA ZINGEL TESTBORD	22
2.3 DEELSCHEMA'S.....	23
2.3.1 RELAIS VOOR SCHAKELLEN TUSSEN VOEDINGEN	23
2.3.2 RELAIS EN IC'S VOOR FUNCTIONELE TESTEN.....	26
2.3.3 FTDI USB NAAR SPI	29
2.3.4 MCP23S18 I/O EXPANDER	30
2.3.5 LM2937-3V3 LDO	30
2.4 PRINT LAY-OUT	31
2.4.1 LAYER STACK	31
2.4.2 LAY-OUT	32
2.5 BESTUKKEN VAN DE PRINT	33
2.6 TEST SETUP.....	35
2.7 SOFTWARE	36
2.7.1 SOFTWARE ZINGEL BORD	36
2.7.2 SOFTWARE TEST BORD.....	37
2.7.3 SOFTWARE MEETTOESTELLEN	39

2.7.4	VOORBEELD VOLLEDIG AUTOMATISCHE METING.....	42
2.8	UPDATE TESTPLAN	44
2.8.1	VOORBEELDEN INHOUD TESTPLAN	44
CONCLUSIE		46
LITERATUURLIJST.....		47

Figurenlijst

Figuur 1: Logo Caeleste [1]	7
Figuur 2: Blokkenschema Zingel bord	9
Figuur 3: Blokkenschema LDO	10
Figuur 4: Schema LDO en digitale Potmeter	11
Figuur 5: Schema stroommeting	12
Figuur 6: Schema ADC-Readback	13
Figuur 7: Blokkenschema Power circuit	13
Figuur 8: Blokkenschema BiasOpamp circuit	14
Figuur 9: Schema OPAMP-schakeling BiasOpamp	14
Figuur 10: Connector op Zingel bord.....	19
Figuur 11: Keithley 2010 multimeter [9]	20
Figuur 12: Rigol 3021A [10]	21
Figuur 13: Blokkenschema ATE006 Zingel testbord	22
Figuur 14: MDC3105 configuratie [12]	23
Figuur 15: Configuratie LDO relais.....	24
Figuur 16: Configuratie Power circuit relais	25
Figuur 17: Configuratie biasopamp relais.....	25
Figuur 18: Schema fysieke weerstanden.....	27
Figuur 19: Schema FPGA controle	28
Figuur 20: Schema Clk, DAC en MSB initiële test	29
Figuur 21: Schema FTDI chip	29
Figuur 22: Schema spanningsregelaar.....	30
Figuur 23: Layer stack ATE006.....	31
Figuur 24: Voorbeeld X-Y Routen	32
Figuur 25: Voorbeeld slecht terugkeer pad [22]	32
Figuur 26: Soldeer proces testen.....	33
Figuur 27: Stencil en pcb in de stencilprinter	34
Figuur 28: Voor en na soldeerproces	34
Figuur 29: Blokkenschema testsetup	35
Figuur 30: Totale testopstelling.....	35
Figuur 31: Configuratie FTDI-chip [18]	37
Figuur 32: SPI-modi	38
Figuur 33: Control byte configuratie	39
Figuur 34: achterzijde Keithley 2010.....	40
Figuur 35: Flowchart voltage transient	42
Figuur 36: Schermafbeelding testplan	44
Figuur 37: schermafbeelding twee tesplan	45

Codefragmentenlijst

Codefragment 1: Initialiseren Zingel bord.....	36
Codefragment 2: Initialiseren ftdi-chip	38
Codefragment 3: Configuratie I/O-expander	39
Codefragment 4: Meting met multimeter	40
Codefragment 5: Instellen digitale belasting	41
Codefragment 6: Meting met oscilloscoop	41

Afkortingslijst

CMOS	Complementary metal oxide semiconductor
PCB	Printed Circuit Board
SPI	Serial Peripheral Interface
FPGA	Field-programmable gate array
DAC	Digital analogue converter
LDO	Low dropout
ADC	Analogue digital converter
GPIO	General Purpose Interface Bus
USB	Universal serial bus
PPM	Parts per million
SMD	Surface-mounted device
BGA	Ball grid array
DPDT	Double Pole Double Throw
SCPI	Standard Commands for Programmable Instruments
DC	Direct current
IC	Integrated circuit
I/O	Input/ Output
PC	Personal computer
MOSFET	Metal-oxide-semiconductor field-effect transistor
I ² C	Inter-Integrated Circuit
DLL	Dynamic Link Library
OPAMP	Operational amplifier

Inleiding

Voorstelling van het bedrijf

Caeleste (Figuur 1), gelegen te Mechelen, is een bedrijf dat in 2006 is opgericht door Bart Dierickx en Patrick Henckes. Caeleste ontwikkelt en test state of the arte gepersonaliseerde CMOS-beeldsensoren voor de klant. Ze focussen zich vooral op volgende sectoren: voedingsindustrie (kwaliteitscontrole en sorteren), ruimtevaart, wetenschappelijk onderzoek en in de medische sector (x-Ray technologie). In het bedrijf worden ontwikkelde beeldsensoren zelf getest en gekalibreerd aan de hand van zelfontworpen testsystemen. Caeleste heeft al een tiental patenten op hun naam met technologieën die door de jaren heen in het bedrijf ontwikkeld zijn.



FIGUUR 1: LOGO CAELESTE [1]

Actuele situatie

Caeleste ontwikkelt op maat gemaakte beeldsensoren op vraag van de klant. Deze worden ontworpen in Caeleste en worden daarna geproduceerd in het buitenland. Dit proces heeft een hoog prijskaartje. Het duurt dan ook enige tijd vooraleer de beeldsensoren terug in het bedrijf aanwezig zijn. Op het moment dat een beeldsensor aankomt, is het nog niet geweten of deze effectief werkt en/of ze de gevraagde specificaties behalen. Om dit te kunnen bepalen, heeft Caeleste enkele testsystemen ontwikkeld. Deze testsystemen kunnen bepalen of de beeldsensoren voldoen aan de eisen van de klant. Deze testsystemen hebben een hoge complexiteit. Hierdoor is het moeilijk te bepalen of de testsystemen wel voldoen aan bepaalde eisen voor de beeldsensor. De testsystemen kunnen dan wel functioneel werken, maar andere zaken, zoals de ruis die het testsysteem met zich meebrengt, zijn minder snel te bepalen. Nochtans zijn zulke zaken zeer belangrijk om een goede meting op een sensor te kunnen uitvoeren.

Momenteel worden er op het testsysteem enkel manuele initiële testen uitgevoerd worden. Hiervoor bestaat een testplan dat is opgesteld in Caeleste zelf. Dit document legt stap voor stap uit wat en hoe er gemeten moet worden. Deze metingen en testen worden manueel uitgevoerd op ieder nieuw testsysteem dat uit productie komt.

Verwachte situatie

Het testen van een nieuw testsysteem, dat toekomt in Caeleste, neemt heel wat tijd in beslag. Daarom is er gevraagd om een systeem te ontwikkelen dat deze metingen op een zo autonome manier kan uitvoeren. Dus om het beknopt te verwoorden: 'test het testsysteem'. Voor alle duidelijkheid komen hier geen beeldsensoren aan te pas, het gaat enkel over het testsysteem zelf. Het te ontwikkelen systeem wordt in de vorm van een PCB gemaakt en moet de mogelijkheid bieden om het testplan, dat oorspronkelijk manueel werd uitgevoerd, zo autonoom mogelijk te kunnen uitvoeren. Een voordeel van het ontwikkelen van zo'n systeem is dat behalve alle initiële testen die in het testplan staan, ook karakterisatie mogelijk is. Dus aan de hand van het systeem zal

een datasheet kunnen opgesteld worden van het testsysteem. Dit is niet beschreven in de opdracht van de stage wordt mogelijk in de toekomst uitgevoerd.

De specificaties van het te ontwikkelen systeem worden verduidelijkt in paragraaf 1.3.

1 Analyse & voorstudie

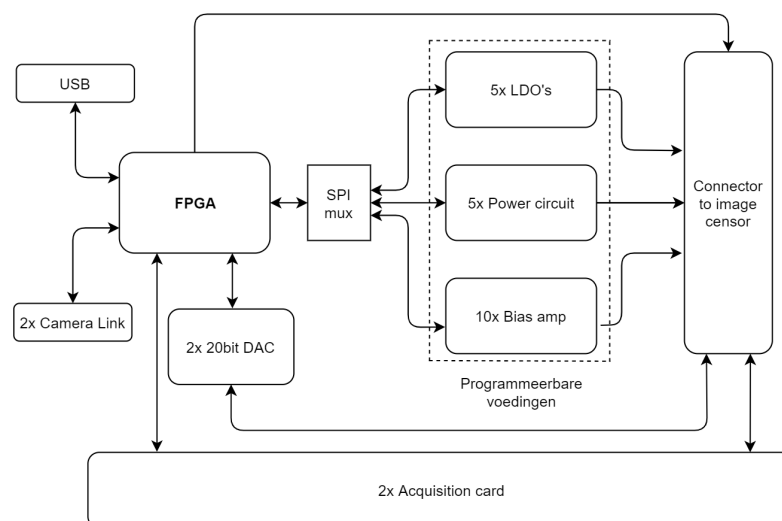
Vooraleer aan de praktische kant van de bachelorproef kan begonnen worden, is er eerst een voorstudie nodig. In dit deel zal uitgelegd worden waarvoor het testsysteem gebruikt wordt en hoe het effectief werkt.

Zoals eerder verteld heeft iedere sensor die in Caeleste gemaakt wordt zijn eigen specificaties die opgesteld geweest zijn in samenspraak met de klant. Vooraleer de sensor effectief verkocht wordt moet Caeleste kunnen bewijzen aan de klant dat deze voldoet aan de vooropgestelde specificaties. Om dit te kunnen bewijzen zijn er testsystemen ontwikkeld waar de sensoren op getest worden. Het testteam gaat dan met de sensor en testsysteem aan de slag. Het ultieme bewijs dat de sensor werkt is om een beeld uit de sensor te krijgen. Daarnaast worden ook andere meetresultaten opgenomen die de specificaties kunnen bevestigen.

Om een beeldsensor functioneel te krijgen zijn heel wat instellingen nodig. Zo heeft een beeldsensor, net zoals ander chips, vele registers aan boord. Deze zijn allemaal nodig om de beeldsensor in verschillende modi te kunnen gebruiken. Ook moet de effectieve data van het beeld verwerkt kunnen worden, hiervoor is heel wat logica nodig. Het testsysteem samen met de verwerkingssoftware op de computer nemen al deze functies voor hun rekening en daarom speelt het testsysteem dus een cruciale rol in de ontwikkeling en de verkoop van de beeldsensoren. Een van de testsystemen heeft de naam Zingel en wordt voor meerder projecten gebruikt. Dit is ook het testsysteem waarmee de bachelorproef is uitgevoerd. Hieronder wordt dit testsysteem wat verder in detail besproken. Ook wordt het originele testplan dat gebruikt wordt voor het initieel testen van het testsysteem besproken en wat de intenties zijn van het nieuwe testplan.

1.1 Zingel bord

Het Zingel bord wordt gebruikt om een beeldsensor te testen op zijn functionaliteit en om een beeldsensor te karakteriseren. Het Zingel bord bestaat uit verschillende onderdelen die aansturen en leesbaar zijn. Een blokkenschema van het Zingel bord bevindt zich hieronder (Figuur 2)

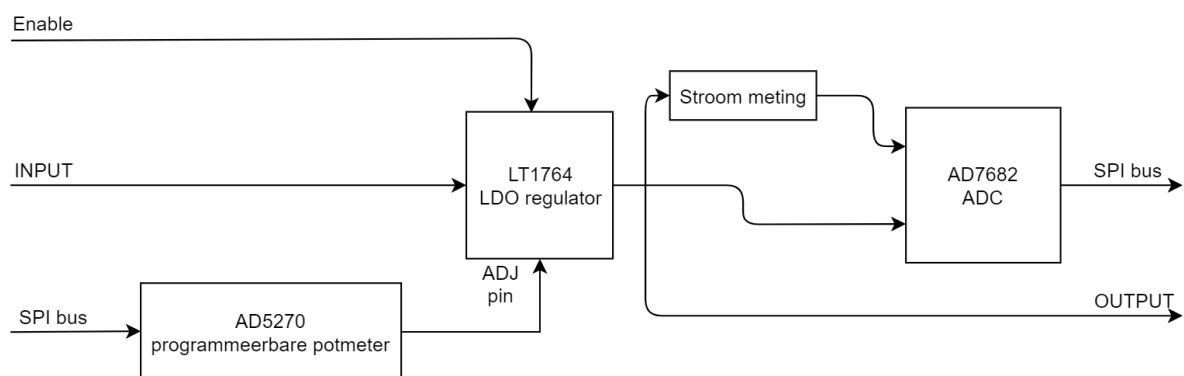


FIGUUR 2: BLOKKENSHEMA ZINGEL BORD

Er zijn drie verschillende soorten programmeerbare voedingen aanwezig op het testbord. Alle drie de types zijn lineaire voedingen en worden via SPI-bus geprogrammeerd. Ook zijn deze aangesloten op de connector waar uiteindelijk een beeldsensor aangelegd wordt. Vervolgens worden er 48 uitgangen van de FPGA aan de sensor gelegd. Dit is nodig voor de aansturen van alle registers op het bord. Via 2 connectoren, waar acquisitiekaarten kunnen geplaatst worden, wordt de data die van de beeldsensor komt verwerkt. Dit zijn meestal kaarten met veel DDR-geheugen om parallelle bewerkingen te kunnen uitvoeren. Ook worden twee 20-bit DAC's op de sensor aangesloten. Het onderdeel waar het meest op getest zal worden zijn de programmeerbare voedingen. Hieronder wordt er wat dieper in gegaan op de verschillende soorten voedingen.

1.1.1 LDO (Low Dropout Regulator)

Een LDO is een lineaire spanningsregeling waar de uitgangsspanning heel dicht aanleunt tegen de voedingsspanning. Dit heeft als voordeel dat er maar een zeer lage spanningsval over de voeding is en dat er dus ook een lager vermogensverlies is ten opzichte van een normale lineaire voeding. Een ander voordeel is dat de voeding zo goed als geen ruis heeft door het feit dat er geen switching aan te pas komt. Op het Zingel bord staan 5 programmeerbare LDO's. Het blokkenschema van de voeding wordt hieronder weergegeven. (Figuur 3)



FIGUUR 3: BLOKKENSHEMA LDO

- *Werkingsprincipe*

De LT1764 is een 3 A fast transient, low noise, LDO-regulator [2]. Waarvan de adj-pin aangesloten is aan een digitale potentiometer. Via de adj-pin kan de uitgang van de LDO ingesteld worden. De instelling van de digitale potmeter gebeurt via een SPI-bus. De uitgangsspanning en uitgangsstroom worden gemeten en omgezet via een ADC. De waardes hiervan kunnen uitgelezen worden via de SPI-bus.

- *Digitale potmeter*

De AD5270 [3] is een digitale potmeter met 1024 posities, 1% tolerantie en wordt aangestuurd via SPI. Door in het RDAC-register te schrijven wordt de positie van de wiper aangepast en zo ook de weerstandswaarde van de potentiometer. De formule die de weerstandswaarde bepaald in functie van de digitale waarde is als volgt.

Waarde van de te regelen potmeter $R_{WA} = 20 \text{ k}\Omega$

$$R_{pot} = \frac{D}{1024} * R_{WA} = \frac{D}{1024} * 20 \text{ k}\Omega$$

• Berekenen van de uitgangsspanning

De uitgangsspanning kan dus aangepast worden door de waarde van de potentiometer aan te passen. De formule voor het berekenen van de uitgangsspanning op de LT1764 is als volgt:

$$V_{out} = 1,21 \text{ V} * \left(1 + \frac{240 \text{ k}\Omega // R_{pot}}{8 \text{ k}\Omega}\right) + I_{ADJ} * (240 // R_{pot})$$

Door de formule voor R_{pot} in te voegen in deze formule komen de minimum en maximum spanning berekend worden:

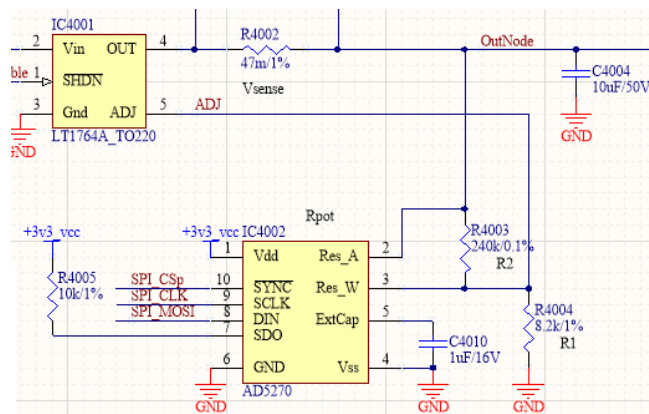
$$\text{Als } D = 0 \Rightarrow V_{out \min} = 1,21 \text{ V}$$

$$\text{Als } D = 1024 \Rightarrow V_{out \max} = 3,93 \text{ V}$$

De uitgang van de LDO kan worden ingesteld van 1,21 V tot 3,93 V en heeft volgende nauwkeurigheid:

$$\frac{V_{out \max} - V_{out \min}}{D} = \frac{3.93 \text{ V} - 1.21 \text{ V}}{1024} = \frac{2,72 \text{ V}}{1024} = 0,00266 \text{ V}_{per \text{ bit}}$$

Het schema van deze schakeling bevindt zich hieronder (Figuur 4)



FIGUUR 4: SCHEMA LDO EN DIGITALE POTMETER

• Berekenen koelvin LDO

De LDO kan maximaal 3A leveren, heeft een minimale uitgangsspanning van 1,21V. Er wordt gerekend met maximale omgevingstemperatuur van 60 °C. De temperatuur gegevens van de LDO zijn als volgt.

- $T_{\max}$ = 125 °C
- Junction-ambient = 50 °C/W
- Junction-Case = 2,5 °C/W

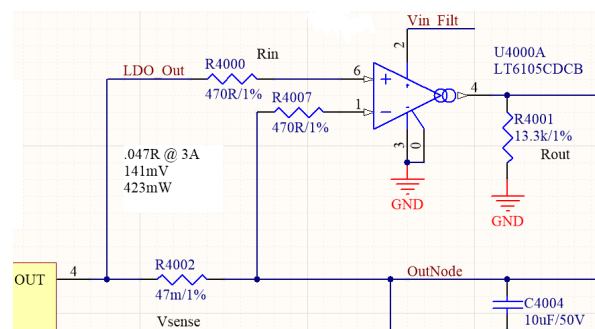
Uit deze gegevens kan berekend worden welke eigenschappen de koelvin nodig heeft.

$$\frac{P_{max} = (5 \text{ V} - 1,21 \text{ V}) * 3 \text{ A} = 11,5 \text{ W}}{11,5 \text{ W}} - 2,5^{\circ} \frac{\text{C}}{\text{W}} = 3,15^{\circ} \text{C/W}$$

Er is een koelvin nodig die minimum 3,15 °C/W kan disiperen.

- *Stroommeting aan de uitgang van de LDO*

De stroom meting gebeurt via een OTA (operational transconductance amplifier). Hiermee wordt de stroom gemeten die door V_{sens} vloeit. De gemeten stroom wordt voorgesteld als een bepaalde spanning op de uitgang van de OTA. Deze wordt via een ADC ingelezen en opgezet naar een stroomwaarde in de software.



FIGUUR 5: SCHEMA STROOMMETING

$$V_{out} = V_{sens} * \frac{R_{out}}{R_{in}}$$

Bij een maximale belasting van 3 A mag er op de ingang van de ADC niet meer dan 4,096 V staan (ref spanning ADC). Dus moet er bij een belasting van 3 A maximaal 4,096 V aan de uitgang van de OTA komen te staan. (Figuur 5)

Spanning over Vsens bij maximale belasting

$$V_{sens} = 3 A * 0.047 \Omega = 141 \text{ mV}$$

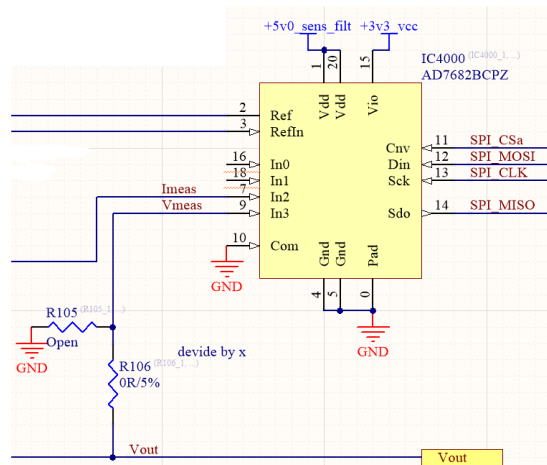
De formule die de uitgangsspanning van de OTA geeft is als volgt:

$$V_{out} = V_{sens} * \frac{R_{out}}{R_{in}} = 141 \text{ mV} * \frac{13,3 \text{ k}\Omega}{470 \text{ }\Omega} = 3,99 \text{ V bij } 3 \text{ A}$$

De formule voor het berekenen van de uitgangsspanning bevindt zich in het datasheet van de OTA.
[4]

- *Readback via ADC*

De spanning en stroom wordt gemeten via een ADC. De AD7682 [5] is een 16-bit vier kanaals-AD-converter, tijdens de configuratie van de ADC (Figuur 6) wordt ingesteld dat de ADC zijn interne referentie van 4,096 V gebruikt. R105 en R106 worden niet gebruikt maar dienen om de spanning die op de ingang van de ADC komt te beperken. Hier is dit geen probleem omwille van het feit dat de maximum uitgangsspanning van de LDO slecht 3,93 V bedraagt. Moest deze hoger zijn, kan er met R105 en R106 een weerstandsdeler gemaakt worden. Deze deling kan gemakkelijk in de software worden rechtgezet.

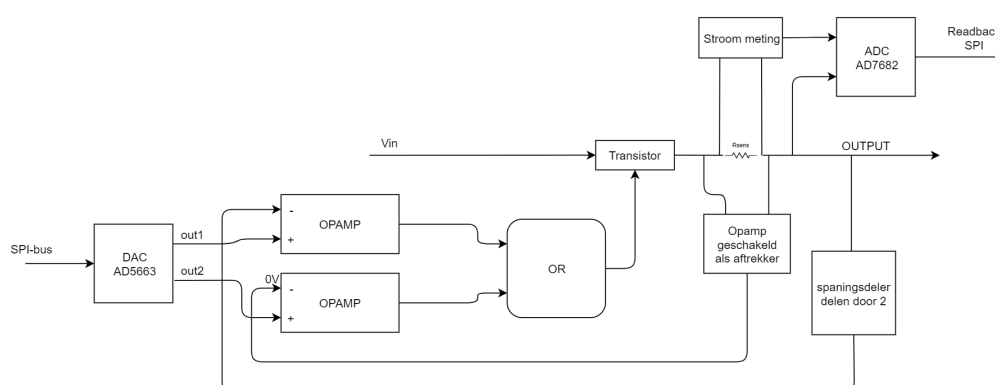


FIGUUR 6: SCHEMA ADC-READBACK

1.1.2 Power circuit

Het power circuit (Figuur 7) is een voeding die ontworpen is in Caeleste zelf en wegens confidentiële redenen mag het volledige schema niet getoond worden. De voeding is zo opgesteld dat er een spanning- en stroomlimiet kan ingesteld worden. Dus wanneer de voeding ingesteld staat op een stroombegrenzing van 100mA en er wordt 150mA gevraagd zal de spanning inzakken zonder dat de schakeling kapot gaat.

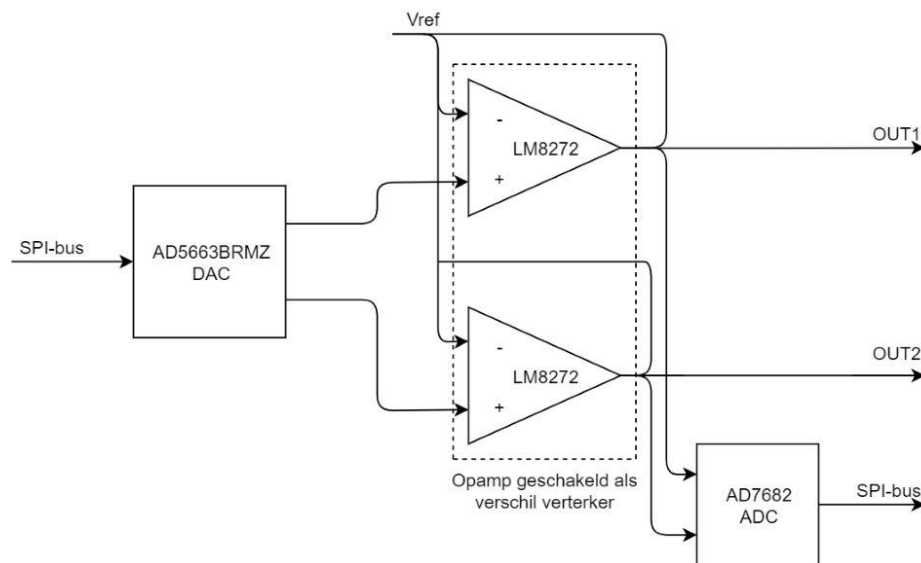
Net zoals de LDO is er een teruglezing van spanning en stroom. Hier kan niet enkel de spanning teruggelezen worden maar ook de stroom. Dit gebeurt op volgende manier: De R_{sens} die in series staat met de output is een zeer kleine weerstand. Als er stroom uit de schakeling wordt getrokken is er een spanningsverschil over de weerstand. Het is deze spanningsverschil die gemeten wordt en naar de ADC gaat. De waarde kan dan softwarematig omgezet worden naar de correcte stroom. Ook wordt het spanningsverschil gebruikt als terugkoppeling in de schakeling. Wanneer de schakeling meer stroom vraagt dan dat de schakeling softwarematig ingesteld heeft. Zal aan de '-' klem een hoger spanning staan dan aan de '+' klem en zal de uitgang van de onderste OPAMP op 0V terecht komen. Hierdoor staat ook aan de basis van de transistor 0V en zal ook de uitgang op nul komen te staan. Wanneer er geen overstroom is, dus wanneer er niet meer stroom gevraagd wordt dan de stroomlimiet, heeft de bovenste OPAMP voorrang en beslist hij de uitgangspanning. Van dit type voedingen zijn ook vijf stuks aanwezig op het Zingel bord en worden ook aangeboden op de connector waar een beeldsensor aangesloten kan worden.



FIGUUR 7: BLOKKENSHEMA POWER CIRCUIT

1.1.3 BiasOpamp

De tien programmeerbare voedingen van het type “BiasOpamp” werken via een OPAMP-schakeling. Het blokkenschema bevindt zich hieronder. (Figuur 8)

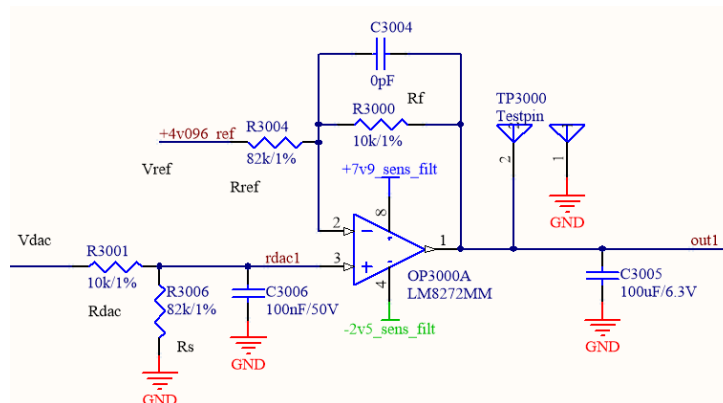


FIGUUR 8: BLOKKENSCHMA BIASOPAMP CIRCUIT

- *Weringsprincipe*

De AD5663 [6] is een DA-converter die een ingestelde spanning brengt op de uitgang van de DAC. Deze spanning wordt via een OPAMP-schakeling versterkt. De DAC heeft twee uitgangen en die kunnen individueel aangestuurd worden. Beide uitgangen worden terug ingelezen via een AD-converter en kunnen worden uitgelezen via de SPI-bus.

- *OPAMP-schakeling*



FIGUUR 9: SCHEMA OPAMP-SCHAKELING BIASOPAMP

De spanning V_{dac} die van de DAC komt, heeft een waarde van 0 V en tot 4,096 V (dit is de referentie spanning van de DA-converter die extern is aangebracht). De uitgangsspanning van de OPAMP-schakeling wordt als volgt berekend: (Figuur 9)

$$V_{OUT} = V_{DAC} * \frac{R_f}{R_{DAC}} - V_{ref} * \frac{R_f}{R_{ref}}$$

Bij het sturen van de digitale waarde 0 naar de DAC is de uitgang:

$$V_{OUT} = 0\text{ V} * \frac{10\text{ k}\Omega}{10\text{ k}\Omega} - 4,096\text{ V} * \frac{10\text{ k}\Omega}{82\text{ k}\Omega} = -0,4995\text{ V}$$

Bij het sturen van de digitale waarde 2^{16} (de AD5663 is een 16-bit DAC) is de uitgang:

$$V_{OUT} = 4,096\text{ V} * \frac{10\text{ k}\Omega}{10\text{ k}\Omega} - 4,096\text{ V} * \frac{10\text{ k}\Omega}{82\text{ k}\Omega} = 3,5965\text{ V}$$

De voeding is dus regelbaar tussen -0,4995 V en 3,5965 V.

- *Readback via ADC*

De Readback wordt met dezelfde ADC gerealiseerd als bij het LDO-circuit. Er wordt hier alleen geen spanningsdeler geplaatst aan de ingang van de ADC. De reden hiervan is dat de maximale uitgangsspanning laag genoeg is om aan de ingang van de ADC te leggen. Er wordt ook geen stroommeting gedaan in dit circuit. In plaats daarvan worden er twee voedingen via één ADC uitgelezen.

1.2 Testplan voor testsysteem

In het testplan dat opgesteld wordt, staan alle uit te voeren testen beschreven. Het te ontwerpen systeem moet aan de hand van dit testplan gebouwd worden. In dit onderdeel wordt het bestaande testplan, dat reeds is opgesteld door Caeleste, en het nieuwe testplan besproken. Deze twee testplannen moeten uitvoerbaar zijn door het nieuwe testsysteem.

1.2.1 Het huidige testplan

Het huidige testplan is een word-document dat is opgesteld na de realisatie van het Zingel bord. In dit testplan staan een reeks testen die handmatig uitgevoerd moeten worden. Dit gebeurt aan de hand van een multimeter of een oscilloscoop. Deze initiële testen controleren enkel of het bord functioneel werkt en zijn nogal omslachtig. Doordat alles manueel moet worden getest, vergt dit veel tijd. In de lijst hieronder worden alle testen besproken.

- **Communicatie USB:**
Er wordt gecontroleerd of er een connectie is tussen de pc en het Zingel bord.
- **Initialisatie van de voedingen (bestaande uit vier metingen):**
 - Alle uitgangen worden gemeten na het aanleggen van de voeding (12 V).
 - Alle uitgangen worden gemeten na het inschakelen van alle voedingen.
 - Alle uitgangen worden gemeten na het expliciet programmeren van alle voedingen op 0 V.
 - Alle uitgangen worden gemeten na het inschakelen van de referentiespanning op sommige componenten.
- **LDO voeding:**
De uitgangsstroom en –spanning wordt gemeten met een belasting bij verschillende ingestelde spanningen.
- **power circuit:**
De uitgangsstroom en –spanning wordt gemeten met een belasting bij verschillende ingestelde spanningen.
- **bias voeding:**
De uitgangsspanning wordt gemeten met verschillende ingestelde spanningen.
- **Seqc operation: clock**
Er wordt een meting gedaan op de clockuitgang bij het uitvoeren en van een Seqc-code.
- **Seqc operation: Trigger outputs**
Er wordt een meting gedaan op de Triggeruitgang bij het uitvoeren van een Seqc code.
- **Seqc operation: 20-bit DAC operation**
Er wordt een meting gedaan op de uitgang van de DA-converter na instellen van de 20-bit DA-converter.
- **Seqc operation: MSB operation**
Er wordt een meting gedaan op de uitgang na het uitvoeren van een Seqc-code.

Alle initiële testen worden uitgevoerd via Pythoncode en manueel gelezen via een multimeter en/of oscilloscoop. Deze testen worden toegevoegd aan het nieuwe testplan en ook

geautomatiseerd. Voor meer info over de specifieke meting wordt verwezen naar het originele testplan [7].

1.2.2 Het nieuwe testplan

Het nieuwe testplan is meer gericht op de prestatie van alle voedingen, hier worden er meer diepgaande metingen gedaan. Dit zijn de zogenaamde karakterisatie testen die nodig zijn om het opstellen van een datasheet mogelijk te maken. De testen werden aan de hand van een application note opgesteld die het meten van een voeding definieert [8].

- **Correctheid spanningsinstelling**
De uitgangsspanning wordt gemeten en vergeleken met de ingestelde spanning.
- **Maximale belasting**
De uitgangsspanning wordt gemeten bij een stijgende belasting.
- **Correctheid uitlezing stroom en spanning via ADC**
De uitlezing van de spanning en stroom via de AD-converter wordt vergeleken met de spanning- en de stroommeting via de multimeter.
- **Load effect**
De uitgangsspanning wordt gemeten bij een verandering van onbelast naar vollast.
- **Stroomlimiet meting**
Bij verschillende ingestelde stroomlimieten wordt de voeding overbelast en gemeten.
- **Load transient**
Bij een verandering van instelling van de uitgangsspanning wordt de rising time gemeten.
- **Startup time**
De startup time van de voeding wordt gemeten. Deze meting wordt gedaan op een fysieke weerstand. Dit is zo doordat de load die gebruikt wordt voor alle andere metingen niet perfect ohms is en dit een invloed heeft op de meting.

Een bijkomende test die gevraagd werd door Caeleste is als volgt. De FPGA, die zich op het Zingel bord bevindt, heeft een aantal pinnen die rechtstreeks zijn aangesloten op de sensorconnector. Om te bepalen of deze correct werken, moet iedere uitgang (48) leesbaar zijn via de oscilloscoop.

1.3 Specificaties testsysteem

Om te verduidelijken wat de specificaties van het testsysteem nu effectief zijn, worden deze in de lijst hieronder nog even opgesomd.

- Van iedere voeding moet de spanning kunnen worden gemeten.
- Van iedere voeding moet de stroom kunnen worden gemeten.
- Op iedere voeding moet een variabele belasting kunnen worden aangesloten.
- Op iedere voeding moet een oscilloscoop kunnen worden aangesloten.
- Op iedere voeding moeten een paar fysieke weerstanden kunnen worden aangesloten voor de “start-up” meting.
- Alle metingen die in het huidige testplan staan moeten uitvoerbaar zijn.
- Alle FPGA-uitgangen moeten kunnen uitgelezen worden op een oscilloscoop.
- Als de software het test systeem nog niet geïnitieerd heeft mag er geen enkele voeding aangesloten worden op een meettoestel.

2 Praktische uitvoering

Na het theoretische onderzoek van de verschillende soorten voedingen en het opstellen van alle specificaties is het testsysteem voor het Zingel bord ontwikkeld. Hierbij is een print getekend, geproduceerd en bestukt. Buiten de productie van de PCB zelf is alles zelf gemaakt op de stage. Caeleste beschikt over enkele licenties van het tekenpakket Altium. Het schema en de printlayout werden dan ook in Altium getekend.

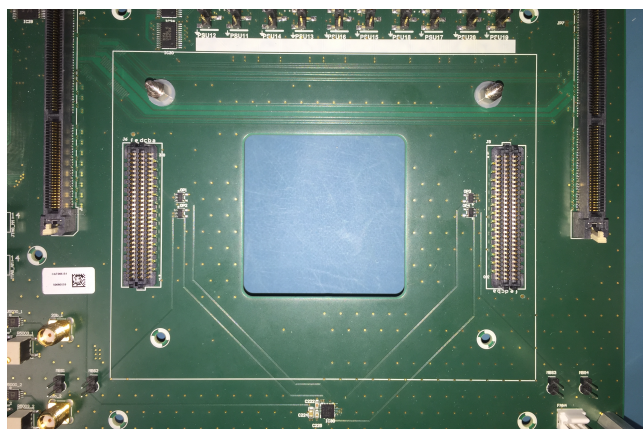
Ieder project krijgt in Caeleste zijn eigen naam. De naam die het testsysteem krijgt is: ATE006 A0. De ATE staat voor Automatic Test Equipment en de 006 wil zeggen dat dit het zesde bord is dat gemaakt is met als doel om automatische testen te kunnen uitvoeren. De A0 is het revisienummer. Moest dit testsysteem een update krijgen en opnieuw in productie gaan zou dit dezelfde naam krijgen maar met revisienummer A1. Indien er grote aanpassingen gedaan worden, zal dit overgaan naar B0.

In dit deel wordt ten eerste de algemene werking van het testsysteem nog eens uitgelegd. Daarna wordt het schema besproken. Hierbij wordt van elk deelschema zijn functionaliteit en zijn werking uitgelegd. Voor de printlayout worden zowel de specificaties, als enkele technieken die gebruik worden, verduidelijkt aan de hand van delen van de printlayout. Voor het bestukken wordt het productieproces uitgelegd en verduidelijkt aan de hand van enkele foto's.

2.1 Algemene Werking.

Om een zo automatisch mogelijk en efficiënt testsysteem te maken, moet er gezorgd worden dat er tijdens de metingen zomin mogelijk menselijke acties plaatsvinden. Om dit te realiseren moeten alle connecties met externe apparatuur vast zijn en mogen deze niet verplaatst worden tussen of tijdens de verschillende metingen. Ook is dit belangrijk om een zo uniform en stabiel mogelijke meting uit te voeren. In het algemeen kan er gesproken worden van een “plug en play” toestel.

Het Zingel board, waar de meting op zal gebeuren, beschikt over twee connectoren van elk 180 connecties (Figuur 10). Hierop wordt normaal een beeldsensor geplaatst die door het testteam getest en gekarakteriseerd wordt. Op die connector komen alle voedingen en pinnen van de FPGA terecht. Het testbord zal dus net zoals een beeldsensor op deze connectoren geplaatst worden. Hiermee is een goede verbinding verzekerd met alle onderdelen op het Zingel bord.



FIGUUR 10: CONNECTOR OP ZINGEL BORD

Voor de effectieve metingen worden externe meettoestellen gebruikt. Ieder meettoestel kan uitgelezen worden ofwel via usb ofwel over het netwerk. De toestellen worden ook rechte reeks aangesloten op het testsysteem. Hieronder wordt ieder meettoestel kort besproken.

2.1.1 Keithley 2010 multimeter

De Keithley 2010 (Figuur 11) is een low noise autoranging Multimeter met $7\frac{1}{2}$ segmenten. Dit is een zeer precies meettoestel die ook een vier draad meting kan uitvoeren. Bij dit soort meting worden twee extra kabels parallel over de meetkabels gelegd. Zo kan de spanningsval over de twee meetkabels gemeten worden en geëlimineerd worden in de effectieve meting. De multimeter heeft een GPIB-aansluiting en met een GPIB naar USB-converter wordt deze aangesloten op de PC. Via Pythonsoftware kan er gecommuniceerd worden met de multimeter. Hieronder staan een paar van de belangrijkste specificaties van het meettoestel:

- Nauwkeurigheid DC-spanning bij range 10 V (Meest gebruikt):
 Één jaar nauwkeurigheid = $\text{range} \pm [(\text{range} * \text{leesnauwkeurigheid}) + (\text{range} * \text{rangenaauwkeurigheid})]$
 $= 10 \text{ V} \pm [(10 \text{ V} * 24 \text{ ppm}) + (10 \text{ V} * 4 \text{ ppm})]$
 $= 10 \text{ V} \pm (0.00024 + 0.00004)$
= 0,0054 % nauwkeurigheid
- Nauwkeurigheid dc-stroom bij range 100 mA, 1 A, 3 A (Meest gebruikt):
 Eén jaar nauwkeurigheid voor een range van 100 mA = 500 ppm leesnauwkeurigheid en 40 ppm rangenaauwkeurigheid
= 0,00108 % nauwkeurigheid

 Eén jaar nauwkeurigheid voor een range van 1 A = 800 ppm leesnauwkeurigheid en 40 ppm rangenaauwkeurigheid
= 0,00168 % nauwkeurigheid

 Eén jaar nauwkeurigheid voor een range van 3 A = 1200 ppm leesnauwkeurigheid en 15 ppm rangenaauwkeurigheid
= 0,001215 % nauwkeurig

Men kan besluiten dat de Keithley 2010 multimeter een zeer nauwkeurig meettoestel is. Het gebruik van deze multimeter voor het meten van spanning en stroom heeft wel een nadeel. Er kan namelijk geen positieve stroom en spanning gemeten worden via een vaste opstelling. Hoe dit opgelost is, wordt in 2.3.1 besproken.



FIGUUR 11: KEITHLEY 2010 MULTIMETER [9]

2.1.2 Rigol DL 3021A electronic load

De Rigol DL 30212 (Figuur 12) is een elektronische belasting gemaakt voor het testen van vermogenssystemen. Het toestel is zo opgebouwd dat het, net zoals bij een meettoestel, een plus- en min aansluiting heeft die kan aangesloten worden op een circuit. Deze kan dan gebruikt worden als bron of als belasting. Bij de belasting wordt geen fysieke weerstand gebruikt, maar wordt er een constante stroom uit het te testen systeem getrokken. De verschillende modi en specificaties die voor dit project van toepassing zijn worden hieronder besproken.

De twee meeste gebruikte modi zijn de constante stroom en de constante weerstand. Bij de constante stroom zal, onafhankelijk van welke spanning die aangelegd wordt, de stroom niet wijzigen. Bij de constante weerstand zal de stroom zo wijzigen dat, bij een andere aangelegde spanning, de zeggende weerstand constant blijft (toepassen van de wet van Ohm).

De specificaties van deze twee modi zijn de volgende:

In **CC-modus** (cc staat voor constant current) kan er bij DC spanning een maximale stroom van 4 A uit het circuit getrokken worden.

In **CR-modus** (CR staat voor constant resistance) kan er in low range tussen 0,08 Ohm en 15 Ohm ingesteld worden en in high range is dit van 2 Ohm tot 15 kOhm. Als de aangelegde spanning groter is dan 10 V, werkt de low range modus niet.

De belasting wordt aangesloten op het lokaal netwerk. Via de Pythoncode, die geschreven is in Caeleste zelf, kan er connectie gemaakt worden en is communicatie mogelijk.



FIGUUR 12: RIGOL 3021A [10]

2.1.3 Rigol DS6104 Oscilloscoop

De Rigol DS6104 [11] is een vier kanaals oscilloscoop met een bandbreedte van 1 GHz en een sample rate van 2,5 Gsa/s. Voor deze soort meting kan zowat ieder type oscilloscoop gebruikt worden. De enige vereiste is dat de oscilloscoop via het netwerk kan verbonden worden en bediend kan worden via SCPI-commando's.

2.2 Blokkenschema Zingel testbord

Het blokkenschema (Figuur 13) is een beknopte versie van het totaalschema. Hierin staan alle belangrijke onderdelen die de werking van het zingeltestbord beschrijven. Hieronder wordt ieder deel besproken.

Connector naar het Zingel bord: Met deze connector wordt het testbord verbonden met het Zingel bord. Hier komen alle programmeerbare voedingen, FPGA-uitgangen en een voedingsspanning (spanning voor alle logica) op toe. De plaatsing van deze connector is dan ook cruciaal om een correcte connectie te hebben

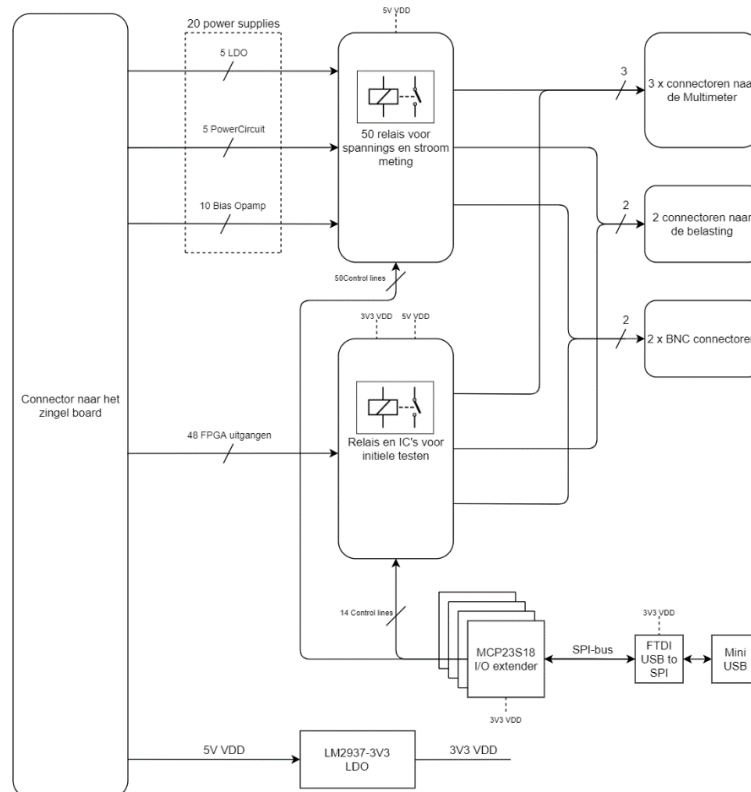
50 relais voor spanning en stroommeting: Via 50 relais, die individueel aangestuurd kunnen worden, kan op iedere voeding een aparte spannings- en stroommeting gedaan worden. Ook is het mogelijk om aan iedere voeding de programmeerbare belasting aan te leggen en kan iedere voeding op de oscilloscoop getoond worden.

Relais en IC's voor functionele testen: Om het eerste deel van het testplan te kunnen uitvoeren moeten enkele "speciale" verbindingen gelegd worden tussen voedingen, FPGA-pinnen... en de meetapparatuur. Voor deze configuratie wordt verwezen naar 2.3.2

FTDI USB naar SPI: Om het bord te laten communiceren met een pc wordt een usb naar SPI converter gebruikt. Specificaties van deze IC wordt uitvoerig besproken in 2.3.3

MCP23S18 I/O expander: voor het aansturen van alle relais en het uitvoeren van alle initiële testen worden I/O expanders gebruikt. Deze sturen op hun beurt een relais driver ic aan die op hun beurt de spoel van het relais bekrachtigen. Er worden hiervan vier exemplaren gebruikt.

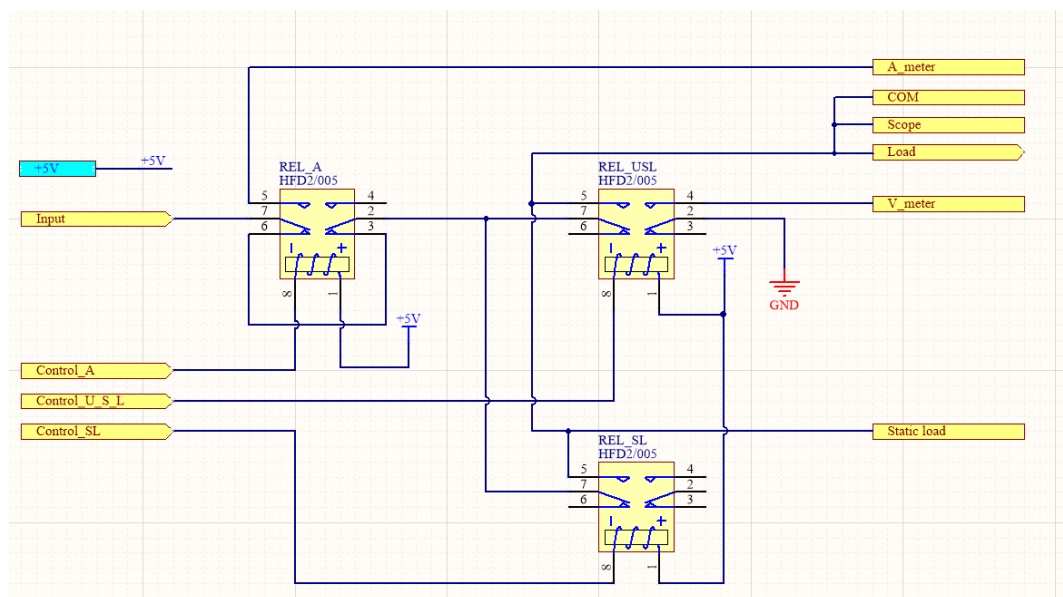
LM2937-3V3 LDO: Via het Zingel bord wordt 5 V genomen en wordt het geconverteerd via een LDO naar 3,3 V, die gebruikt wordt voor alle digitale logica op het bord. Enkel de relais werken op 5 V.



FIGUUR 13: BLOKKENSHEMA ATE006 ZINGEL TESTBORD

- **LDO**

Om de LDO-voeding te kunnen schakelen zijn relais nodig die 3 A kunnen schakelen. De HFD2/005 [13] is een DPDT-relais die 3 A kunnen schakelen bij 30 VDC en hebben een spanning van 5 V nodig voor hun bekrachtiging van de spoel. De relatief lage kostprijs en kleine behuizing lag ook aan de basis van de keuze voor dezer relais. In Figuur 15 is het schema te zien hoe de relais zijn geschakeld. Verder wordt voor ieder relais zijn functionaliteit verduidelijkt.



FIGUUR 15: CONFIGURATIE LDO RELAIS

REL_A: Op deze relais wordt de voeding aangebracht, Door deze te schakelen is een stroommeting mogelijk. In normale toestand, zoals getekend in het schema, zullen pin zeven en twee kortgesloten worden en zal er geen stroommeting mogelijk zijn. Als het relais bekrachtigd wordt, zal de voeding aan de stroomklem van de multimeter geschakeld worden en is een stroommeting mogelijk.

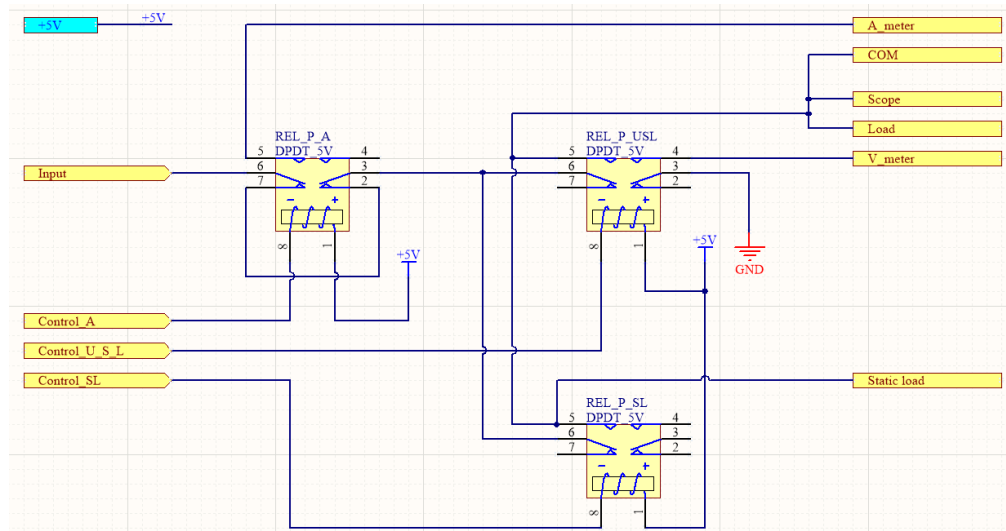
Rel_USL: USL staat voor Spanning, scope en Load. Als dit relais niet bekrachtigd is, wordt er aan de voeding niets van meettoestellen of belastingen geplaatst en is er geen meting mogelijk. Bij het bekrachtigen is het mogelijk om een spanningsmeting te doen. Ook kan de load aangeschakeld worden en kan er een oscilloscoopbeeld genomen worden.

REL_SL: SL staat voor Static Load. Via dit relais is het mogelijk om een fysieke weerstaand aan de voeding te schakelen i.p.v. de programmeerbare belasting. Dit is nodig voor enkele metingen.

Het nadeel van deze configuratie is dat wanneer een stroom gemeten moet worden, moet het relais REL_USL ook geschakeld worden anders wordt er geen belasting op de voeding geplaatst. Dit kan opgelost worden door voor ieder apparaat (oscilloscoop, load, multimeter) per voeding een eigen relais te voorzien. Dit gaat dan wel ten koste van de compactheid en prijs van de PCB. Tijdens het testen van de PCB is bemerkt dat relais_SL geen effect heeft en kan bij volgende revisie dan ook verwijderd worden.

• Power circuit

De configuratie van de relais voor het power circuit (Figuur 16) zijn exact hetzelfde als die van de LDO. De functies van de drie relais zijn hetzelfde. Enkel wordt hier een ander type relais gebruikt. Het gebruikte type is hier de G6k-2F 5DC [14] en wordt beschreven in het datasheet als SMD-relais met werelds kleinste montagegebied. De uitvoering van het relais is net zoals de HFD2 een DPDT-relais met 5 V-spoelbetrachting. Er is gekozen voor dit type vanwege de lagere schakelstroom van 1 A en omwille van zijn kleine afmeting.

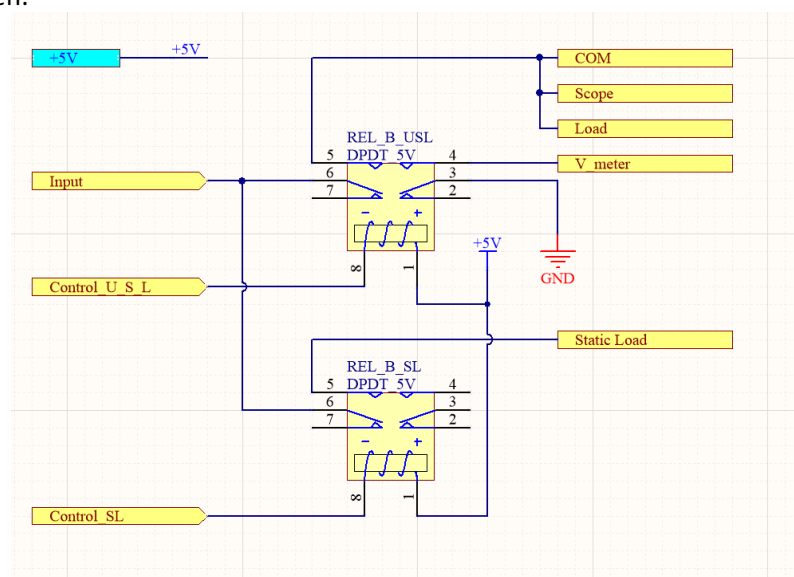


FIGUUR 16: CONFIGURATIE POWER CIRCUIT RELAIS

• Biasopamp

Voor de configuratie van de relais voor de biasopamp (Figuur 17) voeding worden er maar twee relais gebruikt omwille er geen stroommeting nodig is. Hier wordt hetzelfde type relais gebruikt als voor het power circuit. Er zou in principe een ander type relais kunnen gebruik worden mits de uitgang van de OPAMP enkel 50 mA kan leveren. De voordelen voor het gebruiken van hetzelfde type relais zijn de volgende:

- Bij aankoop van een groter aantal componenten wordt de prijs per component goedkoper.
- Het ontwerp wordt simpeler doordat er meer dezelfde component gekozen wordt.
- Er kruipt minder werk in het controleren van de compatibiliteit van de component met andere componenten.



FIGUUR 17: CONFIGURATIE BIASOPAMP RELAIS

2.3.2 Relais en IC's voor functionele testen

Voor een aantal initiële metingen zijn enkele andere methodes toegepast om deze metingen uit te voeren. Aan de hand van de uit te voeren metingen zal de functionaliteit en de werking van het daaraan toegewezen stuk schema uitgelegd worden.

- *Fysieke weerstanden*

Vooraleer het bord getekend werd, zijn alle metingen getest geweest op correctheid. Hierbij is gebleken dat de programmeerbare load een invloed heeft op metingen die een transient tijd meten. Daarom is gekozen om een paar vaste weerstanden te plaatsen. Er is gekozen voor een weerstand van 1,5 Ohm, 2,7 Ohm, 27 Ohm en 120 Ohm. De eerste twee zijn bedoeld om metingen op de LDO uit te voeren, de derde op de power circuit voeding en de vierde op de biasopamp. De LDO kan 3 A leveren bij 4 V. Dit is een vermogen van 12 W wanneer een weerstand van 1,33 Ohm geplaatst wordt. De gekozen waarde is 1,5 Ohm geworden die 2,66 A uit de voeding trekt bij 4V. Dit is zeker voldoende voor deze meting. De 1,5 Ohm weerstand is uitgevoerd in een TO220 behuizing die is voorzien is van een koelvin.

Berekening van de koelvin

$$P = U * I = 4V * 2,66A = 10,66W$$

Volgens het datasheet kan de weerstand in open ruimte en zonder luchtstroom 2,25W dissiperen. Daarnaast kan de weerstand opereren tot een temperatuur van 100°C + 25°C-omgevingstemperatuur.

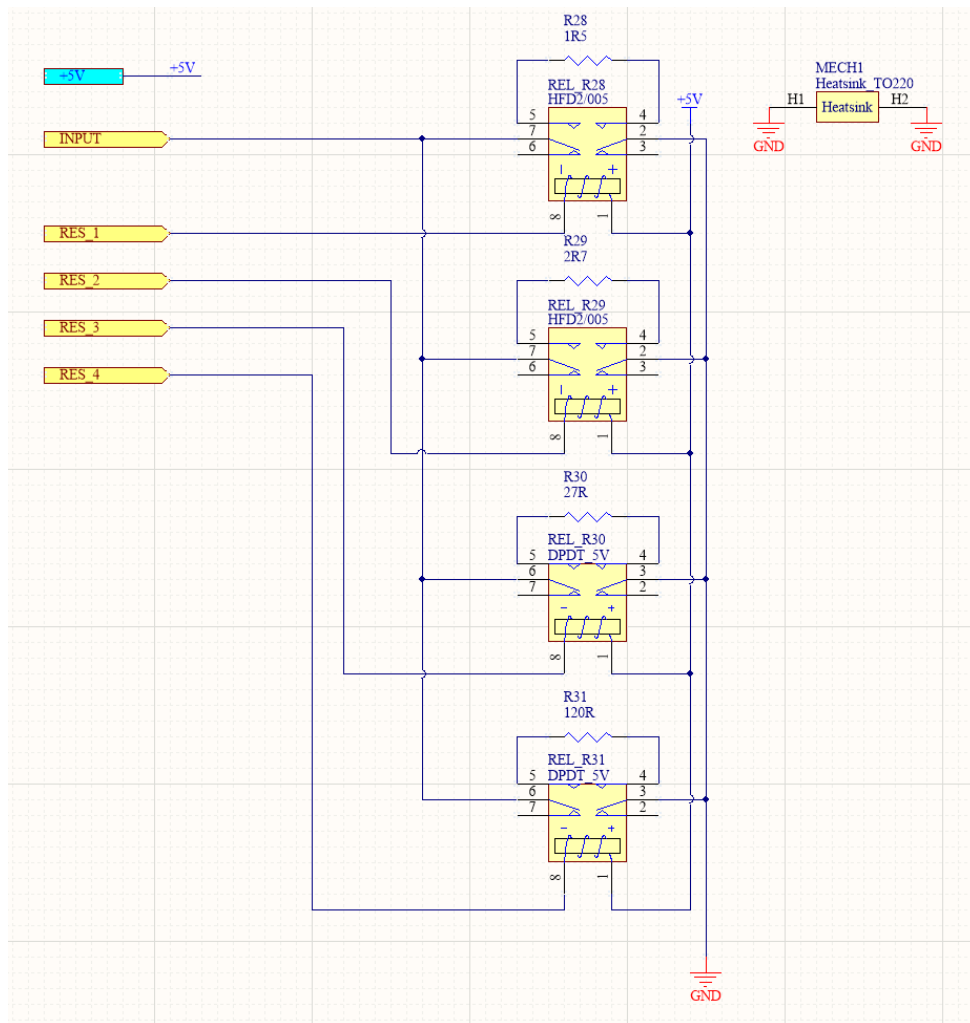
$$Dissipatie\ koelvin = 10,66W - 2,25W = 8,41W$$

$$^{\circ}C/W = \frac{125^{\circ}C}{8,41W} = 14,28^{\circ}C/W$$

Dit wil zeggen dat er een koelvin moet gekozen worden die maximaal 14,28 °C per Watt stijgt. Er is gekozen geweest voor de SW38-4 [15] omdat deze aanwezig was in de Altium-bibliotheek en deze zeker voldoet aan de vereiste. De SW38-4 stijgt met 10°C per watt.

De andere weerstanden werden ook gekozen volgens hun te dissiperend vermogen. Zo is er voor de 2,7 Ohm weerstand gekozen voor 7 W-weerstand en voor de 27 Ohm een 1 W-weerstand. Voor de 100 Ohm weerstand is gekozen voor een standaard 250 mW weerstand.

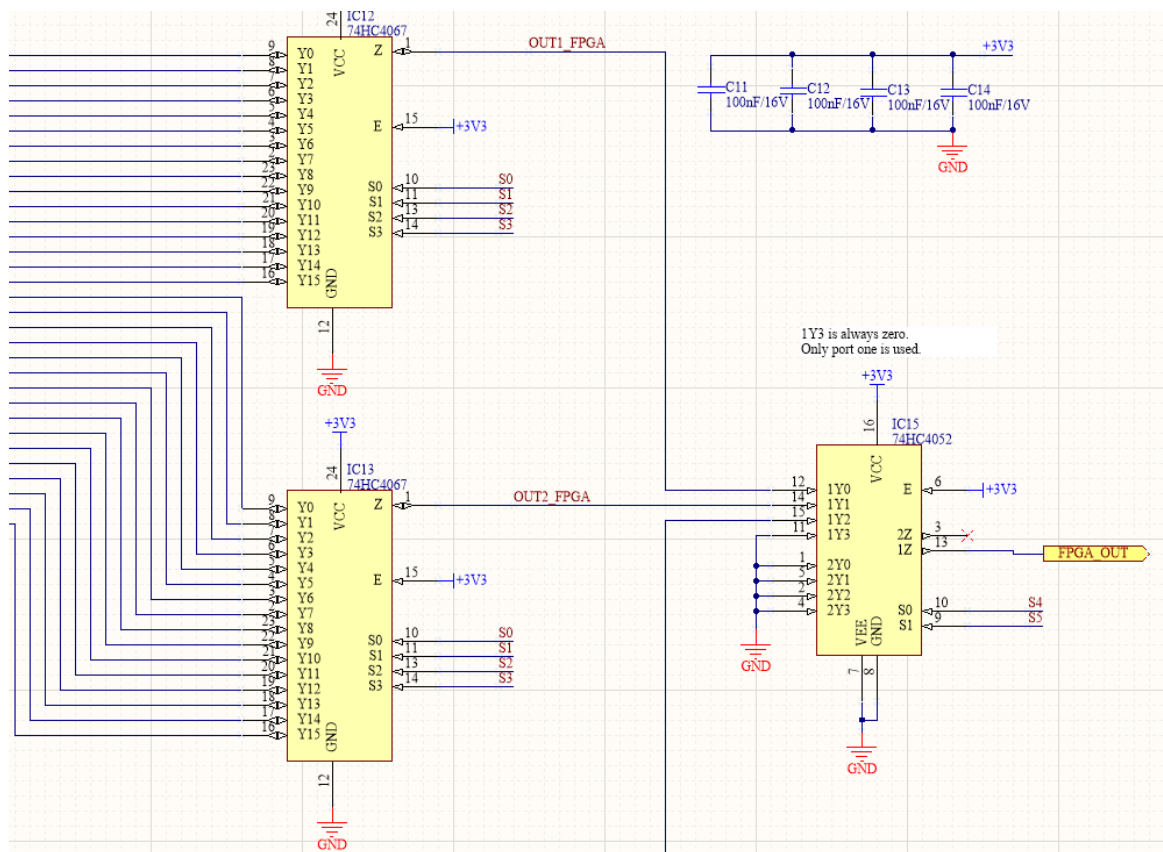
Iedere weerstand kan aangeschakeld worden met een relais. Hierbij zijn de weerstanden R28 en R29 voorzien van het relais die 3 A kan schakelen en R30 en R31 voorzien van het relais die 1A kan schakelen. Het schema is te zien in Figuur 18.



FIGUUR 18: SCHEMA FYSIEKE WEERSTANDEN

- *FPGA-output check.*

Een van de vereisten van het testbord is dat alle FPGA-uitgangen getest worden op hun werking. Hiervoor moet ieder uitgang (48) apart kunnen uitgelezen worden. Hierbij worden geen relais gebruikt omdat de uitgangen niet belast moeten worden. Daarnaast kan de uitgang maar 12mA leveren. Voor het effectief schakelen tussen de FPGA-uitgangen worden de 74HC4067 [16] en de 74HC4052 [17] gebruikt dit zijn respectievelijk een 16-bit directionele analoge mux/demux en een dual 4-bit birectionele analoge mux/demux. De 48 uitgangen worden eerste naar 3 lijnen gebracht via IC12, IC13 en IC14. Vervolgens wordt er één lijn gekozen via IC15. Alles wordt aangestuurd via 6 select lijnen S0 t.e.m. S5. Dus als bijvoorbeeld pin FPGA_IO10_n (Y3 op IC13) wil uitgelezen worden, worden de select pinnen als volgt gezet S0 -> S5 = 0b110010. De eerste vier bits selecteer in ieder 16-bit demux de vierde input. Via de laatste twee bits wordt in de 4-bit demux de tweede ingang gekozen. In de software kan via een loopfunctie, die de selectbits optelt, iedere FPGA-uitgang gemakkelijk een voor een uitgelezen worden. Een deel van het schema is te zien in Figuur 19



FIGUUR 19: SCHEMA FPGA CONTROLE

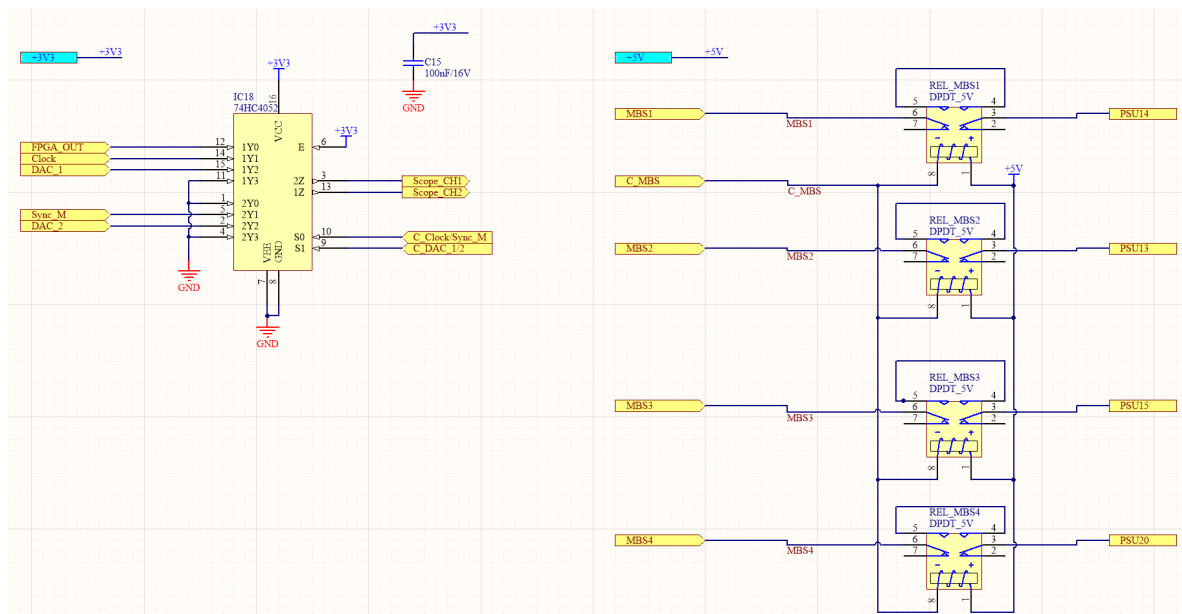
- *Clk, DAC en MSB initiële test*

Via dit deel van het schema (Figuur 20) zijn drie functionele testen mogelijk. De drie testen worden hieronder verduidelijkt.

Clock en Sync_M: deze twee signalen komen rechtstreeks van de FPGA. Hiervan moet de frequentie, duty-cycle, High level en Low level gemeten worden. Door de bitwaarde 0b01 op de twee select lijnen van IC18, die ook gebruikt wordt in de test 2.3.2, te plaatsen wordt respectievelijk signaal Clock en signaal Sync_M op de uitgangen Scope_CH1 en Scope_CH2 geplaatst. Op deze twee lijnen is een BNC-connector aangesloten. Deze kan op zijn beurt aan een oscilloscoop geplaatst worden. Via software worden dan de juiste parameters gemeten op de oscilloscoop.

DAC: De twee 20-bit digitaal analoog converters die op het Zingel bord staan moeten ook op hun correctheid getest worden. Ook via IC18 worden de twee uitgangen van de DAC's op de oscilloscoop gebracht. Hier moet nu wel 0b10 op de select lijnen geplaatst worden om de meting te kunnen uitvoeren.

MBS: Ook staan op het Zingel bord twee dual analoog digitaal converters. Deze twee zijn nodig voor het uitlezen van bepaalde waarden van de sensor. Ook deze moeten getest worden op hun werking. Hiervoor worden vier voedingen (PSU 14, 13, 15 en 20) geschakeld via relais aan de ingangen van de ADC's.

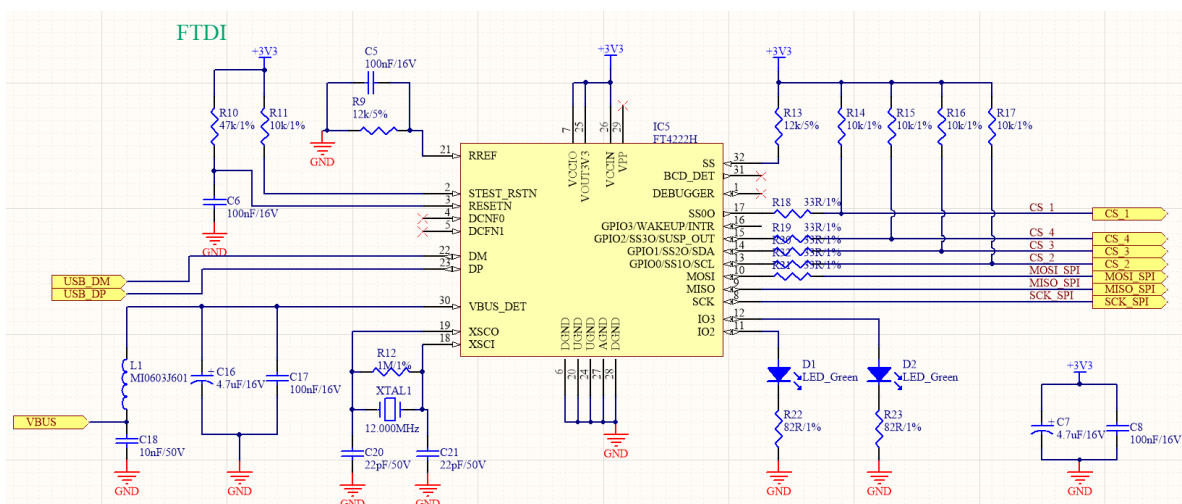


FIGUUR 20: SCHEMA CLK, DAC EN MSB INITIËLE TEST

2.3.3 FTDI USB naar SPI

Om alle logica op het bord te kunnen aansturen moet er communicatie met een PC kunnen gemaakt worden. Het communicatieprotocol die gebruikt wordt hiervoor is SPI. Daarom is er gekozen voor een FTDI-chip. De fabrikant is gespecialiseerd in ic's voor usb conversie. De FT4222 [18] is een usb naar SPI-converter.

De hardware configuratie van de FTDI-chip (Figuur 21) is overgenomen van het datasheet van het ontwikkelingsbordje die gemaakt is met deze ic. Op alle chip selects is een 10 kOhm pull-up weerstand geplaatst. De serie terminatie weerstanden van 33 Ohm staan er om reflectie tegen te gaan. Deze weerstanden moeten ook fysiek aan de driver zijde van de bus komen te staan.



FIGUUR 21: SCHEMA FTDI CHIP

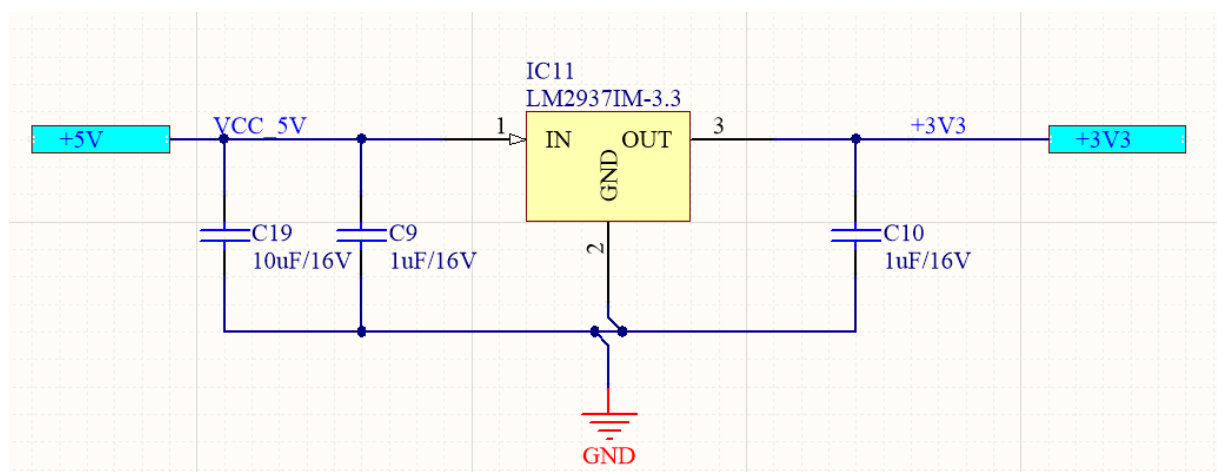
2.3.4 MCP23S18 I/O expander

Voor het aansturen van de 50 relais worden I/O expanders gebruikt. Het gebruikte type is de MCP23S18 [19]. Dit is een 16-bit I/O expander aangestuurd via SPI. Doordat er 50 relais en nog meerdere andere controlelijnen nodig zijn voor de initiële testen worden er vier I/O expanders gebruikt. De aansturing van de I/O expander zelf gebeurt via een SPI-bus die gegenereerd wordt door de FTDI-chip.

De uitgangen van de I/O expanders zijn open drain en daarom moet er een pull-up weerstand voorzien worden. Intern in de chip is er per output een pull-up weerstand die kan geactiveerd worden via een register. Deze interne pull-up weerstand wordt dan natuurlijk gebruikt. Anders kan de uitgang niet hoog worden wanneer er een van de uitgang van de I/O-expander hoog wordt gezet.

2.3.5 LM2937-3V3 LDO

De LM2937 [20] is een standaard spanningsregelaar die een vaste uitgangsspanning heeft van 3,3V. De minimum ingangsspanning is 4,75 V dus met de 5 V die van het Zingel bord komt is voldoende. De spanningsregelaar kan maximum 500 mA leveren. Dit is zeker genoeg wetende dat de meeste logica CMOS-logica is, deze logica is opgebouwd met MOSFET in plaats van bipolaire transistoren. Een MOSFET is spanningsgestuurd en heeft geen stroom nodig zoals een transistor om te kunnen schakelen. Dit resulteert in een zeer laag stroomverbruik voor de CMOS-logica. De schakeling van de spanningsregelaars is te zien in Figuur 22.



FIGUUR 22: SCHEMA SPANNINGSREGLAAR

De uitgangscapaciteit is aanwezig om de stabiliteit van de spanningsregelaar te garanderen. De ingangscapaciteiten zijn niet verplicht door het feit dat de voeding die van het Zingel bord komt zeer stabiel is. Ze worden er enkel geplaatst ter voorzorg.

2.4 Print lay-out

De keuze is gemaakt om de print zelf te solderen in de oven. Hier zijn enkele beperkingen bijgekomen die zeer belangrijk zijn voor het ontwerp van de print. De beperkingen worden hieronder even verduidelijkt.

- Door het solderen in de oven moeten alle SMD-componenten aan één zijde van de print komen te staan.
- Daarnaast zorgt de manier waarop de print op het Zingel bord wordt aangesloten (soort connector) ervoor dat de twee printen zeer dicht op elkaar te staan.
- De connector is een BGA-connector waardoor deze ook aan dezelfde kant als alle andere SMD-componenten komt te staan. Het gevolg hiervan is dat er geen hoge componenten kunnen geplaatst worden op het deel waar de twee printen boven elkaar liggen. Hierdoor moeten dus alle SMD-componenten (relais) buiten de oppervlakte van het Zingel bord komen te staan.
- Ook de lagere SMD-componenten worden buiten de oppervlakte geplaatst. Dit wordt gedaan omdat er gemakkelijk aan alle componenten gemeten kan worden met een probe.
- Een andere, minder belangrijke, beperking is de grootte van de te kiezen componenten. Omdat de print manueel bestukt moet worden kan er niet voor zeer kleine SMD-weerstanden gekozen worden. De kleinste footprint die is gebruikt voor SMD-weerstanden en condensatoren is een 0603.

2.4.1 Layer Stack

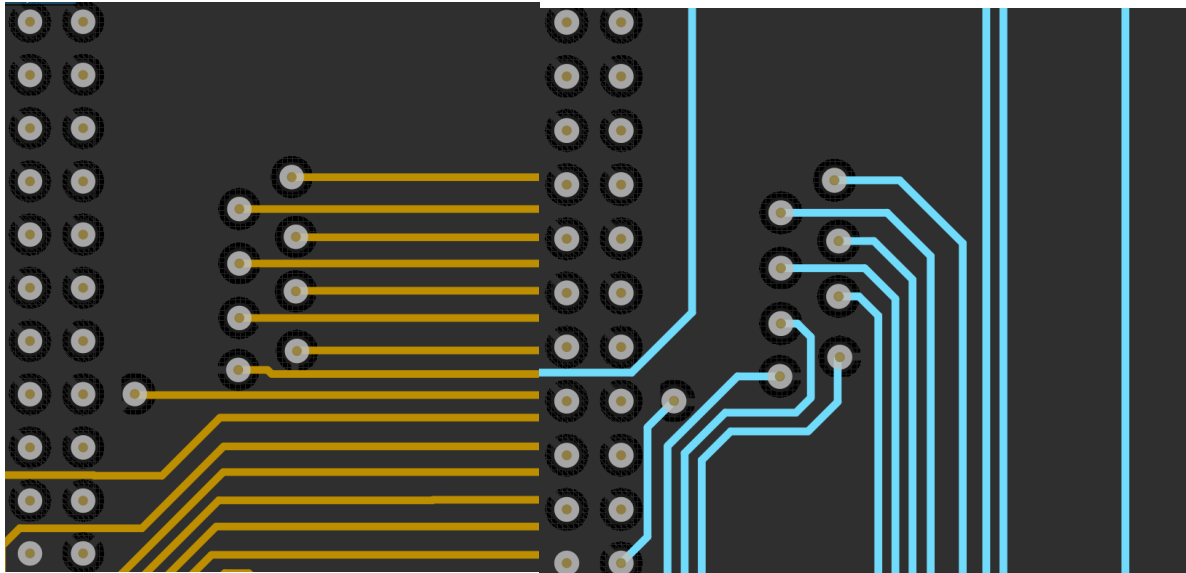
De layerstack (Figuur 23) is overgenomen van de website van Eurocircuits [21]. De print wordt dan ook geproduceerd bij hen. De print is een zes lagen print met vier signallagen en twee plane lagen. De twee plane lagen zijn een grondlaag en een voedingslagen. De vier signaal lagen zijn nodig omwille van het feit dat de connector naar het Zingel bord een BGA is met elk 180 pinnen. Hierdoor is het onmogelijk om dit te routen op 2 signallagen.

#	Name	Material	Type	Weight	Thickness	Dk	Df
	Top Overlay		Overlay				
	Top Solder	Solder Resist	Solder Mask		0.01mm	3.5	
1	Top Layer	CF-003	Signal	1/2oz	0.018mm		
	Dielectric 1	PR2116	Prepreg		0.12mm	4.3	0.02
	Dielectric 2	PR2116	Prepreg		0.12mm	4.1	0.02
2	Signal Layer 1	CF-004	Signal	1oz	0.035mm		
	Dielectric 3	FR-4	Core		0.36mm	4.2	
3	Internal Plane 1	CF-004	Plane	1oz	0.035mm		
	Dielectric 4	PR2116	Prepreg		0.12mm	4.2	0.02
	Dielectric 5	PR2116	Prepreg		0.12mm	4.1	0.02
4	Internal Plane 2	CF-004	Plane	1oz	0.035mm		
	Dielectric 6	FR-4	Core		0.36mm	4.2	
5	Signal Layer 2	CF-004	Signal	1oz	0.035mm		
	Dielectric 7	PR2116	Prepreg		0.12mm	4.1	0.02
	Dielectric 8	PR2116	Prepreg		0.12mm	4.1	0.02
6	Bottom Layer	CF-003	Signal	1/2oz	0.018mm		
	Bottom Solder	Solder Resist	Solder Mask		0.01mm	3.5	
	Bottom Overlay		Overlay				

FIGUUR 23: LAYER STACK ATE006

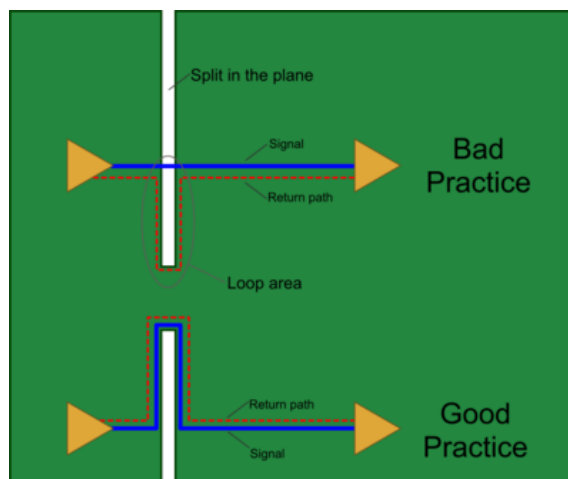
2.4.2 Lay-out

Voor het routen van de print zelf is het principe van x-y routen gebruikt. Hierbij wordt op een van de signaal lagen uitsluitend horizontaal baantjes getekend en op de andere signaal laag verticaal getekend. Dit resulteert in iets meer werk maar heeft veel minder problemen als er veel netten getekend moeten worden. Een voorbeeld van het x-y routen op het bord bevindt zich in Figuur 24. Hierbij is de oranje laag horizontaal getekend en de blauwe verticaal. Natuurlijk wordt niet iedere net van laag veranderd als er wat naar boven of naar beneden moet. Voor korte netten wordt er niet direct veranderd van laag.



FIGUUR 24: VOORBEELD X-Y ROUTEN

Wanneer er meerdere netten dezelfde weg moeten volgen, zoals te zien in de figuur, moet er gelet worden op de manier waarop de verandering van laag gebeurt. De vias kunnen een barrière vormen op de grond lagen voor terugkeerpaden van andere signalen. En kunnen voor reflecties zorgen. In deze situatie is het routen goed gebeurd, de grond wordt niet onderbroken en er kan stroom terugvloeien tussen de vias door. Wanneer alle vias op een rij komen te staan is dit niet het geval en kan dit problemen veroorzaken voor andere delen op het bord. Een voorbeeld hiervan bevindt zich in Figuur 25. Hier wordt de onderbreking getoond aan de hand van een onderbreking in de laag maar deze kan evengoed komen door vias zoals in het voorbeeld hierboven.

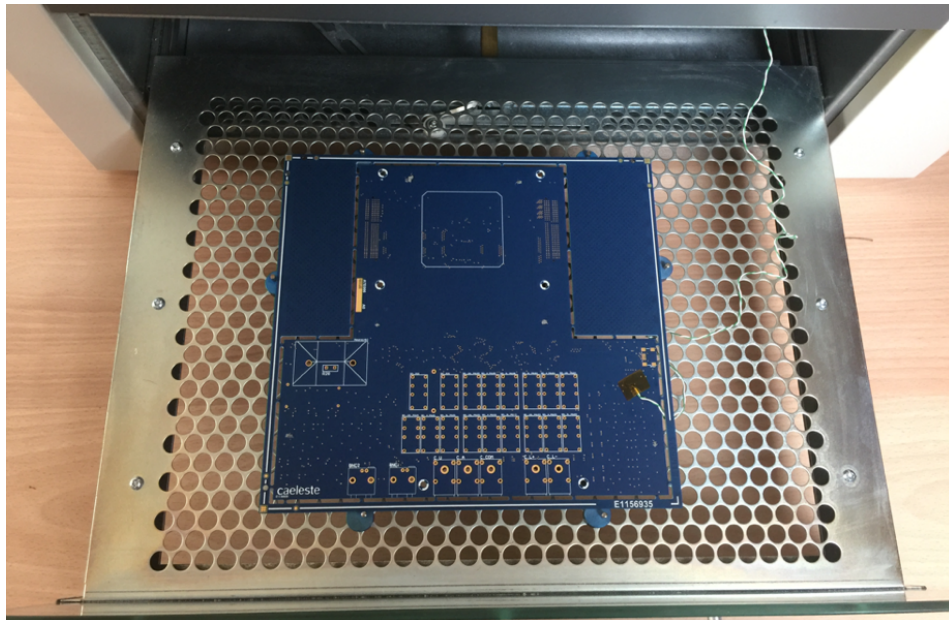


FIGUUR 25: VOORBEELD SLECHT TERUGKEER PAD [22]

2.5 Bestukken van de print

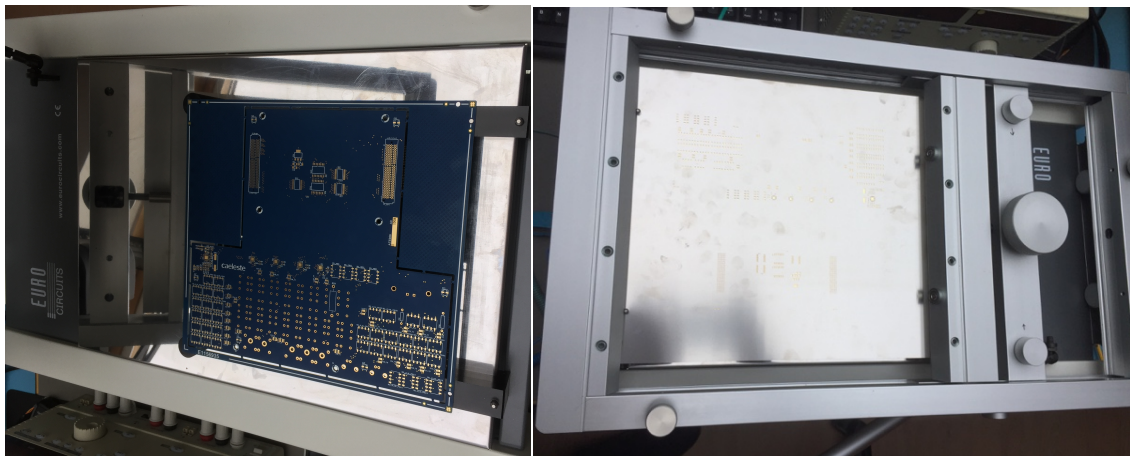
Bij het bestellen van de print bij Eurocircuits is er ook een stencil besteld. Deze wordt gebruikt om op de juiste plaatsen op de print soldeerpasta aan te brengen. Het bestukken van de print is gebeurd bij de stagebegeleidster thuis wegens het bezitten van een stencilprinter en soldeeroven. Omwille van de relatief grote oppervlakte van het bord, is het soldeerproces van de eurocircuits oven eerst eens getest geweest. Dit is gebeurd door aan de hand van op alle hoeken van de print een klein stukje soldeerpasta te smeren, en deze door het soldeerproces te laten gaan (Figuur 26). Hiermee wordt gecontroleerd of het complete bord voldoende opwarmt om zo op alle plaatsen van het bord alles te kunnen solderen.

De gebruikte oven is een soldeer oven van EuroCircuits [23]. Deze oven is specifiek gemaakt om het reflow solderen van printen. Via een USB-kabel kan deze verbonden worden met een computer. Eurocircuits heeft ook een softwarepakket, die de aansturing van de oven doet. In deze software kunnen verschillende soldeerprofielen ingesteld worden. De soldeeroven heeft een afmeting van 350mm op 250mm en is zeker groot genoeg voor het solderen van de print.



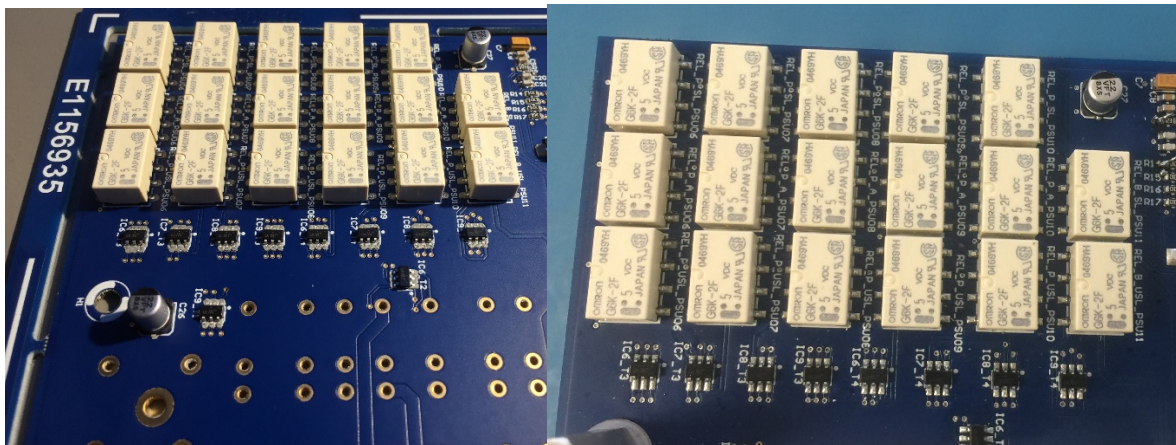
FIGUUR 26: SOLDEER PROCES TESTEN

Het aanbrengen van de soldeerpasta gebeurt via een stencil printer (Figuur 27) [24]. De omkadering van de print is zo gemaakt dat deze via twee pinnen kan gecentreerd worden in de stencil printer. Ook op het stencil zelf zitten twee speciale gaten die ook gecentreerd kunnen worden op de stencil printer. Hiermee wordt verzekerd dat het stencil zo geplaatst is op de PCB zodat alle gaten op het stencil mooi overeenkomen met de pads op het bord waar soldeerpasta moet komen. De stencil printer met stencil en bord is getoond in Figuur 27.



FIGUUR 27: STENCIL EN PCB IN DE STENCILPRINTER

Na het aanbrengen van de soldeer pasta moeten alle componenten manueel op de print geplaatst worden. Dit gebeurt met een pincet. Op Figuur 28 bevindt zich een deel van de print met soldeer pasta en componenten. Componenten die niet 100% recht geplaatst worden, worden tijdens het soldeerproces in de oven automatisch recht getrokken. Ook soldeer pasta die buiten de pads liggen, zullen tijdens het solderen mooi op het pad terecht komen. Dit is te zien in onderstaande figuur.



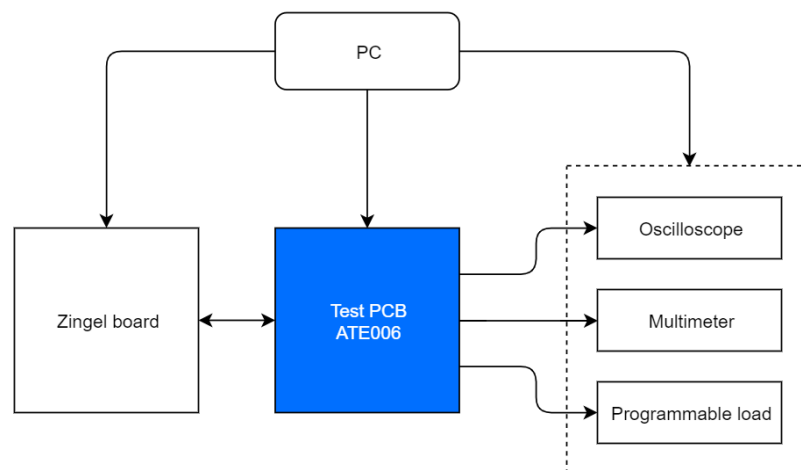
FIGUUR 28: VOOR EN NA SOLDEERPROCES

De rest van de through hole componenten moeten manueel met een soldeerbout gesoldeerd worden.

2.6 Test setup

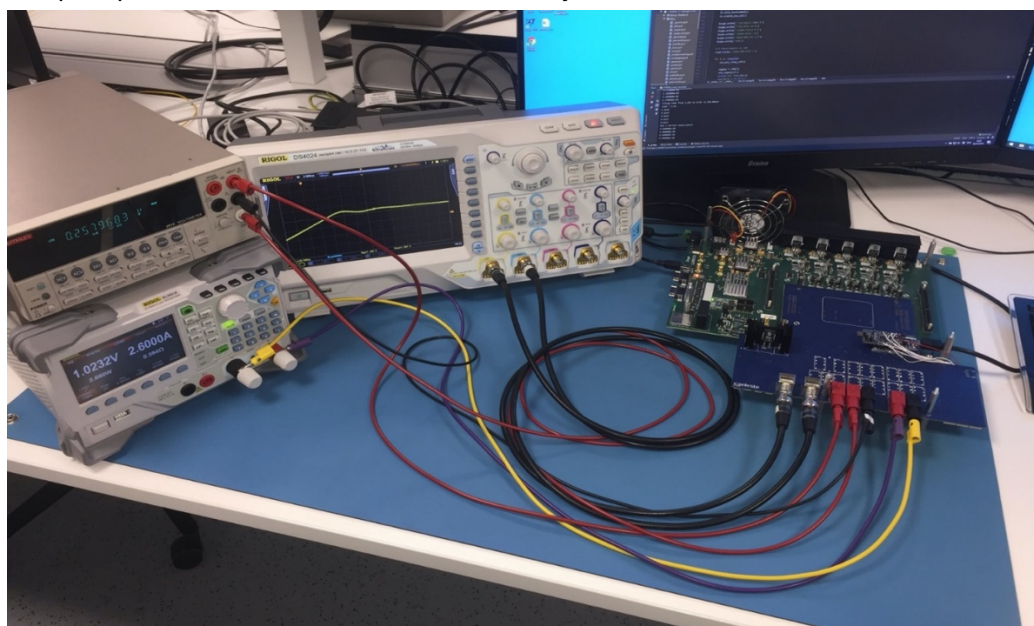
Vooraleer het bord wordt aangesloten op het Zingel bord zijn er enkele metingen gedaan. Dit is om te voorkomen dat het bord het Zingel bord zou beschadigen. Ten eerste is er gemeten of er geen kortsluiting tussen grond en massa is. Vervolgens is er via een extern voeding, 5 V toegebracht op ingang van de spanningsregelaar, deze genereert de 3,3 V voor de meeste logica. Daarna is op ieder IC de voedingsspanning gemeten om te controleren of deze overall goed toekomt. Hiermee wordt getest of er zeker geen problemen zijn met niet toekomende voedingen.

Vervolgens is de volledige testopstelling gemaakt. Hierbij is het testbord voor de eerste maal aangesloten op het Zingel bord. De meetapparatuur wordt ook aangesloten en ieder onderdeel wordt verbonden met de PC. Dit is schematisch afgebeeld in onderstaande figuur (Figuur 29).



FIGUUR 29: BLOKKENSHEMA TESTSETUP

In Figuur 30 staat de werkende testopstelling gedurende een test. In de test wordt een spanningsstap gedaan en wordt de stijgtijd gemeten bij een belasting. De belasting is te zien aan de 2.6 A die op de programmeerbare load staat en de spanningsstap is te zien op de oscilloscoop. De software op de pc leest de meettoestellen uit in schrijft alle meetresultaten in een Excel bestand.



FIGUUR 30: TOTALE TESTOPSTELLING

2.7 Software

De software die geschreven is voor het project kan onderverdeeld worden in drie onderdelen. Dit is ook te zien in Figuur 29. Hier staan de drie pijlen die van de pc komen voor de drie onderdelen:

- Software die instaat voor het initialiseren en instellen van het Zingel bord.
- Software die de aansturing regelt van het relais van het testbord.
- Software die de uitlezing en instelling doet van de meettoestellen.

2.7.1 Software Zingel bord

Net zoals het testbord heeft het Zingel bord een FTDI-chip. Deze chip is wel geen USB naar SPI converter maar een USB naar basic UART. De RX en TX-lijn die van de FTDI-chip komen zijn rechte lijnen verbonden met de FPGA die op zijn beurt alle aansturing op het bord doet. Er is een speciale firmware versie geschreven voor FPGA die bepaalde functies niet bevatten die de versie, die gebruikt wordt om de beeldsensor zelf te testen, wel bevat.

Bijna alle aansturing van componenten gebeuren via SPI-communicatie. Mede door het zeer snelle protocol en er is ook geen nood aan hardware adressen zoals bij een I²C-bus. Dus theoretisch gezien is er een oneindig aantal componenten van hetzelfde type mogelijke op dezelfde bus.

Alle software voor het Zingel bord is volledig geschreven door Caeleste zelf. Deze software wordt dagelijks gebruikt om hun beeldsensoren te testen. De code is geschreven in Python. De commando's die gegeven worden sturen de FPGA aan die op zijn beurt de juiste componenten op het Zingel bord aanstuurt. Zo kan er door twee simpele commando's een van de voedingen ingesteld worden op een bepaalde spanning.

De code om het Zingel bord te initialiseren bevindt zich in Codefragment 1. Er wordt per lijn een woordje uitleg gegeven.

```
# importeren van Zingel klasse voor het gebruik van de juiste software.
from st import zingel

# connectie maken met het Zingel bord door automatisch te zoeken naar een
aangesloten bord.
ts = zingel.creat_by_scanning_ports()

# initialiseren van het bord. hierin worden alle registers correct
ingesteld van verschillende componenten.
ts.init_instrument()

# voorbeeld van hoe een specifieke voeding ingesteld wordt.
ts.psu1.voltage = 3
```

CODEFRAGMENT 1: INITIALISEREN ZINGEL BORD

Dit is een voorbeeld omtrent het initialiseren van de voedingen. Dit omdat dit het meest gebruikt wordt voor het testen van het Zingel bord. Natuurlijk kan er via de Pythoncode ook andere dingen ingesteld en uitgelezen worden. Dit gaat dan bijvoorbeeld om de uitgangen van de FPGA, de 20-bit DAC's, de onbord ADC's, enzovoort...

2.7.2 Software test bord

De aansturing van alle logica gebeurt niet via een FPGA zoals in het Zingel bord maar gebeurt rechtstreeks via het SPI-protocol die gegenereerd wordt via de FTDI-chip die op het bord zelf staat. Voor de FTDI-chip is een DLL (dynamic link library) gebruikt. Dit is een soort van bibliotheek die door meerdere codetalen kan gebruikt worden. Het voordeel hiervan is dat de code maar eenmaal geschreven moet worden. Een DLL kan enkel gebruikt worden in een Windowsapplicatie, voor Linux gebaseerde besturingssystemen wordt een 'shared objects' ofwel .so gebruikt.

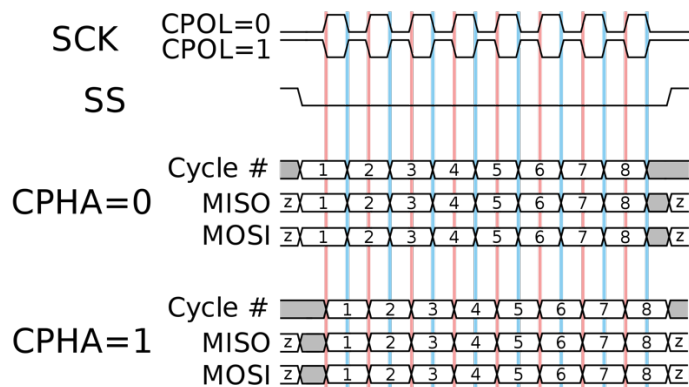
Vooraleer verder te gaan op het softwaregedeelte van dit stuk dient de werking van de FTDI-chip verduidelijkt worden.

De FTDI-chip heeft als hoofdfunctie een SPI of I²C bus te genereren. Doordat de gekozen componenten via een SPI-bus werken, is het logisch om enkel de SPI-functie te gebruiken. Bij het doorlopen van het datasheet is te zien dat de FTDI-chip kan gebruikt worden in vier verschillende SPI-configuratie. Dit niet te verwarren met de CPOL en CPHA van de SPI-bus. De modus die gebruikt wordt voor het testbord is CNFMODE2. Hierop kunnen vier slave apparaten aangesloten worden. Iedere slave heeft zijn eigen chip select en kan individueel geïnitieerd worden in de software. In de andere modi kunnen de overige chip select pinnen gebruikt worden als GPIO. Verdere uitleg over de verschillende configuraties bevinden zich in Figuur 31. De configuratie mode wordt beslist door hardware matig de DCMF1 en DCMF0 pin op respectievelijk hoog en laag te leggen.

Pin Functions	CNFMODE0 {DCNF1, DCMF0} = 00	CNFMODE1 {DCNF1, DCMF0} = 01	CNFMODE2 {DCNF1, DCMF0} = 10	CNFMODE3 {DCNF1, DCMF0} = 11
USB interface number	1 for data stream 1 for GPIOs	3 for data stream 1 for GPIOs	4 for data stream	1 for data stream
SPI Master(SPIM) related pins (SCK, MISO, MOSI, IO2, IO3, SS00)	SPIM*	Active USB interface-0	Active USB interface-0	SPIM*
SPI Slave(SPIS) related pins (SCK, MISO, MOSI, SS)	SPIS*	Disable	Disable	SPIS*
GPIO0	GPIO/SCL*	SS1O USB interface-1	SS1O USB interface-1	SCL*
GPIO1	GPIO/SDA*	SS2O USB interface-2	SS2O USB interface-2	SDA*
GPIO2	GPIO/SUSP	GPIO/SUSP	SS3O USB interface-3	SUSP
GPIO3	GPIO/WAKE/INTR	GPIO/WAKE/INTR	WAKE	WAKE

FIGUUR 31: CONFIGURATIE FTDI-CHIP [18]

Om de juiste SPI-mode te gebruiken, Hiermee wordt wel de configuratie van de CPOL en CPHA bedoeld, moet gekeken worden in welke modi de slave apparaten werken. De I/O expanders die aangesloten zijn op SPI-bus werken in mode 0. Dit wil zeggen dat de data op data bus gesampled wordt op de stijgende flank van de klok en dat de data verandert op de dalende flank van de klok. De werking van de verschillende SPI-modi wordt voorgesteld in Figuur 32.



FIGUUR 32: SPI-MODI

Verder kan ook nog de snelheid van de SPI-bus ingesteld worden. Dit kan gebeuren in twee stappen. Ten eerste kan de snelheid bepaald worden. Dit kan 24, 48, 60 of 80MHz zijn. Hierna kan de kloksnelheid nog eens gedeeld worden door 2, 4, 8, 16, ..., 512. Zo kan de klok op ongeveer 36 verschillende snelheden ingesteld worden. De I/O expanders werken op 10 MHz dus moet de klok eerst op 80 MHz ingesteld worden en dan gedeeld worden door acht. Zo wordt de gewenste 10 MHz bekomen.

Hieronder bevindt zich de code die de SPI-bus configureert (Codefragment 2), met de juiste parameters om de I/O-expanders te kunnen gebruiken. Dit telkens met de nodige commentaar. Deze code is enkel voor een I/O-expander. Dit moet dus 4 maal herhaald worden voor elk I/O-expander afzonderlijk. Hierbij wordt enkel de "A" veranderd naar "B", "C" en "D".

```
# Stel in dat expander1 aangesloten is aan chips select lijn 0
expander1 = ftd2xx.openEx("A")

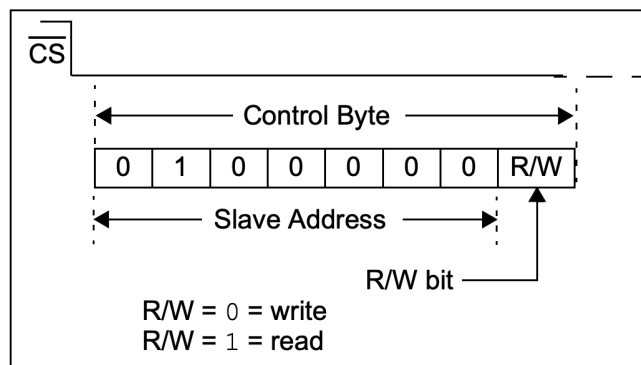
# Stel de kloksnelheid van alle communicatie die via CS0 gaat op 80MHz
ftdll.FT4222_SetClock(expander1.handle, FT4222_SetClock.SYS_CLK_80)

# Initialisatie van de SPI-bus:
# mode: single mode (date enkel over mosi en miso)
# klok: kloksnelheid delen door 8 (80 / 8 = 10MHz)
# CPOL: mode 0
# CPHA: mode 0
ftdll.FT4222_SPIMaster_Init(expander1.handle, FT4222_SPIMode.SPI_IO_SINGLE, FT4222_SPIClock.CLK_DIV_8, FT4222_SPICPOL.CLK_IDLE_LOW, FT4222_SPICPHA.CLK_LEADING, 0x01)
```

CODEFRAGMENT 2: INITIALISEREN FTDI-CHIP

Nu de SPI-bus juist is geconfigureerd en iedere I/O-expander individueel kan aangesproken worden, moeten er enkele registers ingesteld worden vooraleer de I/O-expanders gebruikt kunnen worden. Zo moeten alle uitgangen ingesteld zijn als uitgangen en moet de interne pull-up weerstanden ingeschakeld worden. Dit is nodig omdat de uitgangen open collector uitgangen zijn en anders praktisch nooit hoog kunnen worden.

Om naar een register te kunnen schrijven moeten drie bytes gestuurd worden naar de I/O-expanders. Een controle byte, register adres en de data byte. De controle byte is te zien in Figuur 33. Om te kunnen schrijven naar de I/O-expander is de controle byte altijd 0x40 en om te lezen 0x41.



FIGUUR 33: CONTROL BYTE CONFIGURATIE

Alle register adressen staan in een tabel in het datasheet. De enige twee register die ingesteld moeten worden zijn IODIR en GPPU en staan respectievelijk voor I/O-Direction en GPIO PULL-UP. Via het IODIR-register kunnen alle I/O pinnen individueel ingesteld worden als in- of uitgang en via het GPPU-register kunnen ook voor alle I/O pinnen individueel de interne pull-up weerstand ingeschakeld worden. De code voor deze twee instellingen bevindt zich in Codefragment 3

```
# uitgangen instellen als uitgang
buffer[0] = 0x40 # controle byte
buffer[1] = 0x00 # register byte (0x00 = IODIR register)
buffer[2] = 0x00 # register data byte (0x00 = uitgang)om d
ftd11.FT4222_SPIMaster_SingleWrite(expander1.handle, buffer, 3,
ctypes.byref(sizeTransferred), True)

# inschakelen van interne pull-up weerstand
buffer[0] = 0x40
buffer[1] = 0x0c # (0x0c = GPPU register)
buffer[2] = 0xFF # (0xFF = inschakelen pull-up)
ftd11.FT4222_SPIMaster_SingleWrite(expander1.handle, buffer, 3,
ctypes.byref(sizeTransferred), True)
```

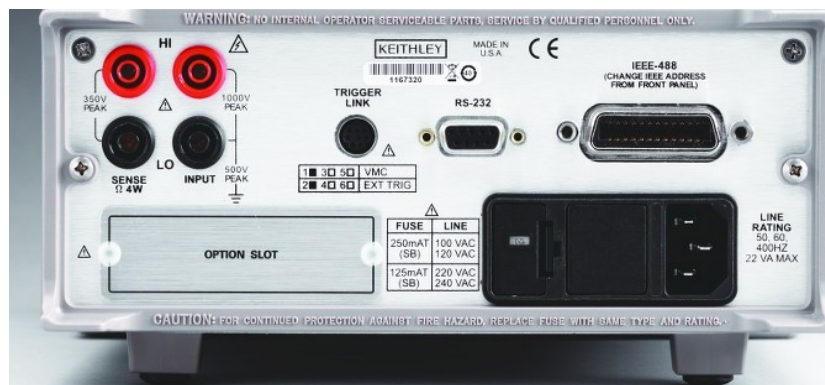
CODEFRAGMENT 3: CONFIGURATIE I/O-EXPANDER

Om de uitgangen te kunnen instellen moet enkel nog naar register GPIO geschreven worden. Zo wordt uitgang één hoog wanneer de waarde 0x01 geschreven wordt naar het GPIO-register.

2.7.3 Software meettoestellen

Om de effectieve metingen uit te voeren zijn externe meettoestellen aangesloten. Deze zijn ofwel via het netwerk of via een GPIB-interface aangesloten met de pc. GPIB ook wel General Purpose Interface Bus genoemd, is een gestandaardiseerde parallelle 8-bit bus die vooral gebruikt wordt voor automatische meetinstrumenten. In het geval van de multimeter wordt een GPIB naar USB converter gebruikt omdat een hedendaagse pc geen GPIB-interface heeft.

De effectieve aansturing van deze meettoestellen gebeuren via SCPI-commando's (Standard Commands for Programmable Instruments) ook wel "skippy" commando's genoemd. Deze commando's, zoals de naam het zelf zegt, zijn specifiek voor programmeerbare test en meetinstrumenten. Ook de toestellen die over het netwerk verbonden zijn, worden aangestuurd via SCPI-commando's. In onderstaande figuur is de achterzijde van de Keythley 2010 te zien met de GPIB (IEEE 448) connector die via SCPI-commando's wordt aangestuurd.



FIGUUR 34: ACHTERZIJDE KEITHLEY 2010

Er zijn drie verschillende meettoestellen. Er zal over iedere meettoestel een korte uitleg gegeven worden over hoe deze aangestuurd wordt.

- *Aansturen keithley multimeter*

Voor de keithley multimeter is er in Caeleste al een volledige klasse geschreven die een groot deel van de SCPI-commando's voor zijn rekening houdt. Enkel voor wat specifieke instellingen moet er nog gekeken worden naar het datasheet. In onderstaand code fragment (Codefragment 4) staan twee methodes die de gemeten spanning en stroom teruggeven.

```
mm = Multimeter20XX.connect_to_resource("GPIB0::16::INSTR")

def meas_dc_voltage():
    mm.configure(Function.VOLT_DC)
    mm.write(":SENSE:VOLT:RANGE:AUTO OFF")
    return math.ceil(float((mm.query(":READ?")) * 100000) / 100000)

def meas_dc_current():
    mm.configure(Function.CURR_DC)
    mm.write(":SENSE:CURR:RANGE:AUTO OFF")
    return math.ceil(float((mm.query(":READ?")) * 1000000000) / 1000000000)
```

CODEFRAGMENT 4: METING MET MULTIMETER

Tijdens de meting wordt de auto range van het meettoestel afgeschakeld. Dit is het gevolg van volgend probleem: wanneer het meettoestel van range verandert, verandert ook de toleranties van de meting. Zo is de overgang te zien in de meetresultaten en dit is niet de bedoeling. De "math.ceil()" wordt gebruikt om de meting af te ronden op zoveel getallen na de komma.

- *Aansturen programmeerbare belasting*

De programmeerbare belasting is een nieuw aangekocht toestel in Caeleste waar nog geen klasse is voor geschreven is. De interface om een query of commando te schrijven naar een aangesloten meettoestel is wel geschreven. Hierdoor moet er enkel gekeken worden welke commando's er moeten geschreven worden en moet er niet gekeken worden hoe deze verstuurd worden. In onderstaand code fragment (Codefragment 5) worden enkele instellingen getoond met uitleg van hun uitkomst.


```
# Connectie maken met de programmeerbare load via zijn IP-adres
Load = VisaEquipment.connect_to_resource("TCPIP0::10.0.20.5::inst0::INSTR")

# Inschakelen van de uitgang
Load.write(':SOUR:INP:STAT 1')

# Instellen van een constante stroom die uit de aangesloten schakelen wordt
getrokken
Load.write(':SOUR:CURR:LEV:IMM ' + value)

# Instellen van een constante weerstand die de aangesloten schakeling ziet
Load.write(':SOUR:RES:LEV:IMM ' + value)

# Uitschakelen van de uitgang
Load.write(':SOUR:INP:STAT 0')
```

CODEFRAGMENT 5: INSTELLEN DIGITALE BELASTING

- *Aansturen oscilloscoop*

Ook voor de oscilloscoop is geen klasse geschreven. De reden hiervoor is de volgende. Op een oscilloscoop zijn zodanig veel instellingen mogelijk waarvan sommigen zeer weinig gebruikt. Ook zijn een heel groot deel mogelijk op vier verschillende kanalen. De tijd en moeite die nodig zou zijn om hiervan een klasse te maken zou niet opwegen tegen de kleine moeite die er is om zelf op te zoeken welke commando's nodig zijn om de juiste instellingen toe doen op de oscilloscoop. Dus is er besloten om hier geen klasse van te maken. Alle instellingen moeten hier dus manueel ingevoerd worden. In onderstaand code fragment (Codefragment 6) zijn ook enkele instellingen te zien die mogelijk zijn op de oscilloscoop.

```
# Connectie maken met de oscilloscoop via zijn IP-adres
Scope = VisaEquipment.connect_to_resource("TCPIP0::169.254.224.7::inst0::INSTR")

# Tijd basis van de X-as instellen op 20us
Scope.write(':TIM:SCALE 200e-8')

# Channel 1 instellen op 0,5V per divisie
Scope.write(':CHAN1:SCALE 0.5')

# Channel 1 trigger op 1.5V
Scope.write(':TRIG:EDG:LEV 1.5')

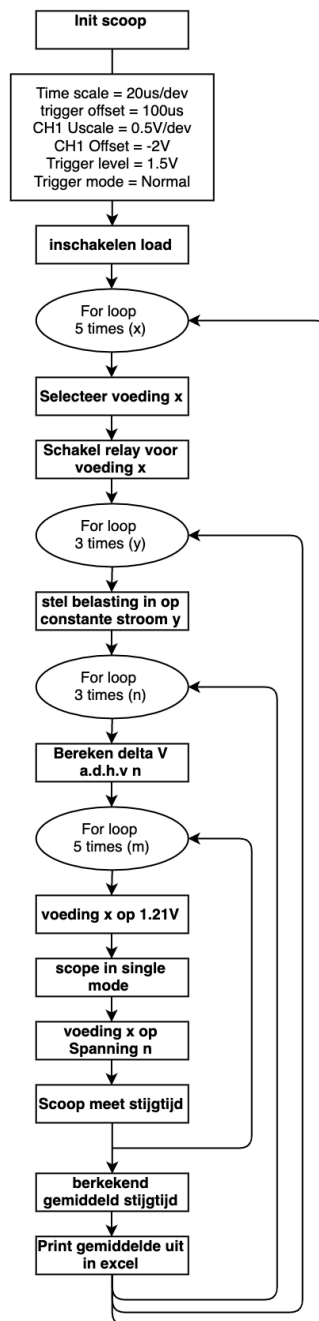
# zet de oscilloscoop in RUN
Scope.write(':RUN')

# Meten van de stijgtijd
Scope.query(':MEAS:RTIM?')
```

CODEFRAGMENT 6: METING MET OSCILLOSCOOP

2.7.4 Voorbeeld volledig automatische meting

Voor een volledig automatische meting zijn de drie voorgaande methodes nodig. In onderstaande flowchart (Figuur 35) bevindt zich een automatische meting die de stijgtijd van een voeding meet bij verandering van uitgangsspanning bij verschillende belastingen en spanningsverschillen. De meting wordt uitgevoerd op de vijf LDO-voedingen.

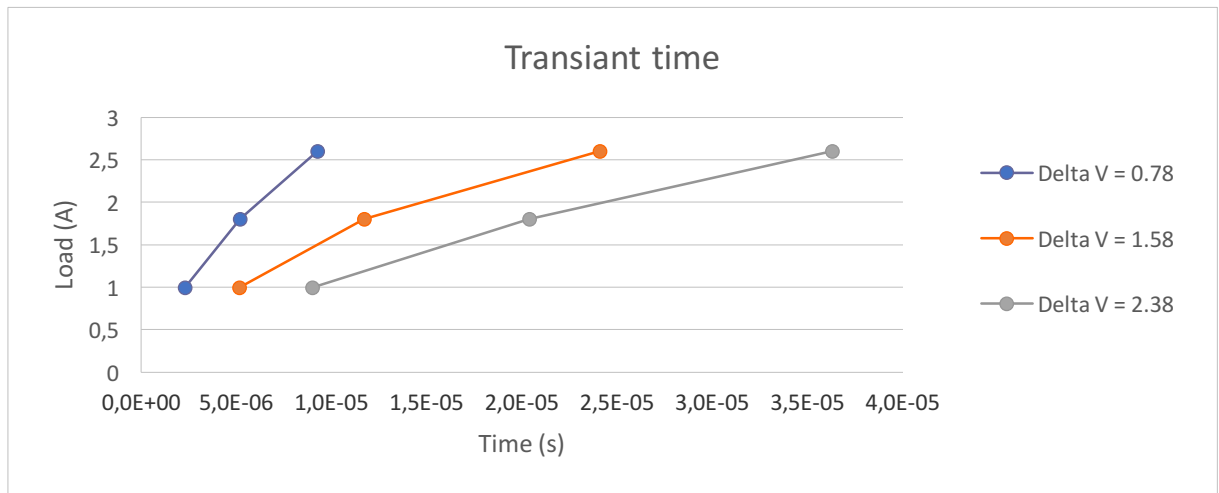


FIGUUR 35: FLOWCHART VOLTAGE TRANSIENT

Dit wordt herhaald voor het power circuit en de biasopamp voeding. Hier worden er enkel waarden voor delta V en belasting gebruikt. Alle uitkomsten worden opgeslagen in een Excelbestand dat dan later kan gebruikt worden als referentie om een datasheet op te stellen. De uitkomst van een voeding wordt als volgt opgeslagen.

PSU 1			
Delta U (V)	Load = 1 A	Load = 1.8 A	Load = 2.6 A
0,78	2,28E-06 s	5,19E-06 s	9,27E-06 s
1,58	5,16E-06 s	1,17E-05 s	2,41E-05 s
2,38	8,98E-06 s	2,04E-05 s	3,63E-05 s

Hier kan volgende grafiek uitgehaald worden. Uit de grafiek kan besloten worden dat hoe groter het spanningsverschil en hoe groter de stroom dat de voeding moet leveren hoe groter de stijgtijd is.



Dit is een voorbeeld van wat kan gedaan worden met alle data die uit de metingen gehaald worden. Dit is maar een meting van de vele karakterisatie meting die mogelijk zijn.

2.8 Update testplan

Voor het gemaakte testsysteem dat gebruikt wordt voor het uittesten van het Zingel bord is ook het testplan geüpdatet. Hiervoor is het originele testplan genomen en bij iedere meting/ test de inhoud aangepast naar de juist handelingen die moeten gebeuren om deze metingen uit te voeren met het nieuwe testsysteem. Dit document wordt dan gebruikt door het testteam tijdens het testen van de Zingel borden. In onderstaand paragraaf volgen enkele voorbeelden van hoe dit testplan is opgesteld en hoe een test beschreven wordt.

2.8.1 Voorbeelden inhoud testplan

In Figuur 36 is een schermafbeelding te zien van het testplan. In dit stuk wordt gedetailleerd beschreven met tekst en foto van hoe het testbord (ATE006) geconnecteerd moet worden met het Zingel bord en de meetapparatuur. Zo is het duidelijk voor iemand dit bord nog nooit in handen heeft gehad hoe het bord aangesloten moet worden.

Date	20191203	Authors	R. Osaer, J. vande velde, G. Ruttens, J. Souleyre
Revision	2.3	page	16 of 21

use the following measurement equipment:

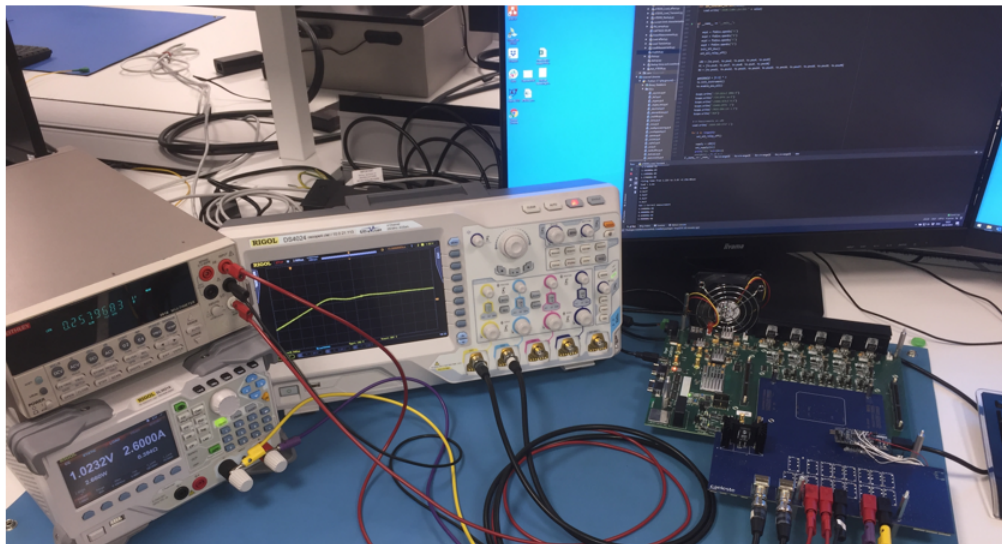
- Keithley 2010 multimeter
- Rigol DL3021A DC Electrical load
- Any Rigol oscilloscope

Connect the measurement equipment to the ATE006 board as followed:

- C_L+ and C_L- to the Load
- C_U to the red input of the multimeter
- C_A to the white input of the multimeter
- C_COM to the black input of the multimeter
- BNC1 and BNC2 to Channel 1 and 2 of the oscilloscope

Connect the measurement equipment, Zingel and the ATE006 to the pc

- ATE006 and Zingel are connected over USB
- The Load and the oscilloscope are connected over the network
- The multimeter is connected with a GPIO to USB adapter to the pc



FIGUUR 36: SCHERMAFBEELDING TESTPLAN

Een tweede voorbeeld (Figuur 37) is een initiële test waarin de 20-bit DAC uitgetest wordt. In dit deel wordt beschreven dat een Pythonscript moet uitgevoerd worden. Ook is een vereenvoudigde versie van die code te zien met daarbij wat uitleg wat de code effectief doet. Onderaan is oscilloscoop figuur te zien die aangeeft wat op de oscilloscoop te zien zou moeten zijn bij het uitvoeren van de code

2.11. 20-bit DAC operation

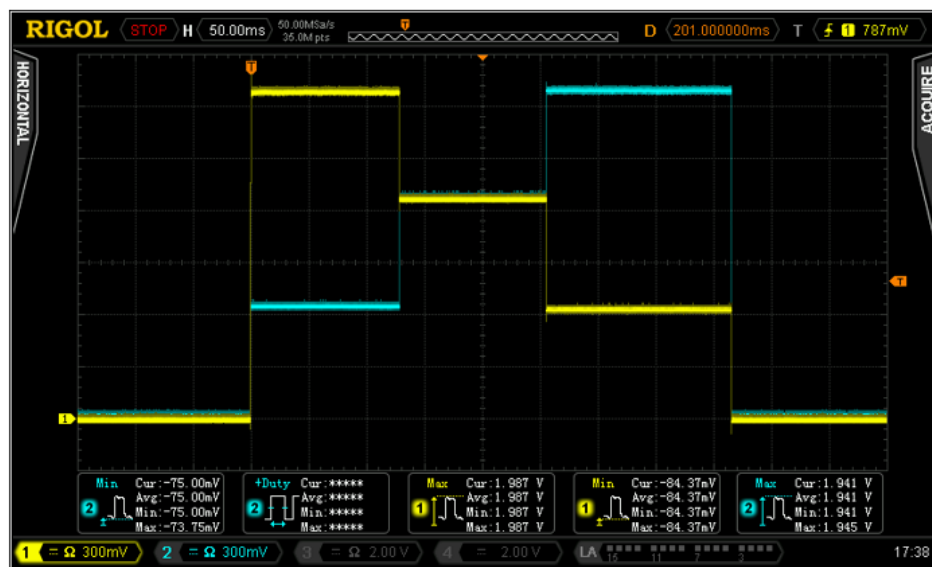
Run the python code ATE006_initial_tests_20-bit_DAC operation.py

The code runs the Seq-C code ClaudiaAD5791.seqc. this code sets the 20_bit DAC. So, this Seq-C code is executed 4 times with each time another parameter that sets the value of the DAC.

```
for index, (voltage1, voltage2) in enumerate(zip(voltage_list, voltage_list[::-1])):
    value1 = int(round(2 ** 20 / 5 * voltage1 * 2))
    value2 = int(round(2 ** 20 / 5 * voltage2 * 2))

ts.run_sequence(r"C:\Users\Roeland\Dropbox\ShareRoland\software\zingel\seqc\ClaudiaAD5791.seqc",
               wait=False,
               external_parameters={"control_reg": 0, "dac1_value": value1, "dac2_value":
value2})
time.sleep(0.1)
print("done")
```

The scope figure will look something like this.



FIGUUR 37: SCHERMAFBEELDING TWEE TESPLAN

Conclusie

De opzet van de bachelorproef om een testsysteem te ontwikkelen die alle initialisatie testen kan uitvoeren op een Zingel bord is zeker geslaagd. Buiten het feit dat er wel nog enkele optimalisaties en foutoplossingen kunnen uitgevoerd worden aan het ontwerp van het systeem werkt alles functioneel goed. Alle vooropgestelde doelen zijn uitvoerbaar met het testsysteem.

Met het afleveren van het testsysteem en het aangepaste testplan kan het testen van het Zingel bord op een geautomatiseerde manier gebeuren. Dit bespaart het testteam heel wat tijd tijdens dit proces.

Door het ontwikkelen van dit testsysteem, dat in eerste instantie nodig is voor de initialisatie testen, is het ook mogelijk geworden om karakterisatietesten uit te voeren op de voedingen. Dit staat volledig los van de initiële testen en is nodig voor het opstellen van een datasheet. De software die nodig is voor deze karakterisatietesten is al deels geschreven, maar moet nog verder ontwikkeld worden om het effectief te kunnen gebruiken. Een voorbeeld van een uitgewerkte test is te zien in 2.7.4.

Verdere verbeteringen van de bachelorproef kunnen onderverdeeld worden in twee delen. De verbeteringen op de bestaande versie van het testsysteem en de uitbreiding van het testsysteem.

Eenzijds kunnen er verbeteringen uitgevoerd worden van het bestaande testsysteem. Aan de hardware kant kunnen alle fouten uit de PCB gehaald worden. Op software vlak kunnen alle grafieken geautomatiseerd worden en kan de implementatie van de load in de software toegevoegd worden.

Anderzijds kunnen er uitbereiding toegevoegd worden aan het testsysteem. Op hardware vlak kunnen er meer functionele testen toegevoegd worden zoals het doortesten van de 20-bit DAC (INL en DNL) ook kan het geheugen dat aanwezig is op het Zingel bord door getest worden. Voor deze testen is extra hardware nodig op het testsysteem. Op software vlak moet dan natuurlijk code voorzien worden voor deze extra functionele testen. Ook kunnen er nog heel wat meer karakterisatie testen toegevoegd worden.

Literatuurlijst

- [1] Caeleste, „Caeleste home page,” 2019. [Online]. Available: <https://caeleste.be/>. [Geopend 2019].
- [2] A. Devices, „LT1764 Series,” 2005. [Online]. Available: <https://www.analog.com/media/en/technical-documentation/data-sheets/1764fb.pdf>. [Geopend 2019].
- [3] A. Devices, „AD5270/AD5271,” 2013. [Online]. Available: https://www.analog.com/media/en/technical-documentation/data-sheets/AD5270_5271.pdf. [Geopend 2019].
- [4] A. Devices, „LT6105,” 2007. [Online]. Available: <https://www.analog.com/media/en/technical-documentation/data-sheets/6105fa.pdf>. [Geopend 2019].
- [5] A. Devices, „AD7682/AD7689,” 2019. [Online]. Available: https://www.analog.com/media/en/technical-documentation/data-sheets/AD7682_7689.pdf. [Geopend Oktober 2019].
- [6] A. Devices, „AD5663,” 2016. [Online]. Available: <https://www.analog.com/media/en/technical-documentation/data-sheets/AD5663.pdf>. [Geopend Oktober 2019].
- [7] J. Vande Velde, R. Ruttens, J. Souleyre en R. Osaer, „Test System: Qualification Plan,” Caeleste, Mechelen, 2019.
- [8] K. Technologies, „Power Supply Testing,” 2017. [Online]. Available: <http://literature.cdn.keysight.com/litweb/pdf/5952-4190.pdf>. [Geopend 2019].
- [9] Keithley, „Low Noise Autoranging Multimeter,” [Online]. Available: <http://www.testequipmenthq.com/datasheets/KEITHLEY-2010-Datasheet.pdf>.
- [10] Rigol, „DL3000 series Programmable DC Electronic Load,” [Online]. Available: https://beyondmeasure.rigoltech.com/acton/attachment/1579/f-0778/1/-/-/-/DL3000_DataSheet_EN.pdf. [Geopend November 2019].
- [11] Rigol, „DS6000 series Digital Oscilloscope,” April 2019. [Online]. Available: <http://beyondmeasure.rigoltech.com/acton/attachment/1579/f-0027/0/-/-/-/file.pdf>. [Geopend November 2019].
- [12] O. Semiconductor, „MDC3105 Integrated Relay, Inductive Load Driver,” Oktober 2016. [Online]. Available: <https://www.onsemi.com/pub/Collateral/MDC3105-D.PDF>. [Geopend November 2019].
- [13] H. Relay, „HFD2 Subminiature dip relay,” 2016. [Online]. Available: https://www.tme.eu/Document/cb545971aaf7e641179e4750a1704dc9/HFD2_en.pdf. [Geopend November 2019].
- [14] O. Corporation, „G6K Surface Mounting Relay,” [Online]. Available: https://omronfs.omron.com/en_US/ecb/products/pdf/en-g6k.pdf. [Geopend November 2019].
- [15] A. Thermoalloy, „TO-220 & TO-218 & TO-247 Heat Sinks,” [Online]. Available: http://www.farnell.com/datasheets/1523886.pdf?_ga=2.118424334.608602675.1578402739-1049124194.1578145272. [Geopend November 2019].

- [16] T. Instruments, „CD74HC4067, CD74HCT4067,” juli 2003. [Online]. Available: <https://www.ti.com/lit/ds/symlink/cd74hc4067.pdf>. [Geopend November 2019].
- [17] T. instruments, „CDx4HC405x, CDx4HCT405x High-Speed CMOS Logic Analog Multiplexers and Demultiplexers,” Mei 2019. [Online]. Available: <http://www.ti.com/lit/ds/symlink/cd74hc4052.pdf>. [Geopend November 2019].
- [18] F. Chip, „FT4222H USB2.0 TO QUADSPI/I2C BRIDGE IC Datasheet,” Februari 2019. [Online]. Available: https://www.ftdichip.com/Support/Documents/DataSheets/ICs/DS_FT4222H.pdf. [Geopend November 2019].
- [19] Microchip, „MCP,” 2008. [Online]. Available: <http://ww1.microchip.com/downloads/en/DeviceDoc/22103a.pdf>. [Geopend November 2019].
- [20] T. Instruments, „LM2937 500-mA Low Dropout Regulator,” Juli 2014. [Online]. Available: <http://www.ti.com/lit/ds/symlink/lm2937.pdf>. [Geopend November 2019].
- [21] Eurocircuits, „Price calculator,” 2020. [Online]. Available: <https://be.eurocircuits.com/shop/orders/configurator.aspx>. [Geopend januari 2020].
- [22] Altium, „High Speed Design in Altium Designer,” 16 Augustus 2019. [Online]. Available: <https://www.altium.com/documentation/altium-designer/high-speed-design-in-altium-designer-ad>. [Geopend 29 December 2019].
- [23] Eurocircuits, „ec-reflow-mate,” [Online]. Available: <https://www.eurocircuits.com/ec-equipment-ec-reflow-mate/>. [Geopend 22 December 2019].
- [24] Eurocircuits, „eC-stencil-mate,” [Online]. Available: <https://www.eurocircuits.com/ec-equipment-ec-stencil-mate/>. [Geopend 22 December 2019].