economie

UITVINDINGSOCTROOI

FOD Economie, K.M.O., Middenstand & Energie

Dienst voor de Intellectuele Eigendom

Publicatienummer: 1021245
Nummer van indiening: 2011/0253

Internationale classificatie: H04N 5/357
Datum van verlening: 22/09/2015

De Minister van Economie,

Gelet op het Verdrag van Parijs van 20 maart 1883 tot Bescherming van de industriële Eigendom;

Gelet op Titel 1 "Uitvindingsoctrooien" van Boek XI van het Wetboek van economisch recht, artikel XI.24;

Gelet op het koninklijk besluit van 2 december 1986 betreffende het aanvragen, verlenen en in stand houden van uitvindingsoctrooien, artikel 28;

Gelet op de aanvraag voor een uitvindingsoctrooi ontvangen door de Dienst voor de Intellectuele Eigendom op datum van 29/04/2011.

Besluit:

Artikel 1. - Er wordt aan

DIERICKX, Bart, Ing. David Hansenstraat 7, 2650 Edegem België;

Caeleste CVBA, Generaal Capiaumonstraat 11, 2600 ANTWERPEN België;

vertegenwoordigd door

HERTOGHE Kris, Hundelgemsesteenweg 1114, 9820, MERELBEKE;

een uitvindingsoctrooi met een looptijd van 20 jaar toegekend, onder voorbehoud van betaling van de jaartaksen zoals bedoeld in artikel XI.47, § 1 van het Wetboek van economisch recht, voor: PIXEL MET BEPERKTE 1/F RUIS.

UITVINDER(S):

Dierickx Bart, Ing. David Hansenstraat 7, 2650, Edegem;

VOORRANG :

29/04/2010 US 12770262;

Artikel 2. - Dit octrooi wordt verleend zonder voorafgaand onderzoek naar de octrooieerbaarheid van de uitvinding, zonder garantie van de verdienste van de uitvinding noch van de nauwkeurigheid van de beschrijving ervan en voor risico van de aanvrager(s).

Brussel, 22/09/2015,

Bij bijzondere machtiging:

Stefan DRISQUE

Adviseur

FOD Economie, KMO, Middenstand & Energie
Dienst voor de Intellectuele Eigendom

1021245 B1

Datum van verlening : 22/09/2015

UITVINDINGSOCTROOI

Voorrangsdatum : 29/04/2010

Internationale classificatie : H04N 5/357

Aanvraagnummer : 2011/0253

Indieningsdatum : 29/04/2011

Houder :

DIERICKX, Bart
2650, Edegem
België

Caeleste CVBA
2600, ANTWERPEN
België

Uitvinder :

Dierickx Bart
2650 Edegem
België

PIXEL MET BEPERKTE 1/F RUIS

BE 2011/0253 Pixel met beperkte 1/f ruis. Een pixel is voorzien die tenminste één transistor omvat. De pixel is ingericht om de tenminste één transistor tijdens een uitlees fase een cyclus te laten doorlopen tussen twee of meer insteltoestanden, bv. inversie en accumulatie. Door het doorlopen van een cyclus tussen de tenminste twee insteltoestanden wordt de tijdscorrelatie van de 1/f ruis van de uitleessignalen doorbroken; bijgevolg kan het nemen van meerdere bemonsteringen en het uitvoeren van een operator op deze monsters het effect van de 1/f ruis verminderen tot een arbitrair laag niveau.

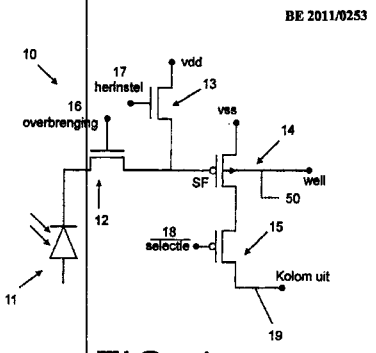

FIG. 1

Pixel met beperkte 1/f ruis

Toepassingsgebied van de uitvinding

Onderhavige uitvinding heeft algemeen betrekking op beeld detectie, in het bijzonder op het gebied van detectie van beelden met lage intensiteit, zoals astronomie en diverse gebieden van wetenschappelijke beeldvorming. Ook tal van andere domeinen van de beeldvorming kunnen echter voordeel hebben bij de uitvinding, met inbegrip van, maar niet beperkt tot, medische beeldvorming, beeldvorming in de automobielbranche, machinale beeldvorming, nachtkijkers, digitale fotografie en beeldsensoren voor digitale camcorders. Onderhavige uitvinding heeft betrekking op een pixel met beperkte 1/f ruis, een beeldsensor met meerdere van dergelijke pixels, en een methode om deze te bedienen.

Achtergrond van de uitvinding

Beeldruis is de toevallige variatie van helderheid of kleurinformatie in beelden die door de sensor en circuits van een beeldsensor worden gegenereerd, en is een ongewenst bijproduct van beeldname. Veel beeldsensor technologieën zijn of worden toegepast op beeldvorming met laag ruisniveau. De hierna volgende lijst is een voorbeeld, maar heeft echter niet als bedoeling een limitatieve opsomming te zijn.

Ladingsgekoppelde beeldsensoren (CCDs) worden vandaag nog steeds beschouwd als hoog ontwikkeld in het gebied van beeldvorming met laag ruisniveau. Bewijs hiervan is dat veel, zo niet alle hoog performante astronomische, ruimte en wetenschappelijke beeldsensoren in het zichtbare gebied CCDs zijn. Sleutel tot de werking met de laagste uitleesruis is de gecorreleerde dubbele bemonstering (CDS). Verder hebben CCDs een geërfde lage donkerstroom die zelfs kan worden verbeterd door functies als "inversie modus". CCDs vertonen een hoog kwantum rendement (QE) meestal hoger dan 50%, dat zelfs tot bijna 100% kan gebracht worden door het verdunnen van de achterzijde en door verlichting langs de achterzijde.

Een variatie op CCD is een instrument voor ladingsinjectie, waar een ladingspakket onder meerdere elektrodes wordt bewogen en uitgelezen op een herhaaldelijke en niet-destructieve manier, met behulp van een floating gate uitlezing om zo de uitleesruis te overbemonsteren en te verminderen.

Na verloop van tijd hebben CMOS beeldsensoren geleidelijk de gebieden overgenomen waar CCDs superieur waren. Aangezien ook CMOS gecorreleerde dubbele bemonstering (CDS) kan benutten, werden CMOS sensoren gerapporteerd met ruisprestaties die in de buurt komen van die van CCDs, met een equivalente ruislading (Q_N) zo laag als 1 tot 2 electron$_{RMS}$. Ook CMOS

kan worden gecombineerd met het verdunnen van de achterzijde en met verlichting langs de achterzijde, wat resulteert in een zeer hoog kwantum rendement (QE).

US7432968 beschrijft een CMOS beeldsensor die meerdere pixels heeft, waarbij elke pixel meerdere transistoren omvat. De beeldsensor omvat een stuureenheid voor het regelen van de werking van de meerdere pixels. De stuureenheid is geconfigureerd om tenminste één van de transistoren in elk pixel circuit in een accumulatie mode te brengen tijdens een integratie fase, en om die vervolgens uit de accumulatie mode in een sterke inversie mode te brengen tijdens een uitlees fase, waardoor de 1/f ruis van de pixels wordt beperkt.

Er is ruimte voor pixels en beeldsensoren met een nog lager 1/f ruis niveau.

Samenvatting van de uitvinding

Het is een doel van uitvoeringsvormen van de onderhavige uitvinding om een goede werkwijze en inrichting te voorzien, geschikt voor gebruik bij beeldvorming bij lage stralingsintensiteit, bv. omstandigheden met weinig licht zoals bijvoorbeeld bij nachtzicht, korte sluitertijden, maar ook het detecteren van ladingen die niet afkomstig zijn van bestraling.

Bovengenoemde doelstelling wordt bereikt door een werkwijze en inrichting volgens uitvoeringsvormen van de onderhavige uitvinding.

In een eerste aspect verschaft de onderhavige uitvinding een pixel met tenminste één transistor, waarbij de pixel is ingericht om de tenminste één transistor tijdens een uitlees fase een cyclus te laten doorlopen tussen twee of meer insteltoestanden.

De uitlees fase kan een uitlees fase zijn om een eerste signaal niveau van de pixel uit te lezen, bv. een "herinstel niveau" of een uitlees fase om een tweede signaal niveau van de pixel uit te lezen, bv. "feitelijk signaal niveau". De pixel kan ingericht zijn voor het bepalen van het eerste en/of tweede signaal niveau te door meerdere uitlezingen van dat signaal niveau te bepalen, waar tussenin een cyclus tussen tenminste twee insteltoestanden plaats grijpt, en een operator toe te passen op de meerdere metingen, zoals bijvoorbeeld (maar niet daartoe beperkt) het uitmiddelen van de monsters. Door het uitvoeren van een cyclus tussen de tenminste twee insteltoestanden, wordt de correlatie in de tijd van de 1/f ruis van de signalen doorbroken, waardoor het nemen van meerdere monsters van een zelfde signaal niveau, bv. herinstel niveau of feitelijk signaal niveau, en het toepassen van een operator op de monsters het effect van de 1/f ruis kan beperken tot een willekeurig laag niveau.

De pixel kan ingericht zijn om de tenminste één transistor tijdens een uitlees fase minstens één keer of twee keer een cyclus te laten uitvoeren tussen twee of meer insteltoestanden, maar het is duidelijk dat, om een groot effect te hebben, het aantal cycli heen

en weer voldoende groot moet zijn. Enkele tientallen tot enkele honderden cycli tussen de tenminste twee insteltoestanden zijn redelijke waarden.

Het is een voordeel van een pixel volgens uitvoeringsvormen van onderhavige uitvinding dat de 1/f ruis niveaus daarvan aanzienlijk worden beperkt ten opzichte van de ruis niveaus van pixels volgens de stand van de techniek en methodes voor het in bedrijf stellen daarvan.

In een pixel volgens uitvoeringsvormen van de onderhavige uitvinding kan de tenminste één transistor die ingericht is om tijdens een uitlees fase een cyclus uit te voeren tussen twee of meer insteltoestanden een MOSFET zijn die deel uitmaakt van een versterkerschakeling of van een buffer configuratie.

Een bijzondere pixel volgens uitvoeringsvormen van de onderhavige uitvinding kan ingericht zijn om de tenminste één transistor een cyclus te laten uitvoeren tussen inversie mode en accumulatie mode.

Een pixel volgens uitvoeringsvormen van de onderhavige uitvinding kan ingericht zijn om de tenminste één transistor een cyclus te laten uitvoeren tussen twee of meer insteltoestanden door het moduleren van de potentiaal van de bulk van de tenminste één transistor. Als alternatief kan een pixel volgens uitvoeringsvormen van de onderhavige uitvinding ingericht zijn om de tenminste één transistor een cyclus te laten uitvoeren tussen twee of meer insteltoestanden door de potentiaal van de gate van de tenminste één transistor te moduleren. In nog ander uitvoeringsvormen van de onderhavige uitvinding kan een pixel ingericht zijn om de tenminste één transistor een cyclus te laten uitvoeren tussen twee of meer insteltoestanden door een source en/of drain potentiaal van de tenminste één transistor te moduleren.

Een pixel volgens uitvoeringsvormen van de onderhavige uitvinding kan meerdere transistoren omvatten, bv. MOSFETs, waarbij alle transistoren van de pixel van een zelfde type zijn, bijvoorbeeld n-type of p-type, bv. nMOSFET of pMOSFET. Als alternatief kan een pixel volgens uitvoeringsvormen van de onderhavige uitvinding meerdere transistoren omvatten, bv. MOSFETs, waarbij de transistoren van de pixel van verschillende types zijn, bijvoorbeeld kan de pixel een mengeling van n-type en p-type transistoren omvatten, bv. een mengeling van nMOSFET en pMOSFET.

Een pixel volgens uitvoeringsvormen van de onderhavige uitvinding kan meerdere transistoren omvatten, waarbij transistoren van een zelfde type in een zelfde substraat worden voorzien. Als alternatief kunnen transistoren van een zelfde type in aparte substraten worden voorzien.

In een pixel volgens uitvoeringsvormen van de onderhavige uitvinding kunnen transistoren van een zelfde type of transistoren van verschillende types voorzien worden in galvanisch gescheiden substraten. De substraten kunnen galvanisch gescheiden zijn door om het even welke van een invers gepolariseerde junctie, een diëlektrische laag bv. in SOI, een fysieke scheiding, bv. lucht of vacuüm. De pixel kan worden uitgevoerd in een hybride of semi-hybride opstelling.

Een pixel volgens uitvoeringsvormen van de onderhavige uitvinding kan een fotoreceptor omvatten, waarbij de fotoreceptor een potentiaal gradiënt heeft naar een locatie ingericht voor het collecteren van ladingen. In uitvoeringsvormen van de onderhavige uitvinding kan de potentiaal gradiënt worden gerealiseerd door een continue of stapsgewijze verandering in het doteringsprofiel van de fotoreceptor. In alternatieve uitvoeringsvormen kan de potentiaal gradiënt worden gerealiseerd door een continue of stapsgewijze verandering in doteringsprofiel van een verankeringslaag die de fotoreceptor verankert. In nog andere uitvoeringsvormen kan de potentiaal gradiënt worden gerealiseerd door een continue of stapsgewijze verandering in doteringsprofiel van het substraat waarin de fotoreceptor is geplaatst.

In een tweede aspect voorziet de onderhavige uitvinding in een matrix van pixels die meerdere pixels volgens uitvoeringsvormen van het eerste aspect omvat.

In een derde aspect voorziet de onderhavige uitvinding in een beeldsensor die tenminste één pixel zoals in uitvoeringsvormen van het eerste aspect van de onderhavige uitvinding omvat, of een matrix van pixels zoals in uitvoeringsvormen van het tweede aspect van de onderhavige uitvinding.

Een beeldsensor volgens uitvoeringsvormen van de onderhavige uitvinding kan voorts een stuureenheid omvatten ingericht om de tenminste één transistor een cyclus te laten uitvoeren tussen twee of meer insteltoestanden.

Een beeldsensor volgens uitvoeringsvormen van de onderhavige uitvinding kan voorts circuits omvatten ingericht om een operator uit te voeren op pixel monsters na elke cyclus of na een set cycli van de tenminste één transistor tussen twee of meer insteltoestanden. De operator kan een wiskundige of een elektrische operator zijn. De operator kan bijvoorbeeld één van de volgende zijn, de uitvinding echter daartoe niet beperkt: gemiddelde, gewogen gemiddelde, mediaan filtering, laag doorlaat filtering, band doorlaat filtering, Kalman filtering, differentiëren. De operator kan worden toegepast in het digitale of in het analoge domein.

In een vierde aspect voorziet de onderhavige uitvinding in een circuit voor het uitlezen van een pixel of groep pixels omvattende tenminste één transistor. Het uitlees circuit is

ingericht om de tenminste één transistor tijdens een uitlees fase een cyclus te laten uitvoeren tussen twee of meer insteltoestanden. Dergelijk uitlees circuit volgens uitvoeringsvormen van de onderhavige uitvinding kan gebruikt worden wanneer het uitlees circuit niet in de pixel aanwezig is, maar gemeenschappelijk is aan veel of zelfs al de pixels.

In uitvoeringsvormen van de onderhavige uitvinding kan het circuit worden ingericht om de tenminste één transistor een cyclus tussen tenminste inversie en accumulatie te laten uitvoeren. In uitvoeringsvormen van de onderhavige uitvinding kan het circuit worden ingericht om de tenminste één transistor een cyclus te laten uitvoeren tussen twee of meer insteltoestanden door het moduleren van de potentiaal van de bulk van de tenminste één transistor.

In een vijfde aspect voorziet de onderhavige uitvinding in een werkwijze voor het bedienen van een pixel dat tenminste één transistor omvat. De werkwijze omvat, tijdens een uitlees fase, het laten uitvoeren door de tenminste één transistor van een cyclus tussen twee of meer insteltoestanden. In bepaalde uitvoeringsvormen kan het laten uitvoeren door de tenminste één transistor van een cyclus tussen twee of meer insteltoestanden omvatten dat de tenminste één transistor een cyclus uitvoert tussen tenminste inversie en accumulatie.

In uitvoeringsvormen volgens het vijfde aspect van de onderhavige uitvinding kan het laten uitvoeren van een cyclus door de tenminste één transistor tussen twee of meer insteltoestanden het moduleren van een potentiaal van de bulk van de tenminste één transistor omvatten. In alternatieve uitvoeringsvormen kan het laten uitvoeren van een cyclus door de tenminste één transistor tussen twee of meer insteltoestanden het moduleren van een gate potentiaal van de tenminste één transistor omvatten. In nog andere uitvoeringsvormen kan het laten uitvoeren van een cyclus door de tenminste één transistor tussen twee of meer insteltoestanden het moduleren van een source en/of drain potentiaal van de tenminste één transistor omvatten.

Een werkwijze volgens uitvoeringsvormen van de onderhavige uitvinding kan het verzamelen van meerdere pixel bemonsteringen tijdens de uitlees fase omvatten, tussen het laten uitvoeren door de tenminste één transistor van een cyclus tussen twee of meer insteltoestanden, en het uitvoeren van een verdere operator, bv. uitmiddelen, laag doorlaat filteren, band doorlaat filteren, mediaan filteren, Kalman filteren, enz... op de meerdere pixel bemonsteringen.

In een zesde aspect voorziet de onderhavige uitvinding in een werkwijze voor de verwerking van een signaal van een pixel of een matrix van pixels voor het meten van elektromagnetische straling of deeltjesstraling, waarbij de werkwijze het verminderen van de

effectieve leesruis omvat door elke signaal waarde te vervangen door een gekwantiseerde signaal waarde. Door dit te doen kan het signaal van de pixel of de matrix van pixels een leesruis hebben van aanzienlijk minder dan 1 $electron_{RMS}$. Vervanging van het signaal door een gekwantiseerd signaal kan worden uitgevoerd op de chip waarop de pixel(s) aanwezig zijn, of extern ten opzicht van die chip.

Bijzondere en voorkeursdragende aspecten van de uitvinding zijn opgenomen in de begeleidende onafhankelijke en afhankelijke conclusies. Kenmerken van de afhankelijke conclusies kunnen worden gecombineerd met kenmerken van de onafhankelijke conclusies en met kenmerken van andere afhankelijke conclusies zoals passend is, en niet enkel zoals expliciet wordt uiteengezet in de conclusies.

Met als doel het samenvatten van de uitvinding en de voordelen bereikt over de stand van de techniek, werden bepaalde doelstellingen en voordelen van de uitvinding hierboven beschreven. Uiteraard is het te begrijpen dat niet noodzakelijk al deze doelstellingen of voordelen kunnen bereikt worden in overeenkomst met om het even welke uitvoeringsvorm van de uitvinding. Zo, bijvoorbeeld, zal de vakman erkennen dat de uitvinding kan worden belichaamd of uitgevoerd op een wijze die één voordeel of groep voordelen zoals hierin onderwezen bereikt, zonder daarbij noodzakelijk andere doelstellingen of voordelen te bereiken die hierin kunnen worden geleerd of gesuggereerd.

Korte beschrijving van de figuren

FIG. 1 toont een eerste voorbeeld van een pixel in staat de huidige uitvinding uit te voeren, waarbij de versterkingstransistor geïmplementeerd is als een source volger.

FIG. 2 toont een tweede voorbeeld van een pixel in staat de huidige uitvinding uit te voeren, waarbij de versterkingstransistor geïmplementeerd is als een versterker met inverterende terugkoppeling.

FIG. 3 en FIG. 4 illustreren voorbeelden van pixels die kunnen worden aangedreven overeenkomstig uitvoeringsvormen van de onderhavige uitvinding, waarbij de MOSFET van de versterker (die een source volger is in beide voorgestelde gevallen) gepulst wordt van inversie naar accumulatie door een capacitieve koppeling van de gate via een condensator C_C.

FIG. 5, FIG. 6 en FIG. 7 illustreren mogelijke doorsneden van een pixel zoals geïllustreerd in FIG. 2.

FIG. 8 illustreert een verankerde fotodiode geïmplementeerd in een 3T pixel zoals kan worden gebruikt overeenkomstig uitvoeringsvormen van de onderhavige uitvinding.

FIG. 9 illustreert lineaire diffusie lengte in functie van diffusie tijd, voor elektronen in bulk silicium, bij 300K.

FIG. 10 illustreert een eerste uitvoeringsvorm van een pixel met zijdelingse potentiaal gradiënt (of depletie spanningsgradiënt) waarbij de gradiënt veroorzaakt wordt door meerdere p-implanteringen van verschillende concentratie en/of diepte.

FIG. 11 illustreert een bovenaanzicht van een mogelijk ontwerp van de pixel voorgesteld in FIG. 10, waaruit blijkt hoe verschillende p-implanteringen kunnen overlappen.

FIG. 12 illustreert een tweede uitvoeringsvorm van een pixel met een zijdelingse potentiaal gradiënt (of depletie spanningsgradiënt) waarbij de gradiënt veroorzaakt wordt door meerdere n-implanteringen van verschillende concentratie en/of diepte.

FIG. 13 illustreert een derde uitvoeringsvorm van een pixel met een zijdelingse potentiaal gradiënt (of depletie spannningsgradiënt) waarbij de gradiënt veroorzaakt wordt door meerdere concentratiezones in het p-substraat.

FIG. 14 illustreert signaal en ruis grafieken bij aansturing van pixels volgens de stand van de techniek, in het geïllustreerde geval de pixels voorgesteld in FIG. 2.

FIG. 15 illustreert signaal en ruis grafieken bij aansturing van pixels overeenkomstig uitvoeringsvormen van de onderhavige uitvinding, in het geïllustreerde geval het aandrijven van een pixel zoals voorgesteld in FIG. 2, door het pulsen van een well verbinding van de versterker MOSFET.

FIG. 16, FIG. 17 en FIG. 18 tonen simulaties van 50 opeenvolgende "uitlezingen" genomen uit een pixel overeenkomstig een werkwijze volgens een uitvoeringsvorm van onderhavige uitvinding, waarbij de resulterende uitlezingen opnieuw bemonsterd worden, bv. afgerond op het dichtstbijzijnde geheel aantal elektronen. FIG. 16 illustreert een geval waarbij de ruis 1 $electron_{RMS}$ is, FIG. 17 illustreert een geval waarbij de ruis 0.25 $electron_{RMS}$ is, en FIG. 18 illustreert een geval waarbij de ruis 0.1 $electron_{RMS}$ is.

FIG. 19 illustreert een kansverdeling (genormaliseerd op maximum 1) voor het uitlezen van een vast signaal met een standaard afwijking sigma van 0.25 $electron_{RMS}$, en dus overeenkomend met FIG. 17.

FIG. 20 toont een grafiek met op de X-as de ruis van de uitlezing van een pixel in de veronderstelling dat de ruis op een uitlezing een Gaussiaanse verdeling heeft met een zekere standaard afwijking uitgedrukt in $electron_{RMS}$, en met op de Y-as de RMS of standaard afwijking van het herbemonsterde signaal eveneens uitgedrukt in $electron_{RMS}$.

De figuren zijn enkel schematisch en niet beperkend. In de figuren kunnen de afmetingen van sommige elementen worden overdreven en niet op schaal getekend voor illustratieve doeleinden.

In de verschillende figuren verwijzen dezelfde referentie tekens naar dezelfde of gelijkaardige elementen.

Elk referentie teken in de conclusies mag niet worden opgevat als een beperking van de omvang.

Gedetailleerde beschrijving van illustratieve uitvoeringsvormen

Eén type beeldsensor is een actieve pixel sensor (APS). APS beeldsensoren zijn meestal gemaakt met behulp van Metaal Oxide Halfgeleider (MOS) proces technologie, in het bijzonder bijvoorbeeld Complementair Metaal Oxide Halfgeleider (CMOS) proces technologie, en worden meestal aangeduid als (C)MOS beeldsensoren. CMOS beeldsensoren meten licht op door invallende straling (fotonen) om te zetten in elektronische lading (elektronen) via het foto-elektrisch effect. CMOS beeldsensoren bevatten meestal een fotoreceptor (bv. een fotodiode) en verscheidene CMOS transistoren voor elke pixel.

Bestaande CMOS beeldsensoren omvatten, maar zijn niet beperkt tot, drie-transistor (3T) en vier-transistor (4T) pixel implementaties. Pixel implementaties met meer dan vier transistoren werden ook verwezenlijkt.

Pixels niet bedoeld voor de detectie van straling (elektromagnetische straling of deeltjes) maar voor de detectie van ladingen (elektronen, gaten, protonen, ionen, enz.) vormen een ander type van sensoren, zoals bijvoorbeeld chemische sensoren, biochemische sensoren, druksensoren, temperatuur sensoren, sensoren voor het opmeten van een elektrisch veld of van een magnetisch veld, of om het even welke andere sensor voor het meten van andere fysische grootheden die ladingen afgeven.

Ook hybride pixels werden overwogen. Ook CCD-CMOS pixels werden overwogen. Dergelijke pixels hebben binnen de pixels een kort gedeelte van een CCD, gevolgd door een MOSSFET uitleescircuit. Ook CCDs als zodanig werden beschouwd, waar de CCD meerdere pixels omvat, en waar de CCD uitgelezen wordt via één of meer uitgangscircuits die op MOSFET is gebaseerd. De pixel (en uitgang) circuits in deze beeldsensoren bevatten meestal een source volger transistor die wordt gebruikt om de fotoreceptor of "zwevende diffusie" spanning op een kolom lijn te bufferen. In CMOS beeldsensoren met 4T verankerde fotodiode pixel implementaties wordt uitleesruis veelal gedomineerd door de 1/f ruis van de source volger transistor. 1/f ruis, waarnaar ook wordt verwezen als flikkerruis, heeft een spectrale dichtheid

die omgekeerd evenredig is met de frequentie f. De 1/f ruis van de source volger transistor is ook een factor in 3T pixel implementaties, hoewel daar de 1/f ruis niet typisch dominant is. Integendeel, in 3T uitvoeringen wordt de uitleesruis veelal gedomineerd door "kTC" ruis, welke de ruis is die geassocieerd wordt met terugstellen van de pixel naar een herinstel niveau. Niettemin levert ook de 1/f ruis van een source volger transistor een aanzienlijke bijdrage aan de totale ruis in 3T pixel implementaties.

De algemeen aanvaarde natuurkundige verklaring voor 1/f ruis in MOSFETs is de McWorther theorie. McWorther verklaart de fluctuaties in de MOSFET stroom als geïnduceerd door coulomb staten (een coulomb staat is niets anders dan een positieve of negatieve elektrische puntlading) in de buurt van het scheidingsvlak tussen een halfgeleider materiaal en een isolerende laag, bv. een SiO_2-Si scheidingsvlak. De coulomb staten kunnen van toestand veranderen door ladingsdragers te vangen of los te laten. De aanwezigheid van de coulomb staat aan het scheidingsvlak beïnvloedt de inversie laag en daarmee de hoeveelheid stroom die door de transistor vloeit. Het vangen en loslaten moduleert de MOSFET stroom in de tijd.

Aangezien de tijdsconstanten betrokken bij deze vangst en/of het loslaten van ladingen variëren van zeer lange tijden (minuten, zelfs uren) tot zeer korte tijden (minder dan nanoseconden), heeft het spectrum van de resulterende ruis typisch een specifiek karakter, waarbij de spectrale dichtheid van de ruis evenredig is aan 1/frequentie$^{\alpha}$, waar α meestal dicht bij 1 ligt, waardoor dit resulteert in de naam "1/f ruis".

Wanneer slechts één dergelijke scheidingsvlak-toestand actief is in de MOSFET bij een bepaald werkpunt kan men ook daadwerkelijk het vangen/loslaten van ladingsdragers observeren. De stroom vertoont twee niveaus, vandaar de bijnaam "Aselect Telegraaf Signaal" (RTS) ruis. Het spectrum van RTS is niet 1/f, maar heeft een zogenoemde "Lorentiaans spectrum". Aangezien de superpositie van vele RTSen hetzelfde is als 1/f ruis, resulteert de superpositie van vele Lorentiaanse spectra in het verwachte 1/frequentie$^{\alpha}$ spectrum. Een uitgebreide theorie en experimentele toetsing van RTS ruis en 1/f ruis in MOSFETs kan gevonden worden in het volgende artikel, dat hierin wordt opgenomen door zijn verwijzing: M.J.Kirton and M.J.Uren, "Noise in solid-state microstructures: A new perspective in individual defects, interface states and low-frequency (1/f) noise", Advances in Physics, 1989, Vol.39 No.4, p.367-468.

Overeenkomstig uitvoeringsvormen van de onderhavige uitvinding worden pixels gegenereerd waarin de bronnen van 1/f ruis gereduceerd of volledig verwijderd zijn. Dergelijke pixels omvatten tenminste één transistor, bijvoorbeeld een MOSFET, en een stuureenheid. Indien de pixel meerdere transistoren omvat, dan wordt de transistor, bv. MOSFET, die het

meeste 1/f ruis genereert overeenkomstig uitvoeringsvormen van de onderhavige uitvinding ingericht om tijdens een uitlees fase een cyclus te doorlopen tussen twee of meer insteltoestanden.

Voorbeelden van dergelijke pixels worden geïllustreerd in FIG. 1 and FIG. 2. Beide figuren illustreren 4T pixels, hoewel de uitvinding daartoe niet beperkt is en ook kan worden uitgevoerd in 3T pixels of andere vormen van pixels die tenminste één transistor omvatten. In de pixels geïllustreerd in FIG. 1 en FIG. 2 zijn zowel transistors van een eerste type en transistors van een tweede type, respectievelijk, voorzien, vb. nMOSFETs en pMOSFETs, die apart kunnen worden aangestuurd zoals hieronder geïllustreerd.

FIG. 1 is een schematische weergave van een vier-transistor (4T) pixel 10 voor een CMOS-beeldsensor volgens een eerste uitvoeringsvorm van de onderhavige uitvinding. Alle transistoren in de pixel zijn MOS transistoren. De pixel 10 omvat een fotoreceptor 11 voor het omzetten van invallende straling naar elektronische lading. De pixel 10 bevat voorts een transistor 12 voor bemonsteren en vasthouden, een herinstel-transistor 13, een source volger transistor 14 en een kolom selectie transistor 15. Transistoren 12 en 13 zijn weergegeven als transistoren van een eerste type, in de geïllustreerde uitvoeringsvorm nMOS transistoren, terwijl transistoren 14 en 15 zijn weergegeven als transistoren van een tweede type, in de geïllustreerde uitvoeringsvorm pMOS transistoren.

De fotoreceptor 11 is aangesloten tussen de massa en de source van de transistor 12 voor bemonsteren en vasthouden. De gate van de transistor 12 voor bemonsteren en vasthouden is aangesloten op een overbrengingslijn 16, en de drain van de transistor 12 voor bemonsteren en vasthouden is aangesloten op de source van de herinstel transistor 13 en op de gate van de source volger transistor 14. De drain van de herinstel transistor 13 is aangesloten op de lijn van de voedingsspanning vdd. De gate van de herinstel transistor 13 is aangesloten op een herinstellijn 17. De source van de source volger transistor 14 is aangesloten op een voedingsspanningslijn vss. De drain van de source volger transistor 14 is aangesloten op de source van de kolom selectie transistor 15. De gate van de kolom selectie transistor 15 is aangesloten op een selectie lijn 18. De drain van de kolom selectie transistor 15 is aangesloten op een kolom uitgangslijn 19. In de geïllustreerde uitvoeringsvorm is de bulk van de transistoren 12, 13 en 15 verbonden met de massa, terwijl de bulk van de transistor 14 verbonden is met een well potentiaal (een well is een gebied met een andere bulk dotering). Hiervoor is de source volger transistor 14 in een well voorzien, zoals geïllustreerd in FIG. 7, FIG. 8 en FIG. 9 en hieronder besproken. Op die manier kan de source volger transistor 14 afzonderlijk van de andere MOSFETs worden aangestuurd.

Herinstel transistor 13 wordt gebruikt om de spanning op de fotoreceptor 11 opnieuw in te stellen. De transistor 12 voor bemonsteren en vasthouden wordt gebruikt voor het aftasten en bufferen van de fotoreceptor spanning. Source volger transistor 14 ontvangt en versterkt het signaal van de transistor 12 voor bemonsteren en vasthouden. Kolom selectie transistor 15 wordt gebruikt om pixel 10 te selecteren voor uitlezing.

Pixel informatie van een CMOS beeldsensor wordt typisch rij per rij bemonsterd. Om een rij pixels te selecteren wordt de selectie lijn 18 voor de geselecteerde rij pixels 10 op hoog gezet. Aangezien in de geïllustreerde uitvoeringsvorm de kolom selectie transistor 15 een pMOS transistor is, triggert de inverse van het hoge signaal op de selectie lijn de transistor om aan te schakelen.

Pixel informatie voor pixel 10 wordt typisch in drie fasen gegenereerd en bemonsterd; een pixel herinstel fase, een integratie fase en een uitlees fase.

Tijdens de herinstel fase wordt pixel 10 heringesteld door de herinstellijn 17 en de overbrengingslijn 16 hoog in te stellen (bv. boven vdd). Het hoog instellen van de herinstellijn 17 schakelt herinstel transistor 13 aan, en het hoog instellen van de overbrengingslijn 16 schakelt de transistor 12 voor bemonsteren en vasthouden aan, en dit stelt de spanning over de fotoreceptor 11 in op een vaste startwaarde.

De herinstellijn 17 en de overbrengingslijn 16 worden vervolgens op een lage waarde ingesteld (bv. verbonden met de massa), waardoor de herinstel transistor 13 en de transistor 12 voor bemonsteren en vasthouden worden uitgeschakeld, en de integratie fase wordt gestart. Terwijl de herinstellijn 17 en de overbrengingslijn 16 op een lage waarde staan integreert pixel 10 de hoeveelheid straling die op de fotoreceptor 11 invalt, en de fotoreceptor 11 ontlaadt van het herinstel niveau naar beneden. Aan het einde van de integratie fase wordt de overbrengingslijn 16 op een hoge waarde ingesteld om de uitlees fase te starten. Het instellen van de overbrengingslijn 16 op een hoge waarde schakelt de transistor 12 voor bemonsteren en vasthouden aan, en zorgt er voor dat de op de fotoreceptor 11 aanwezige lading wordt overgedragen aan de parasitaire capaciteit op het knooppunt aangesloten aan de gate van de source volger transistor 13. De overbrengingslijn 16 wordt dan op een lage waarde ingesteld, waardoor de transistor 12 voor bemonsteren en vasthouden afgeschakeld wordt.

Voor het uitlezen wordt de selectie lijn 18 op een hoge waarde ingesteld, waardoor een laag signaal aan de gate van de kolom selectie transistor 15 wordt aangelegd. Het instellen van de selectie lijn 18 op een hoge waarde, of dus het aanleggen van een signaal met lage waarde aan de gate van de kolom selectie transistor 15, schakelt deze laatste transistor aan en brengt

de geïntegreerde spanning naar de kolom uitgangslijn 19, op voorwaarde dat de source volger transistor 14 in geleiding is.

Tijdens de uitlees fase worden de herinstelspanning en de geïntegreerde spanning meestal beiden opeenvolgend uitgelezen van de kolom uitgangslijn 19. Het beeldsignaal dat door elke pixel 10 wordt gegenereerd is meestal het verschil tussen de uitgelezen herinstelspanning en de spanning op de fotoreceptor 11 na de integratie periode (d.i. de geïntegreerde spanning).

Overeenkomstig uitvoeringsvormen van de onderhavige uitvinding wordt het effect van de 1/f ruis verminderd door de MOSFET die voor de 1/f ruis verantwoordelijk is, in de geïllustreerde uitvoeringsvorm de source volger transistor 14, herhaaldelijk te pulsen van een eerste toestand naar een tweede toestand, bv. van inversie naar accumulatie en terug, en door zijn signaal te oversamplen, en dit alles gedurende een zelfde uitlees fase. De source volger transistor 14 kan in accumulatie mode gebracht worden door spanningen te voorzien zo dat de gate spanning min de bulk spanning minder is dan de drempelspanning voor die transistor 14. De source volger transistor 14 kan in sterke inversie mode gebracht worden door spanningen te voorzien zo dat de gate spanning min de source spanning groter is dan de drempelspanning voor die transistor 14. Het voorzien van dergelijke spanningen, in de uitvoeringsvorm geïllustreerd in FIG. 1, kan bekomen worden door de bulk spanning herhaaldelijk te pulsen zo dat bovengenoemde vereisten voor accumulatie mode, resp. sterke inversie mode bereikt worden.

FIG. 2 illustreert eveneens een 4T pixel 20. Dezelfde elementen als in FIG. 1 hebben een zelfde referentienummer. Opnieuw zijn alle transistoren in de pixel MOS transistoren. Een verschil ten opzichte van FIG. 1 is dat als versterkingstransistor een versterker 22 met inverterende terugkoppeling wordt voorzien. De versterker 22 met inverterende terugkoppeling is, in de geïllustreerde uitvoeringsvorm, een pMOS transistor. De source van de transistor 22 met inverterende terugkoppeling wordt aan een voedingsbron vpix gekoppeld. De drain van de versterker 22 met inverterende terugkoppeling wordt aan een drain van een nMOS kolom selectie versterker 23 gekoppeld. De gate van de versterker 22 met inverterende terugkoppeling wordt gekoppeld aan de drain van de transistor 12 voor bemonsteren en vasthouden. Een herinstel transistor 24 wordt voorzien die op een andere manier in de pixel 20 verbonden wordt: de herinstel transistor 24 is, in de geïllustreerde uitvoeringsvorm, een nMOS transistor, waarvan de source elektrisch verbonden is met de drain van de versterker 22 met inverterende terugkoppeling, terwijl de drain van de herinstel transistor 24 verbonden is met de gate van de versterker 22 met inverterende terugkoppeling. De gate van de herinstel

transistor 24 is verbonden met een herinstel lijn 25. In deze uitvoeringsvorm, zoals hierboven aangegeven, is de kolom selectie transistor 23 ook een nMOS transistor. De gate van de kolom selectie transistor 23 is verbonden met een selectie lijn 26. De source van de kolom selectie transistor 23 is verbonden met een kolom uitgangslijn 19 en de drain van de kolom selectie transistor 23 is verbonden met de drain van de versterker 22 met inverterende terugkoppeling.

De configuratie van FIG. 2 is een soort ladingsversterker met capacitieve terugkoppeling of ladings-transimpedantie-versterker (CTIA), waarvan de lading naar spanningsconversie wordt ingegeven door een terugkoppelingscapaciteit, die in het geïllustreerde geval de gate-drain capaciteit van de versterker 22 met inverterende terugkoppeling is. Voor een vakman is het duidelijk dat de pixel kan worden bediend met een hogere lading naar spanningsconversie dan het circuit in FIG. 1.

Ook in deze uitvoeringsvorm kan de MOSFET versterker 22 met inverterende terugkoppeling apart van de andere MOSFETs in het pixel circuit worden aangestuurd. De versterker 22 met inverterende terugkoppeling kan herhaaldelijk worden omgeschakeld van een eerste toestand naar een tweede toestand, bv. van inversie naar accumulatie, en terug, en zijn signaal kan overbemonsterd worden. De versterker 22 met inverterende terugkoppeling kan in accumulatie mode gebracht worden door spanningen te voorzien zo dat de gate spanning min de bulkspanning minder is dan de drempelspanning voor die transistor 22. De versterker 22 met inverterende terugkoppeling kan in een sterke inversie mode gebracht worden door spanningen te voorzien zo dat de gate spanning min de source spanning groter is dan de drempelspanning voor die transistor 22. Het voorzien van deze spanningen kan, in de uitvoeringsvorm voorgesteld in FIG. 2, bekomen worden door de bulk spanning herhaaldelijk te pulsen zo dat bovengenoemde vereisten voor accumulatie mode, resp. sterke inversie mode worden bereikt.

Wanneer de scheidingsvlaktoestanden in MOSFETS een cyclus uitvoeren tussen verschillende insteltoestanden (zoals bijvoorbeeld tussen accumulatie mode en inversie mode), worden zij gedwongen om hun toestanden veel sneller te vullen of leeg te maken dan wanneer zij overgelaten worden aan de normale werking met weinig wijzigingen in insteltoestanden. De onderhavige uitvinder heeft gevonden dat, door dit te doen, de lange tijdscorrelatie van de ladingstoestand verbroken wordt. Door de lange tijdscorrelatie te verwijderen, verliest het ruis spectrum zijn dominante lage frequentie componenten en wordt het "witte ruis". Het is algemeen bekend voor specialisten in het veld dat een witte ruis spectrum en de afwezigheid van correlatie hand in hand gaan. Opeenvolgende monsters genomen van een signaal dat witte ruis bevat zijn niet gecorreleerd; bijgevolg zal het nemen van verscheidene monsters en het

uitmiddelen ervan de ruis verminderen ten opzichte van het signaal. De ruis reductie is ongeveer evenredig aan de vierkantswortel van het aantal monsters genomen om het gemiddelde te berekenen. Aangezien er geen echte bovengrens is op het aantal genomen monsters, met uitzondering van de door de toepassing toegestane tijd, kan men dus het effect van de ruis tot een willekeurig laag niveau beperken.

Voor normale MOSFETs wordt de "nuttige" insteltoestand "inversie" genoemd (waar men het onderscheid maakt tussen zwakke en sterke inversie). Wanneer een nMOSFET wordt aangeschakeld, zal de positieve gate spanning elektronen aantrekken naar het SiO_2-Si scheidingsvlak, waarbij het p-type substraat materiaal wordt "omgekeerd" tot een elektronrijke "n"-laag. Accumulatie is een toestand waarbij de MOSFET sterk uitgeschakeld is. Toch moet worden opgemerkt dat in sommige types van MOSFETs, zoals MOSFETs met begraven kanaal, accumulatie de ingeschakelde toestand is, en inversie de uitgeschakelde toestand. Men kan vele insteltoestanden in beschouwing nemen, zoals verscheidene gradaties van zwakke en sterke accumulatie of inversie. De toestand tussen accumulatie en inversie wordt de "vlakke band" genoemd.

Pixels overeenkomstig uitvoeringsvormen van de onderhavige uitvinding zijn ontworpen met de mogelijkheid in het achterhoofd om bepaalde MOSFET's een cyclus te laten doorlopen, in het bijzonder bijvoorbeeld versterkende MOSFETs, tussen tenminste een eerste en een tweede mode, bv. tussen inversie en accumulatie, wat overeenkomt met aan en uit standen van de MOSFETs. Dit kan op vele manieren gerealiseerd worden, waarvan er een paar worden geïllustreerd in FIG. 1 en FIG. 2, FIG. 3 en FIG. 4, FIG. 5 tot FIG. 7.

Verschillende technieken kunnen worden toegepast voor het schakelen van de versterkingstransistor, zoals bv. een source volger transistor of een versterker met inverterende terugkoppeling, tussen een accumulatie mode en een sterke inversie mode in pixels van een CMOS beeldsensor overeenkomstig uitvoeringsvormen van de onderhavige uitvinding. Dergelijke technieken omvatten het pulseren van het substraat, of het pulseren van het signaal dat aan de gate wordt aangelegd, en deze technieken worden hierna in meer detail beschreven.

Vele klassieke pixels bevatten uitsluitend één type MOSFETs, typisch nMOSFETs. In dergelijke pixels is het moeilijk het substraat van één MOSFET te moduleren zoals beschreven met betrekking tot uitvoeringsvormen geïllustreerd in FIG. 1 en FIG. 2, aangezien dit substraat gemeenschappelijk is voor alle MOSFETS, en vaak ook de substraat connectie van de fotoreceptor is. In de uitvoeringsvormen geïllustreerd in FIG. 1 en FIG. 2 wordt het moduleren

van het substraat van de MOSFETs om de MOSFET een cyclus te laten doorlopen tussen inversie en accumulatie mogelijk gemaakt door verschillende types MOSFETs te voorzien.

In overeenstemming met de uitvoeringsvormen geïllustreerd in FIG. 1 en FIG. 2 kan het doorlopen van de cyclus tussen de tenminste twee toestanden worden uitgevoerd door een well waarin de versterker MOSFET 14, 22 voorzien is een cyclus te laten doorlopen. Daartoe kan een well contact 50 worden voorzien dat met geschikte signalen kan worden aangestuurd.

Wanneer het substraat van de genoemde versterker MOSFETs moet worden geïsoleerd van de anderen, kan dit op verschillende manieren worden gedaan, zoals bijvoorbeeld, maar niet daartoe beperkt:

- Door een junctie, als in FIG. 5 en FIG. 6;
- Door een diëlektricum als in FIG. 7, waar dit gebaseerd is op een SOI proces;
- Door andere middelen, gekend door de vakman, om elektrische knopen elektrisch van elkaar te scheiden.

FIG. 5 illustreert een mogelijke dwarsdoorsnede van de pixel van FIG. 2. De geïllustreerde fotoreceptor 11 is een verankerde fotodiode. In de geïllustreerde uitvoeringsvorm ligt de verankerde fotodiode in hetzelfde substraat 51 als het MOSFET circuit. Zoals kan worden gezien in de geïllustreerde uitvoeringsvorm is de pMOSFET 22, die een versterker MOSFET 22 is, voorzien in een nWELL 52 die door een invers gepolariseerde junctie van de andere circuits gescheiden is.

FIG. 6 illustreert een andere mogelijke dwarsdoorsnede van de pixel van FIG. 2. De geïllustreerde fotoreceptor 11 is een verankerde fotodiode. In de geïllustreerde uitvoeringsvorm ligt de verankerde fotodiode in hetzelfde substraat 51 als het MOSFET circuit. Zoals kan worden gezien in de geïllustreerde uitvoeringsvorm is de pMOSFET 22, die de versterker MOSFET 22 is, voorzien in een nWELL 60, aldus isolatie verstrekkend door een invers gepolariseerde junctie. Daarnaast is de nWELL 60 van de pMOSFETs omgeven door een diepe P-well of P-tub 61 die een potentiaal gradiënt creëert tussen de P-tub 61 en het p-substraat 51 dat ladingsdragers, bv. elektronen, weg duwt zo dat de nWELL 60 niet of minder in competitie gaat met de echte fotodiode 11 om foto-elektronen te vangen.

FIG.7 illustreert nog een andere mogelijke dwarsdoorsnede van de pixel van FIG. 2. De geïllustreerde fotoreceptor 11 is een verankerde fotodiode. In de geïllustreerde uitvoeringsvorm ligt de verankerde fotodiode 11 in hetzelfde substraat als het MOSFET circuit. De pMOSFET 22, die de versterker MOSFET 22 is, is voorzien in een nWELL 70 die van het nMOSFET circuit geïsoleerd is door middel van een diëlektricum 71 zoals kan gebruikt zijn in een SOI proces.

In bovengenoemde uitvoeringsvormen doorloopt de versterker MOSFET 22 een cyclus tussen accumulatie en inversie modes door het substraat 51 een cyclus te laten doorlopen. In alternatieve uitvoeringsvormen kan men de versterker MOSFET 22 een cyclus laten doorlopen tussen inversie en accumulatie door niet het substraat 51 te beïnvloeden, maar door zijn gate spanning voldoende boven en onder de drempelspanning te moduleren. Dit kan worden gedaan door een geschikte schakeling, bv. door een capacitieve koppeling met de gate spanning, zoals weergegeven in FIG. 3 en FIG. 4, waar FIG. 3 enkel nMOSFETS bevat, en FIG. 4 zowel nMOSFETS als pMOSFETs bevat.

In overeenstemming met de uitvoeringsvormen geïllustreerd in FIG. 3 en FIG.4, die pixels 30, 40 illustreren met een 4T lay-out zoals de pixels geïllustreerd in FIG. 1, kan het doorlopen van de cyclus tussen de tenminste twee toestanden worden uitgevoerd door de gate van de versterker MSOFET 31, 14 een cyclus te laten doorlopen. Hiertoe kan een capacitieve koppeling 32, 42 naar deze gates voorzien zijn. De capacitieve koppeling 32, 42 biedt een middel om de gate spanning van de MOSFET 31, 14 capacitief te beïnvloeden, zodat de MOSFET 31, 14 kan gepulst worden van inversie naar accumulatie en terug. Deze capacitieve koppeling omvat een condensator 32, 42 waarvan een eerste condensatorplaat elektrisch verbonden is met de gate van de versterker MOSFET 31, 14, en waarvan een tweede condensatorplaat elektrisch verbonden is met een elektrode waarop een PULS signaal 33, 43 kan worden aangelegd.

Aan het einde van de integratie fase worden ladingen die op de fotoreceptor 11 verzameld zijn overgebracht naar de condensator 32, 42. Tijdens de uitlees fase, d.i. nadat de verzamelde ladingen naar de condensator 32, 42 zijn overgebracht, wordt een puls signaal 33, 43 dat herhaaldelijk schakelt tussen een hoge en een lage spanningswaarde aangelegd aan de tweede condensator plaat van de condensator 32, 42. Door dit te doen komt de versterker transistor 31, 14 herhaaldelijk in een accumulatie mode en een inversie mode.

Bij de productie van pixels, bijvoorbeeld 4T pixels of 3T pixels of pixels met om het even welk ander geschikt aantal transistoren, is de fotoreceptor 11 vaak een begraven of verankerde fotodiode. Het dient te worden opgemerkt dat ook 3T pixels gebruik kunnen maken van een verankerde fotodiode 11, zoals voorgesteld in FIG. 8. In dergelijk geval wordt geen overbrengingsgate voorzien, maar wordt een directe verbinding gemaakt van de gate van de versterker transistor 80 naar de diepe implantering van de verankerde diode 11. De fotoreceptor diode 11 wordt verankerd door een verankeringslaag 81 om de door de fotoreceptor diode verzamelde lading naar de directe verbinding te dwingen – zie FIG. 8.

Voor grote pixels wordt de benodigde tijd om de lading over te brengen, of om de lading te verzamelen, kritisch afhankelijk van de laterale verspreiding van de foto-ladingsdragers in de verankerde diode 11. De tijd die het duurt voor een vrije ladingsdrager om zich in lineaire richting te verspreiden in afwezigheid van een elektrisch veld groeit met het kwadraat van de afstand. Deze relatie gehoorzaamt $l_D = \sqrt{t_D \cdot \mu_e \cdot \frac{kT}{q}}$, waarbij l_D de diffusie lengte of diffusie afstand is, t_D de diffusie tijd, μ_e de mobiliteit van de vrij ladingsdragers, k de Boltzmann constante, T de absolute temperatuur in graden Kelvin, en q de lading van een vrije ladingsdrager.

Tabel I toont een schatting van de diffusie tijd in functie van de diffusie afstand, voor lineaire diffusie in silicium, uitgaande van elektronen met een mobiliteit in de bulk van 1100 $cm^2/V.s$ bij kamertemperatuur (300 K):

Diffusie tijd	Diffusie afstand
1ns	1,7 µm
10ns	5,2 µm
100ns	17 µm
1µs	52 µm

Tabel I

Deze relatie wordt ook getoond in FIG. 9. Het kan worden gezien dat de diffusie tijd belangrijk wordt ten opzicht van de uitlees tijd van de pixels (waar een typische uitleestijd voor een rij pixels in de orde van 1 tot 10 µs ligt), voor grote pixels zoals die welke kunnen gebruikt worden in overeenstemming met uitvoeringsvormen van de onderhavige uitvinding.

Met het oog op het versnellen van de tijd om ladingen te verzamelen kan men op verschillende manieren een intern elektrisch veld creëren in de fotodiode. Dergelijke werkwijzen zijn bijvoorbeeld in het verleden voorgesteld (zoals bijvoorbeeld in US6683360 "Multiple or graded epitaxial wafers for particle or radiation detection", hierin in zijn geheel opgenomen door verwijzing). Andere geschikte werkwijzen die kunnen worden gebruikt in combinatie met uitvoeringsvormen van de onderhavige uitvinding kunnen worden gebaseerd op de creatie van een elektrisch veld door het voorzien van een laterale onzuiverheids doteringsgradiënt in de fotoreceptor.

FIG. 10 en FIG. 11 laten zien hoe een dergelijke onzuiverheid of doteringsgradiënt kan worden gerealiseerd door het gebruik van meerdere ondiepe implanteringen van een verankerde laag voor het verankeren van de fotoreceptor 11, bv. door meerdere ondiepe p-type implanteringen 100, 101, 102. Er kunnen twee of meer aan elkaar grenzende implanteringen zijn, met toenemende doteringsniveaus, zoals in zijaanzicht voorgesteld in FIG. 10 of in bovenaanzicht in FIG. 11, of zelfs een geleidelijk toenemende doteringsimplantering (niet geïllustreerd). Als alternatief kunnen de twee of meer implanteringen verschillende dieptes hebben. In de uitvoeringsvorm geïllustreerd in FIG. 12 wordt de onzuiverheid of doteringsgradiënt gerealiseerd door verschillende diepe implanteringen van de fotoreceptor laag, bv. verschillende diepe n-type implanteringen 120, 121, 122. Ook hier kunnen er twee of meer aangrenzenden implanteringen zijn met afnemend doteringsniveau, zoals geïllustreerd in FIG. 12, of als alternatief een geleidelijk doteringsprofiel (niet geïllustreerd). Als alternatief kunnen de twee of meer implanteringen verschillende dieptes hebben. In de uitvoeringsvorm geïllustreerd in FIG. 13 is dit gerealiseerd door middel van een meervoudige of gegradeerde doteringsconcentratie 130, 131, 132 in het substraat of de epitaxiale laag onder de verankerde fotodiode 11.

Werkwijzen voor het realiseren van deze onzuiverheids- of doteringsgradiënten zijn bekend aan vakmannen.

Zoals hierboven toegelicht, kan een laterale concentratie gradiënt toegepast worden op de ondiepe implantering (FIG. 10 en FIG. 11), de diepe implanteringen (FIG. 12) en zelfs het substraat (FIG. 13) van de verankerde fotodiode.

Een pixel volgens uitvoeringsvormen van de onderhavige uitvinding, zoals hierboven geïllustreerd, kan gebruikt worden in een werkwijze volgens uitvoeringsvormen van de onderhavige uitvinding. In één uitvoeringsvorm omvat een werkwijze volgens uitvoeringsvormen van de onderhavige uitvinding het bedienen van een pixel zoals gewoonlijk, door hem uit te lezen. Het uitlezen van de pixel kan, bv. in rauwe mode, eenvoudig het uitlezen van het signaal omvatten na de integratie van de fotolading, of in dubbele bemonstering (double sampling – DS) waarbij het uitlezen van een signaal niveau gevolgd wordt door het uitlezen van een herinstel niveau; of in gecorreleerde dubbele bemonstering (correlated double sampling – CDS), waar het uitlezen van het herinstel niveau gevolgd wordt door het uitlezen van een signaal niveau. Bovenstaande lijst van werkwijzen voor het uitlezen van een pixel is niet exhaustief; andere werkwijzen om een pixel uit te lezen kunnen ook van toepassing zijn.

Klassiek zijn de uitgelezen niveaus voor de herinstel en signaal niveaus meestal enkele spanning niveaus ("monsters") die dan worden versterkt, gedifferentieerd of gebufferd naar de globale output van de beeldsensor of naar een ADC.

In overeenstemming met uitvoeringsvormen van de onderhavige uitvinding, worden meerdere monsters genomen voor de herinstel en/of signaal niveaus. Het nemen van meerdere monsters voor een zelfde signaal wordt vaak "overbemonstering" genoemd, wat klassiek bekend is als een techniek voor het reduceren van ruis, met dien verstande dat de meerdere monsters dan uitgemiddeld worden. Dergelijke klassieke overbemonsteringstechniek is voorgesteld in FIG. 14. FIG. 14 illustreert in een eerste grafiek 140 het herinstel signaal, dat bijvoorbeeld wordt aangelegd aan een herinstel transistor in een 4T pixel. Een tweede grafiek 141 illustreert het overbrengingssignaal, bijvoorbeeld aangelegd aan een transistor voor bemonsteren en vasthouden in een 4T pixel. De pieken in de grafiek 140 van het herinstel signaal en in grafiek 141 die het overbrengingssignaal illustreert dat aangelegd wordt aan de transistor voor bemonsteren en vasthouden, definiëren een herinstel fase 142, tijdens dewelke de fotoreceptor 11 wordt teruggezet naar een startspanning, een eerste uitlees fase 143, tijdens dewelke de herinstel spanning van de fotoreceptor 11 wordt uitgelezen, een overbrengingsfase 144, tijdens dewelke door de fotoreceptor 11 verzamelde ladingen naar een geheugenelement, zoals bijvoorbeeld een capaciteit of een parasitaire capaciteit van de versterkende transistor 14, 22 worden overgebracht, en een tweede uitleesfase 145, gedurende dewelke het spanningsniveau van de door de fotoreceptor 11 verzamelde ladingen wordt uitgelezen. Grafiek 146 in FIG. 14 illustreert een geïdealiseerd uitlees signaal, d.i. het signaal zoals dat zou worden uitgelezen op de kolom lijn indien geen ruis zou aanwezig zijn. Uit grafiek 146 kan worden gezien dat dit een eerste niveau 147 omvat dat de herinstel spanning voorstelt, en een tweede niveau 148 dat het signaal niveau voorstelt. Grafiek 149 illustreert een voorbeeld van een overeenkomstig niet-ideaal signaal, waarin ruis aanwezig is, met overwegend lage frequentie (1/f) ruis. Het kan worden gezien dat het gemiddelde spanningsniveau van het herinstel signaal en het gemiddelde spanningsniveau van de signaal spanning niet zo veel verschillen. Het signaal ΔV na CDS heeft te lijden van een grote component van de lage frequentie ruis.

Inventief in de werkwijze volgens uitvoeringsvormen van de onderhavige uitvinding is dat het MOS scheidingsvlak van (één of meerdere) van de MOSFETs van de pixel een cyclus doorloopt, tijdens een uitleesfase 143, 145, tussen tenminste een eerste en een tweede toestand, bv. tussen inversie en accumulatie, tussen elke of groepen van de genoemde meerdere monsters. Op die manier wordt het signaal herhaaldelijk bemonsterd en

uitgemiddeld (of wordt er een operator equivalent met uitmiddeling toegepast). Dit wordt ook overbemonstering genoemd. Door dit te doen, zoals gevonden in overeenstemming met uitvoeringsvormen van de onderhavige uitvinding, verliezen de meerdere monsters de tijdscorrelatie die veroorzaakt wordt door de 1/f of RTS ruis. Wanneer de overbemonstering gevolgd wordt door een uitmiddeling zal dit resulteren in een aanzienlijke reductie in de ruis. Dit wordt geïllustreerd in FIG. 15, voor een pixel zoals in FIG. 2 waarin de versterker transistor 22 een cyclus doorloopt tussen accumulatie en inversie door de verbinding 50 naar de well te pulsen. De herinstel fase 142, eerste uitlees fase 143, overbrengingsfase 144 en tweede uitlees fase 145 zijn zoals in FIG. 14. Grafiek 150 in FIG. 15 illustreert het niveau van het herinstel signaal en de timing van zijn pulsen. Grafiek 151 illustreert het overbrengingssignaal dat wordt aangelegd aan de transistor voor bemonsteren en vasthouden. In de geïllustreerde uitvoeringsvorm doorloopt de pixel een cyclus tussen een eerste en een tweede toestand, bv. tussen accumulatie en inversie, tijdens het uitlezen door het aanleggen van een geschikte spanning aan de bulk van de versterker transistor. Dit wordt in grafiek 152 van FIG. 15 voorgesteld. Het kan worden gezien dat, door dit te doen, het geïdealiseerde uitgangssignaal 153 van de pixel, d.i. het signaal zonder dat er ruis aanwezig is, tussen twee waarden springt, zowel tijdens de eerste uitlees fase 143 als tijdens de tweede uitlees fase 145. Eén van de extreme waarden van het uitleessignaal tijdens de eerste uitlees fase 143, bv. de maximale waarde, komt overeen met het herinstel niveau van de fotoreceptor 11. Eén van de extreme waarden van het uitleessignaal tijdens de tweede uitleesfase 145, bv. de maximale waarde, komt overeen met de signaalwaarde van de fotoreceptor 11. Grafiek 154 van FIG. 15 illustreert een voorbeeld van een overeenkomstig niet-ideaal signaal, waarin ruis aanwezig is. Het kan worden gezien dat de gemiddelde extreme waarde die overeenkomt met het uitleessignaal tijdens de eerste uitlees fase 143 en de gemiddelde extreme waarde die overeenkomt met het uitleessignaal tijdens de tweede uitleesfase 145 voldoende verschillen om onderscheidbaar te zijn. Het signaal op de kolom uitgangslijn omvat de lage frequentie (1/f) ruis. Het kan worden gezien dat, hoewel de ruis van dezelfde grootteorde is als in FIG. 14, de ruis niet gecorreleerd is in de tijd, zo dat het gemiddelde van het overbemonsterde signaal, na CDS, een gereduceerde ruisinhoud heeft, zodat ΔV kleiner is.

De meervoudige monsters tijdens één uitlees fase kunnen gecombineerd worden in één "uitlezing" op elke geschikte wijze, bv. door uitmiddeling, door integratie of door enige andere geschikte operator, zoals bijvoorbeeld maar niet daartoe beperkt, laagdoorlaat of banddoorlaat filtering, gebruik van filters met eindige of oneindige impulsresponsie, het nemen van een gewogen gemiddelde, lineair of niet-lineair filteren, mediaan filteren, Kalman filteren.

Dit kan gebeuren in het analoge of het digitale domein. Deze operatie kan ook 'overbemonstering' genoemd worden.

Dergelijke uitlezing kan ook het effect van de DS of CDS omvatten, door het verschil te maken tussen het uitlezen van het herinstel niveau en het uitlezen van het signaal niveau. Deze combinaties kunnen op verschillede manieren gebeuren in het analoog domein of in het digitaal domein, intern in de chip waarop de pixels aanwezig zijn of extern aan de chip, zoals bekend voor een vakman.

De verkregen "uitlezingen" worden als zodanig zelf beschouwd als pixel signaal waarden.

Werkwijzen in overeenstemming met uitvoeringsvormen van de onderhavige uitvinding brengen de ruis van de halfgeleider beeldsensoren onder de equivalente ingangsruis van 1 $electron_{RMS}$. Eens een beeldsensor een uitleesruis prestatie heeft die voldoende onder de 1 $electron_{RMS}$ ligt kan men een verdere operator toepassen om de uitleesruis effectief verder te verminderen. In FIG. 16, FIG. 17, FIG. 18 is een hypothetische reeks getoond van 50 opeenvolgende uitlezingen van het signaal van een pixel met een bepaalde RMS van uitleesruis; 1 $electron_{RMS}$ in FIG. 16, 0.25 $electron_{RMS}$ in FIG. 17 en 0.1 $electron_{RMS}$ in FIG. 18, waarbij de resulterende uitlezingen herbemonsterd zijn, d.i. afgerond tot op het dichtstbijzijnde gehele aantal elektronen. Hier begint het signaal niveau bij 0, en verhoogt het stapsgewijs na 20 en 40 monsters. De uitlezingen zijn onderworpen aan een vooraf bepaald ruisniveau. Wanneer de ruis in de uitlezingen voldoende laag is, bv. onder de 0.28 ruis $elektron_{RMS}$ zoals hieronder uiteengezet, wordt het mogelijk om stappen in het signaal te onderscheiden die overeenkomen met een signaal verschil van 1 elektron, zoals blijkt uit FIG. 17 en FIG. 18.

De werkwijze is als volgt: herbemonster de uitlezingen 160, 170, 180 of rond ze af naar hun naaste geheel getal van aantal elektronen om zo herbemonsterde uitlezingen 161, 171, 181 te vormen. Het is gebleken dat de RMS van de herbemonsterde populatie van uitlezingen 161, 171, 181 lager is dan de RMS van de originele uitlezingen 160, 170, 180.

Dit wordt als volgt verklaard. In FIG. 19 wordt de kansverdeling voorgesteld (genormaliseerd op maximum 1) voor de uitlezing van een vast signaal met een RMS of standaard afwijking sigma van 0.25 $electrons_{RMS}$, dus overeenkomend met FIG. 17. De Gaussiaanse verdeling van 0.25 ruis elektronen is getoond rond een gemiddelde "0", zie grafiek 190. Vervolgens wordt elke uitlezing 170 in de populatie afgerond naar het dichtst bij liggende geheel getal 171, wat resulteert in een nieuwe discrete verdeling 191, eveneens geïllustreerd in FIG. 19. De RMS van de nieuwe, niet-continue, verdeling is kleiner dan 0.25.

Het blijkt dat het nodig is te starten van een ruis verdeling die reeds onder de 0.28 ruis elektronen ligt teneinde een lagere ruis te bekomen na herbemonstering. Deze relatie is weergegeven in FIG. 20, die een grafiek 200 toont met als X-as de ruis van de uitlezing van een pixel in de veronderstelling dat de ruis op de uitlezing een Gaussiaanse verdeling heeft met een vooraf bepaalde standaard afwijking uitgedrukt in elektron$_{RMS}$; en met als Y-as de RMS of standaard afwijking van het herbemonsterde signaal, eveneens uitgedrukt in elektron$_{RMS}$. Er dient te worden opgemerkt dat de herbemonstering resulteert in een lagere RMS wanneer de ruis van de originele uitlezing lager is dan 0.28 elektron$_{RMS}$. Uit FIG. 20 kan worden gezien dat voor ruis > 0.29 elektron$_{RMS}$ er geen effect is (eerder een beperkt negatief effect). Hoe lager de oorspronkelijke ruis, des te opvallender is de verbetering; bv. voor een oorspronkelijke ruis van 0.1 elektron$_{RMS}$, valt de ruis van het herbemonsterde signaal terug met een factor van meer dan 100 (het herbemonsterde signaal heeft een ruis van slechts 0.00076 elektron$_{RMS}$), wat dit tot een vrijwel ruisvrij systeem maakt.

Hoewel de uitvinding is geïllustreerd en in detail beschreven in de tekeningen en de voorgaande beschrijving, moeten deze illustratie en beschrijving als illustratief of als voorbeeld worden beschouwd en niet beperkend. De uitvinding is niet beperkt tot de beschreven uitvoeringsvormen.

Bijvoorbeeld, het concept van uitvoeringsvormen van de onderhavige uitvinding wordt hierboven beschreven voor 4T pixels, maar kan in feite worden toegepast op alle pixels waar een MOSFET een belangrijke transistor van een versterker is, waar deze versterker bijvoorbeeld een source volger kan zijn, een enkelzijdige versterker, een verschilversterker, een operationele versterker, een transimpedantie versterker, een cascode versterker, een scheidingsversterker, enz. Het dient eveneens te worden opgemerkt dat SOI-FETs en FINFETs in wezen ook MOSFETs zijn, waarop dus uitvoeringsvormen van de onderhavige uitvinding kunnen worden toegepast. In feite kan men in plaats van MOSFET lezen "een transistor waarvoor het doorlopen van een cyclus tussen insteltoestanden de tijdscorrelatie van zijn temporele (lage frequentie)ruis verkort".

Als een ander voorbeeld is het mogelijk om de uitvinding in een uitvoeringsvorm te bedrijven waarin in plaats van een 4T pixel een 3T pixel, een verankerde fotoreceptor pixel of zelfs een hybride pixel is voorzien, meer algemeen elke vorm van pixels waarin detectoren worden gescheiden van het geïntegreerde uitlees circuit (ROIC).

Uitvoeringsvormen van de onderhavige uitvinding kunnen ook worden toegepast op CCDs, waar de eindtrappen gebaseerd zijn op MOSFETs, of op CCD-CMOS pixels, waar delen van de CCD in pixels of in pixel groepen zijn ingebed.

Uitvoeringsvormen van de onderhavige uitvinding kunnen worden toegepast of beeldvorming bij zichtbaar licht, maar ook op alle andere elektromagnetische golflengten en op detectie van hoge energie deeltjes (elektron, hadron, ion, ...).

Andere variaties op de beschreven uitvoeringsvormen kunnen door vakmannen op het gebied van de geclaimde uitvinding begrepen en uitgevoerd worden uit een studie van de tekeningen, de beschrijving en de bijgevoegde conclusies. In de conclusies sluit het woord "omvat" andere elementen of stappen niet uit, en het onbepaald lidwoord "een" sluit geen veelheid uit. Het loutere feit dat bepaalde maatregelen worden voorgedragen in onderling verschillende afhankelijke conclusies geeft niet aan dat een combinatie van deze maatregelen niet tot voordeel kan worden gebruikt. Elk referentienummer in de conclusies moet niet worden opgevat als een beperking van de beschermingsomvang.

CONCLUSIES

1.- Een pixel die tenminste één transistor omvat, waarbij de pixel is ingericht om de tenminste één transistor tijdens een uitlees fase een cyclus te laten doorlopen tussen twee of meer insteltoestanden.

2.- Een pixel volgens conclusie 1, waarbij de tenminste één transistor die is ingericht om tijdens een uitlees fase een cyclus te laten doorlopen tussen twee of meer insteltoestanden een MOSFET is die deel uitmaakt van een versterkerschakeling of van een buffer configuratie.

3.- Een pixel volgens één van de voorgaande conclusies, waarbij de pixel is ingericht om de tenminste één transistor een cyclus te laten doorlopen tussen inversie mode en accumulatie mode.

4.- Een pixel volgens één van de voorgaande conclusies, waarbij de pixel is ingericht om de tenminste één transistor een cyclus te laten doorlopen tussen twee of meer insteltoestanden door het moduleren van de potentiaal van de bulk van de tenminste één transistor.

5.- Een pixel volgens één van conclusies 1 tot 3, waarbij de pixel is ingericht om de tenminste één transistor een cyclus te laten doorlopen tussen twee of meer insteltoestanden door de potentiaal van de gate van de tenminste één transistor te moduleren.

6.- Een pixel volgens één van conclusies 1 tot 3, waarbij de pixel is ingericht om de tenminste één transistor een cyclus te laten doorlopen tussen twee of meer insteltoestanden door een source en/of drain potentiaal van de tenminste één transistor te moduleren.

7.- Een pixel volgens één van de voorgaande conclusies dat meerdere transistoren omvat, waarbij tenminste twee transistoren in galvanisch gescheiden substraten zijn aangebracht.

8.- Een pixel volgens conclusie 7, waarin de substraten galvanisch gescheiden zijn door om het even welke van een invers gepolariseerde junctie, een diëlektrische laag, een fysieke scheiding.

9.- Een pixel volgens één van de voorgaande conclusies dat een fotoreceptor omvat, waarin de fotoreceptor een potentiaal gradiënt heeft naar een locatie ingericht voor het collecteren van ladingen.

10.- Een pixel volgens conclusie 9, waarin de potentiaal gradiënt gerealiseerd is door een continue of stapsgewijze verandering in het doteringsprofiel van de fotoreceptor.

11.- Een pixel volgens conclusie 9, waarin de potentiaal gradiënt gerealiseerd is door een continue of stapsgewijze verandering in het doteringsprofiel van een verankeringslaag die de fotoreceptor verankert.

12.- Een pixel volgens conclusie 9, waarin de potentiaal gradiënt gerealiseerd is door een continue of stapsgewijze verandering in het doteringsprofiel van het substraat waarin de fotoreceptor is geplaatst.

13.- Een beeldsensor die tenminste één pixel zoals in één van de voorgaande conclusies omvat.

14.- Een beeldsensor volgens conclusie 14, die bovendien een stuureenheid omvat ingericht om de tenminste één transistor een cyclus te laten doorlopen tussen twee of meer insteltoestanden.

15.- Een beeldsensor volgens één van conclusies 13 of 14, die bovendien circuits omvat ingericht om een operator uit te voeren op pixel monsters na elke cyclus of na een set cycli van de tenminste één transistor tussen twee of meer insteltoestanden.

16.- Een circuit voor het uitlezen van een pixel of groep pixels die tenminste één transistor omvat, waarbij het circuit is ingericht om de tenminste één transistor tijdens een uitlees fase een cyclus te laten doorlopen tussen twee of meer insteltoestanden.

17.- Een circuit volgens conclusie 16, waarbij het circuit is ingericht om de tenminste één transistor een cyclus te laten doorlopen tussen tenminste inversie en accumulatie.

18.- Een circuit volgens één van conclusies 16 of 17, waarbij het circuit is ingericht om de tenminste één transistor een cyclus te laten doorlopen tussen twee of meer insteltoestanden door een bulk potentiaal van de tenminste één transistor te moduleren.

19.- Een werkwijze voor het bedienen van een pixel dat tenminste één transistor omvat, waarbij de werkwijze omvat, tijdens een uitlees fase, het laten doorlopen door de tenminste één transistor van een cyclus tussen twee of meer insteltoestanden.

20.- Een werkwijze volgens conclusie 19, waarbij het laten uitvoeren door de tenminste één transistor van een cyclus tussen twee of meer insteltoestanden omvat dat de tenminste één transistor cyclus uitvoert tussen tenminste inversie en accumulatie.

21.- Een werkwijze volgens één van conclusies 19 of 20, die het verzamelen omvat van meerdere pixel bemonsteringen tussen het laten doorlopen door de tenminste één transistor van een cyclus tussen twee of meer insteltoestanden, en het uitvoeren van een verdere operator op de meerdere pixel bemonsteringen.

22.- Een werkwijze voor de verwerking van een signaal van een pixel of een matrix van pixels voor het meten van elektromagnetische straling of deeltjes, waarbij de werkwijze het verminderen van de effectieve leesruis omvat door elke signaal waarde te vervangen door een gekwantiseerde signaal waarde.

23.- Een werkwijze volgens conclusie 22, waarbij het vervangen van een signaal waarde door een gekwantieseerde signaal waarde uitgevoerd wordt op een chip of extern ten opzicht van de chip.

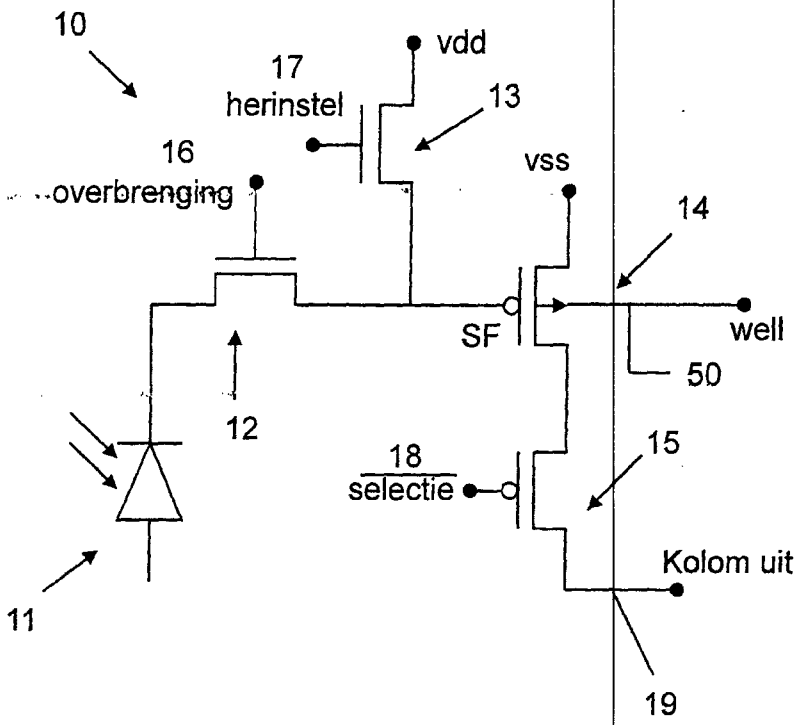
10
17
herinstel
vdd
13
16
overbrenging
vss
14
SF
well
50
12
18
selectie
15
Kolom uit
11
19

FIG. 1

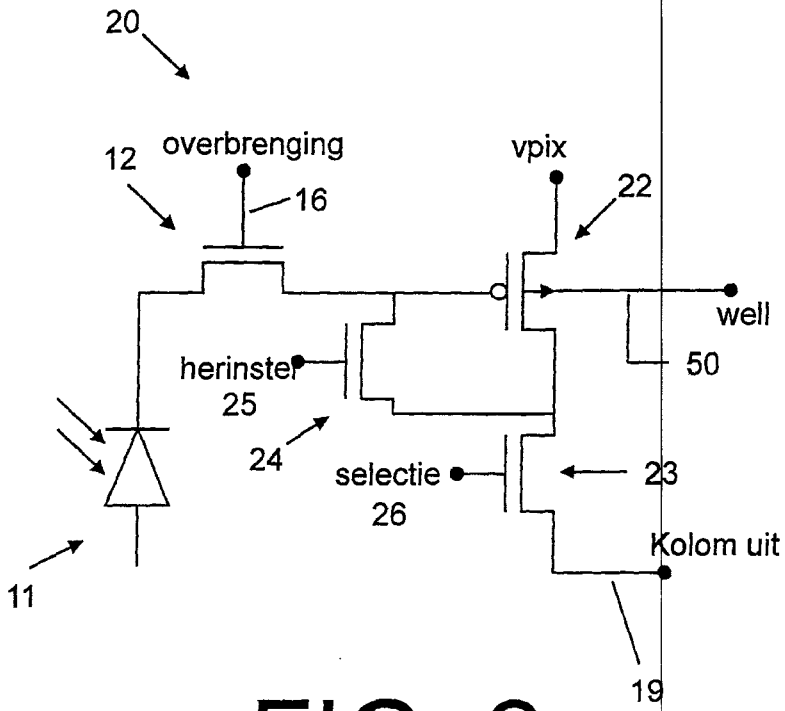
20
12
overbrenging
16
vpix
22
well
herinstel
25
50
24
selectie
26
23
Kolom uit
11
19

FIG. 2

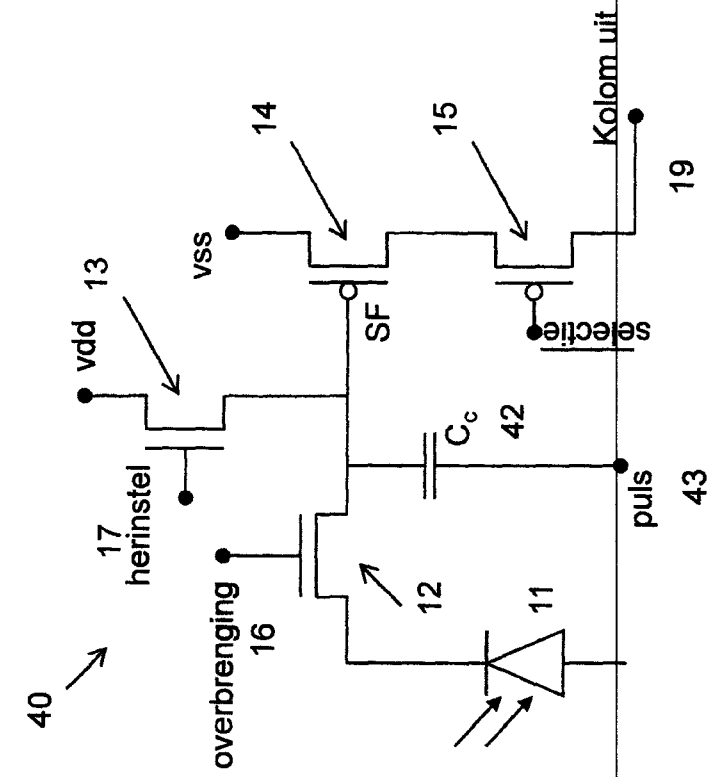
40
vdd
13
17
herinstel
overbrenging
16
12
11
vss
14
SF
15
selectie
Kolom uit
19
C_c
42
puls
43

FIG. 4

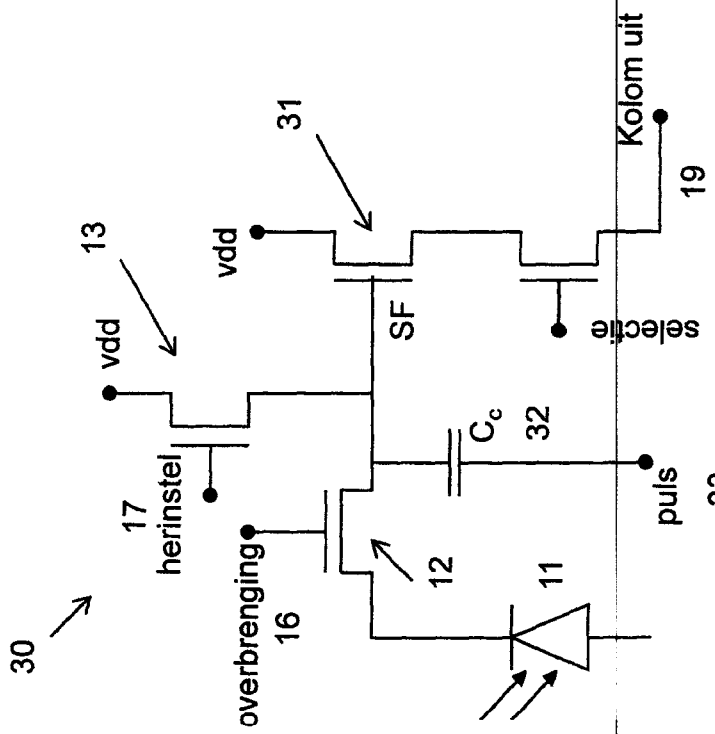
30
vdd
13
17
herinstel
overbrenging
16
12
11
vdd
31
SF
selectie
Kolom uit
19
C_c
32
puls
33

FIG. 3

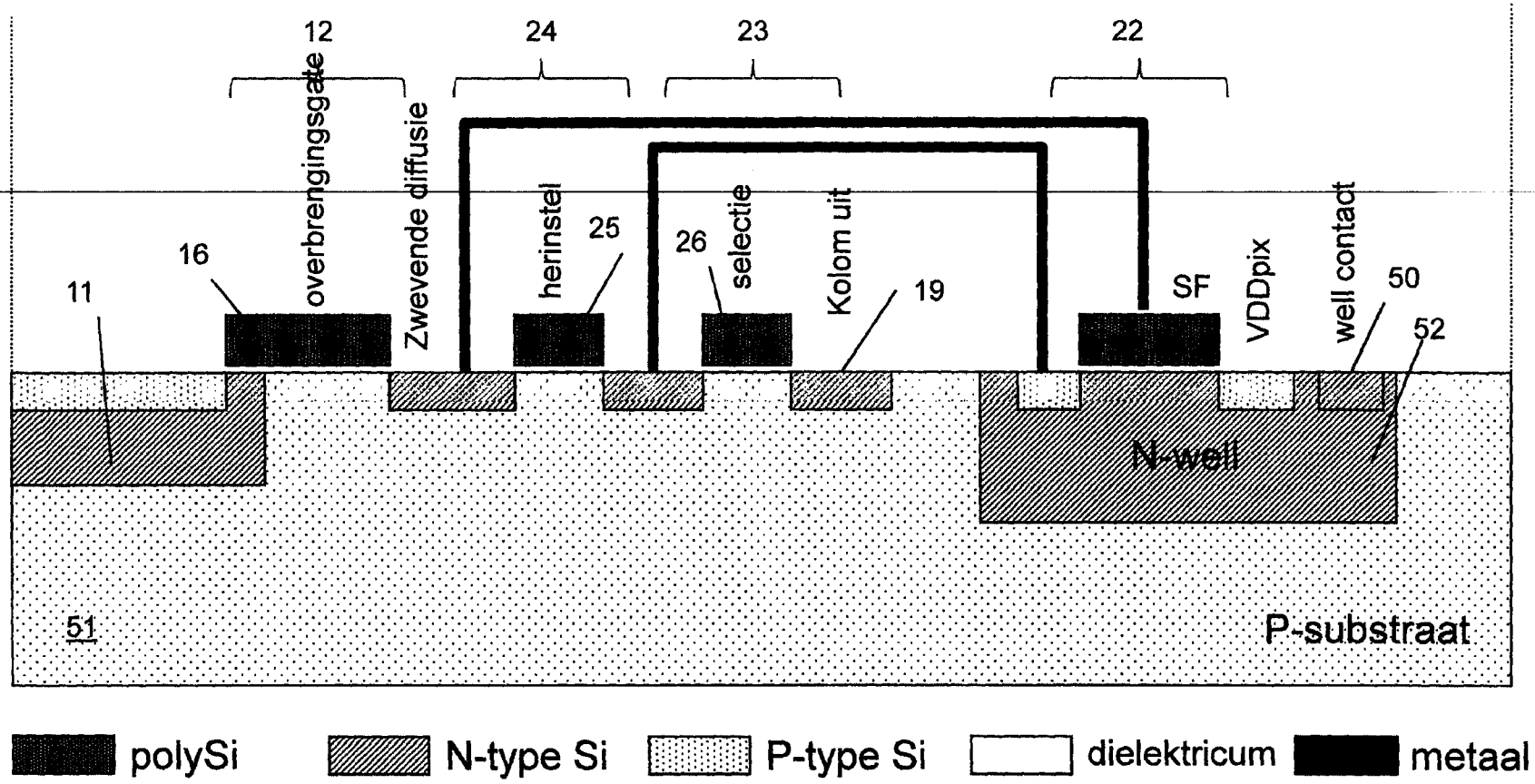
12
24
23
22
overbrengingsgate
Zwevende diffusie
herinstel
selectie
Kolom uit
SF
VDDpix
well contact
11
16
25
26
19
50
52
N-well
51
P-substraat
polySi
N-type Si
P-type Si
dielektricum
metaal

FIG. 5

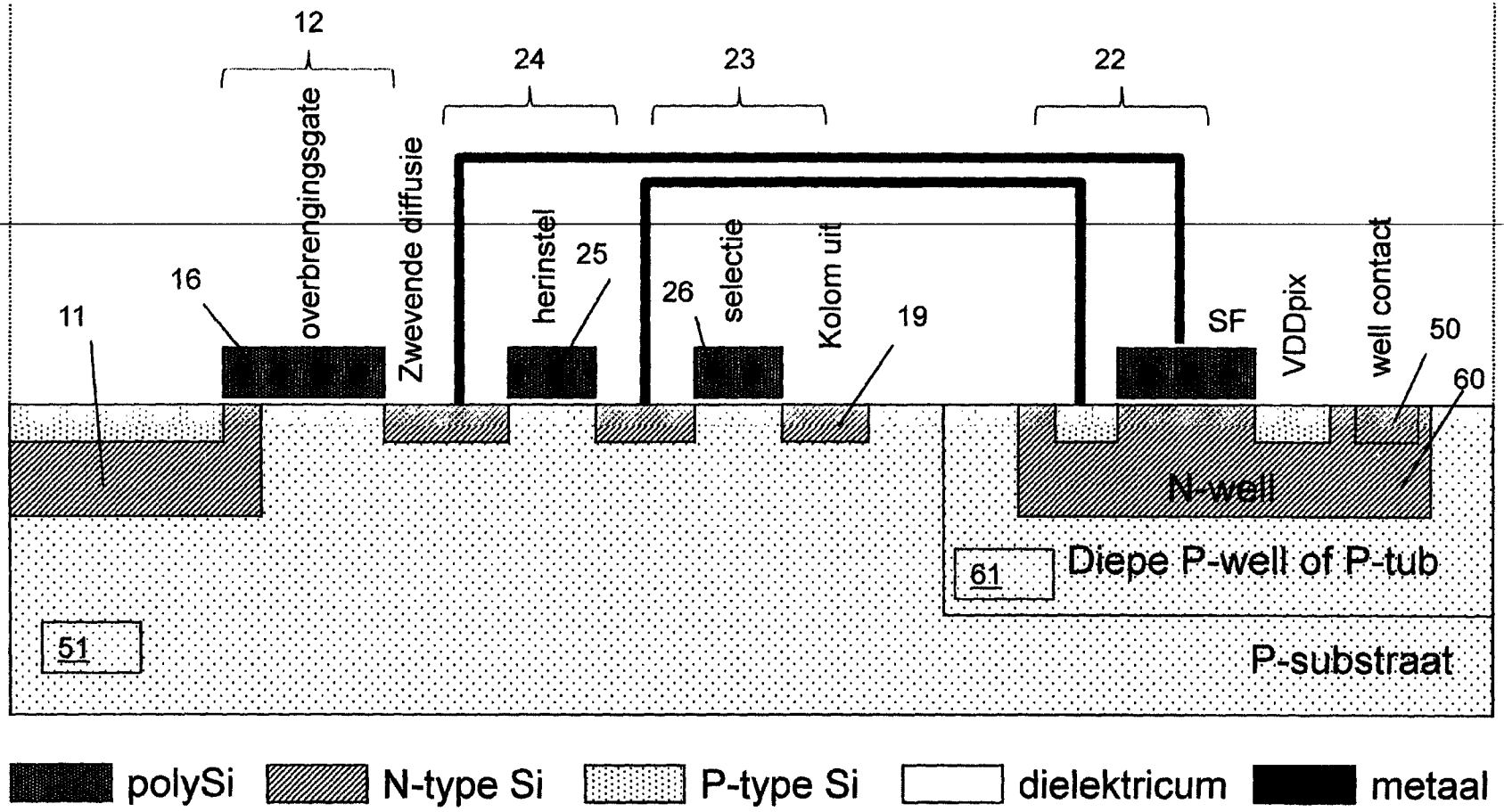
12
24
23
22
overbrengingsgate
Zwevende diffusie
herinstel
25
selectie
26
Kolom uit
19
SF
VDDpix
well contact
50
60
16
11
N-well
61
Diepe P-well of P-tub
51
P-substraat
polySi
N-type Si
P-type Si
dielektricum
metaal

FIG. 6

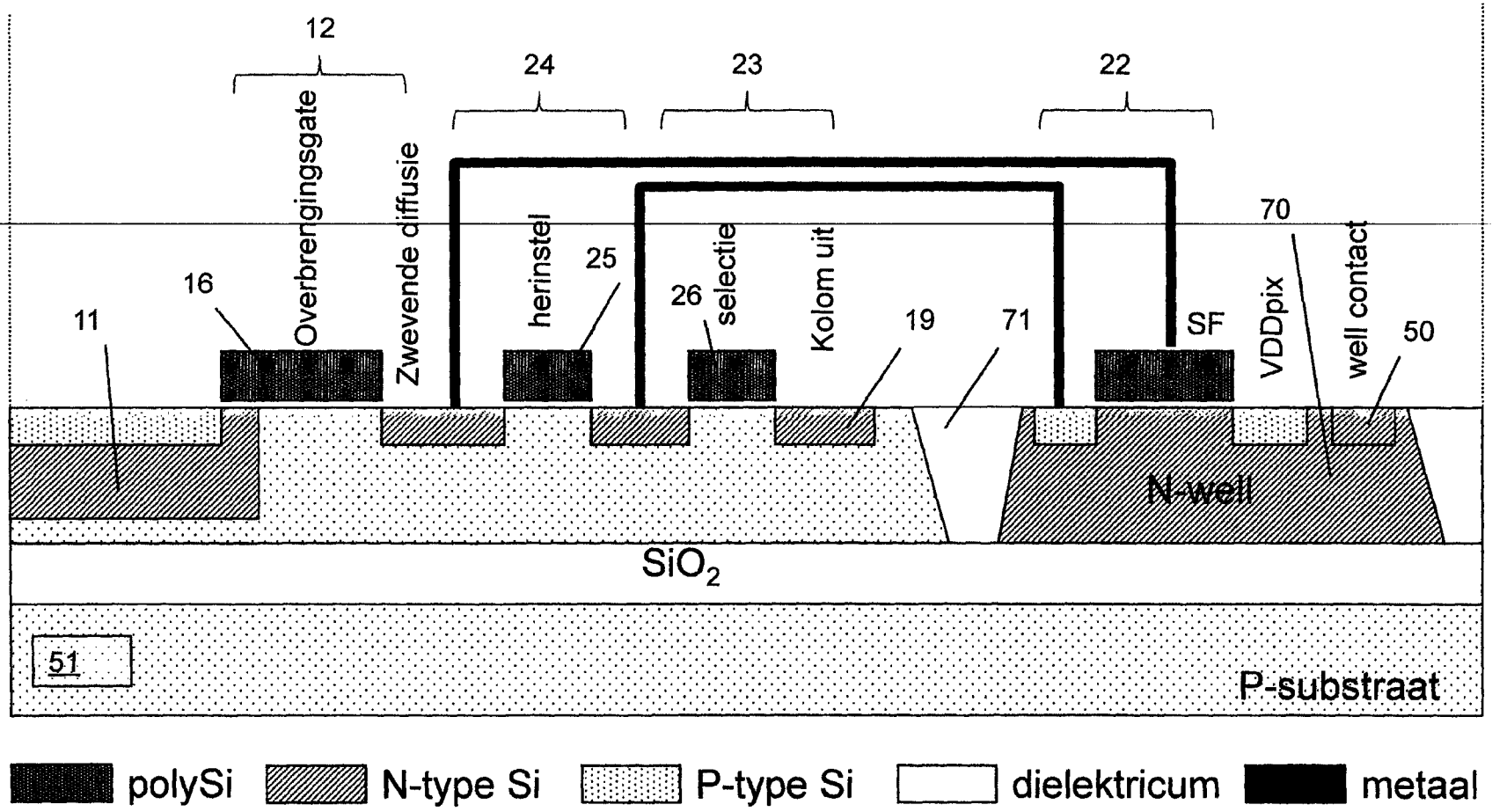
12
24
23
22
Overbrengingsgate
Zwevende diffusie
herinstel
selectie
Kolom uit
SF
VDDpix
well contact
11
16
25
26
19
71
70
50
N-well
SiO2
51
P-substraat
polySi
N-type Si
P-type Si
dielektricum
metaal

FIG. 7

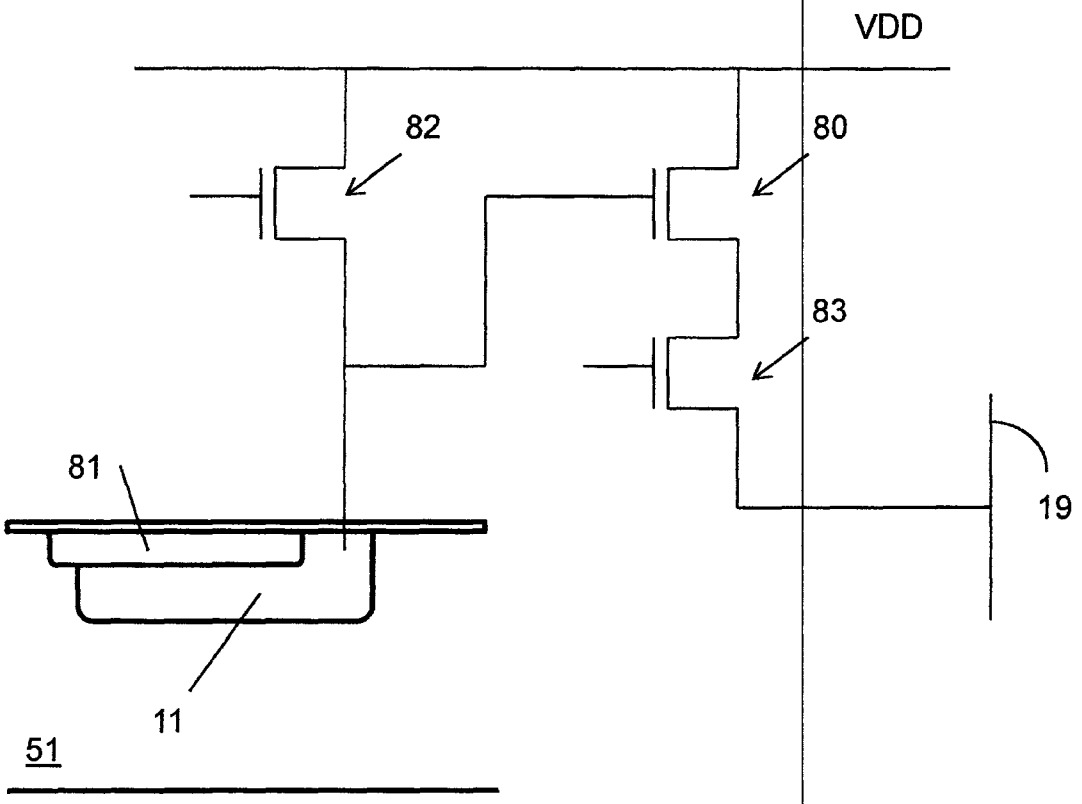

FIG.8

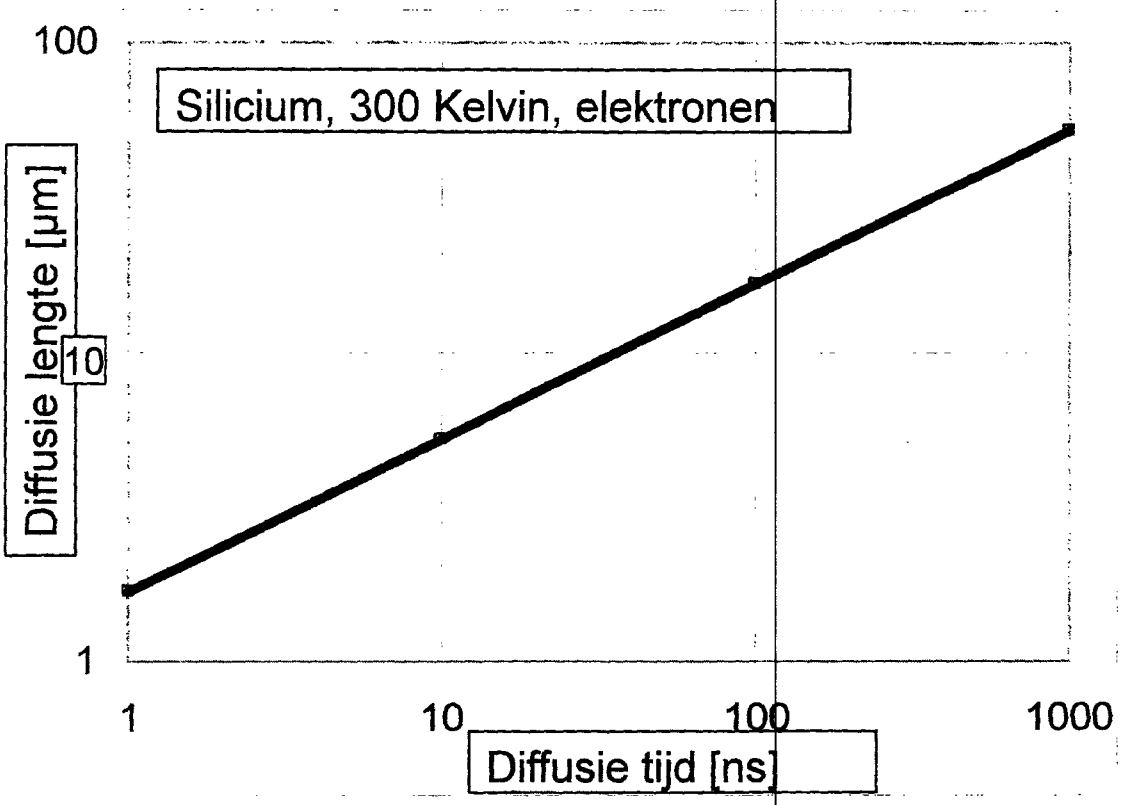
100
Silicium, 300 Kelvin, elektronen
Diffusie lengte [µm]
10
1
1
10
100
1000
Diffusie tijd [ns]

FIG. 9

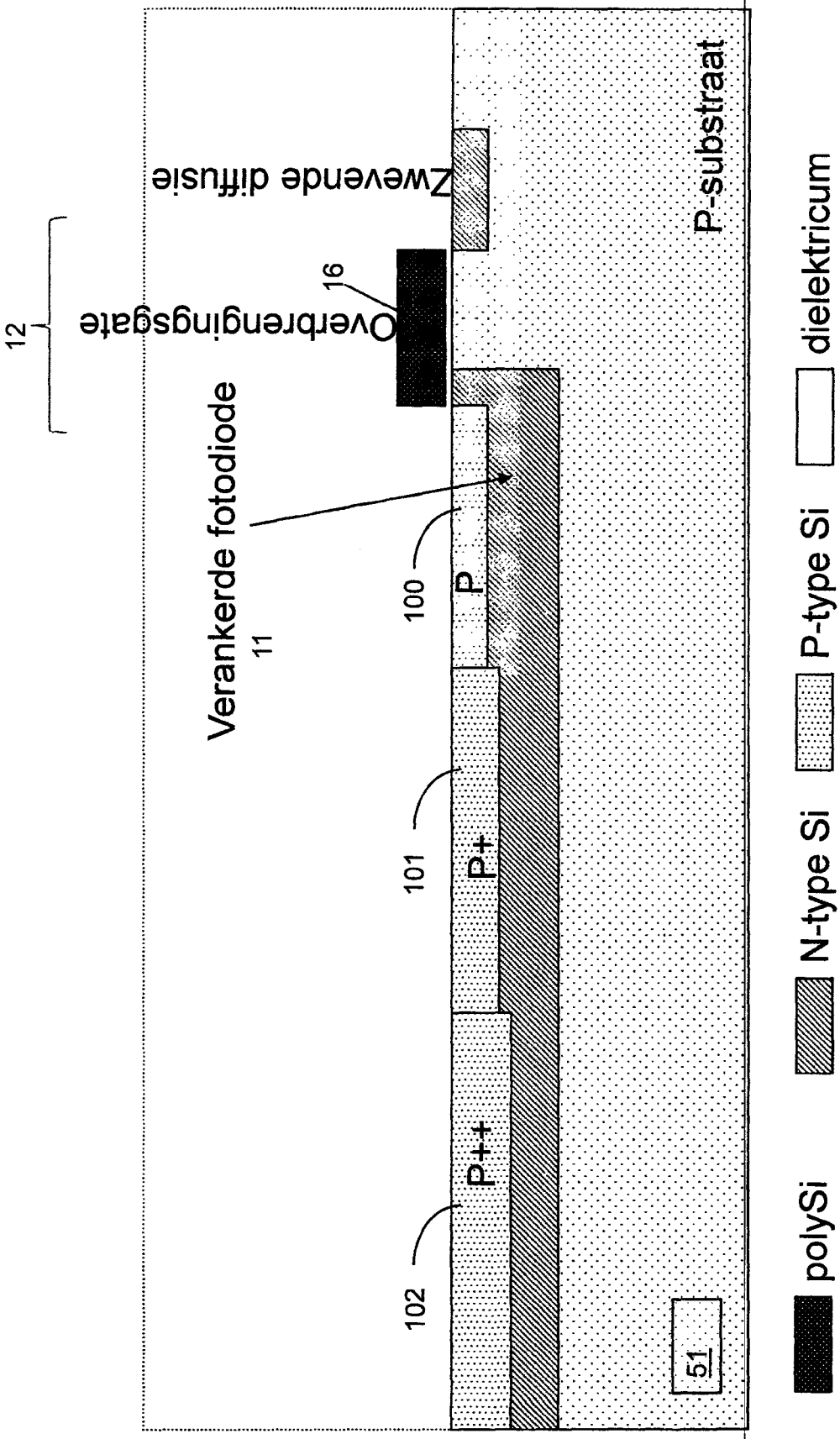
12
Overbrengingsgate
16
Zwevende diffusie
Verankerde fotodiode
11
100
P
101
P+
102
P++
51
P-substraat
polySi
N-type Si
P-type Si
dielektricum

FIG. 10

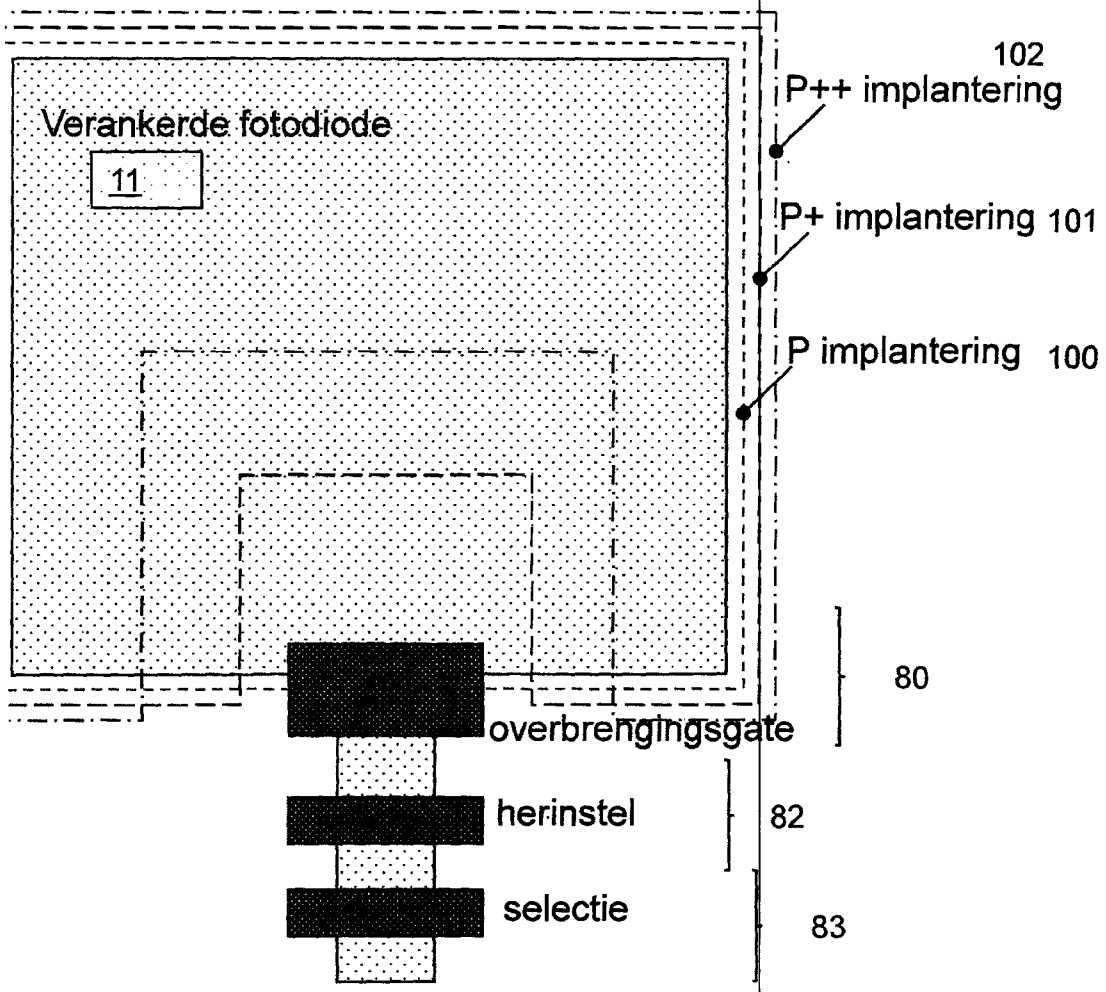
102
P++ implantering
Verankerde fotodiode
11
P+ implantering 101
P implantering 100
80
overbrengingsgate
herinstel
82
selectie
83

FIG. 11

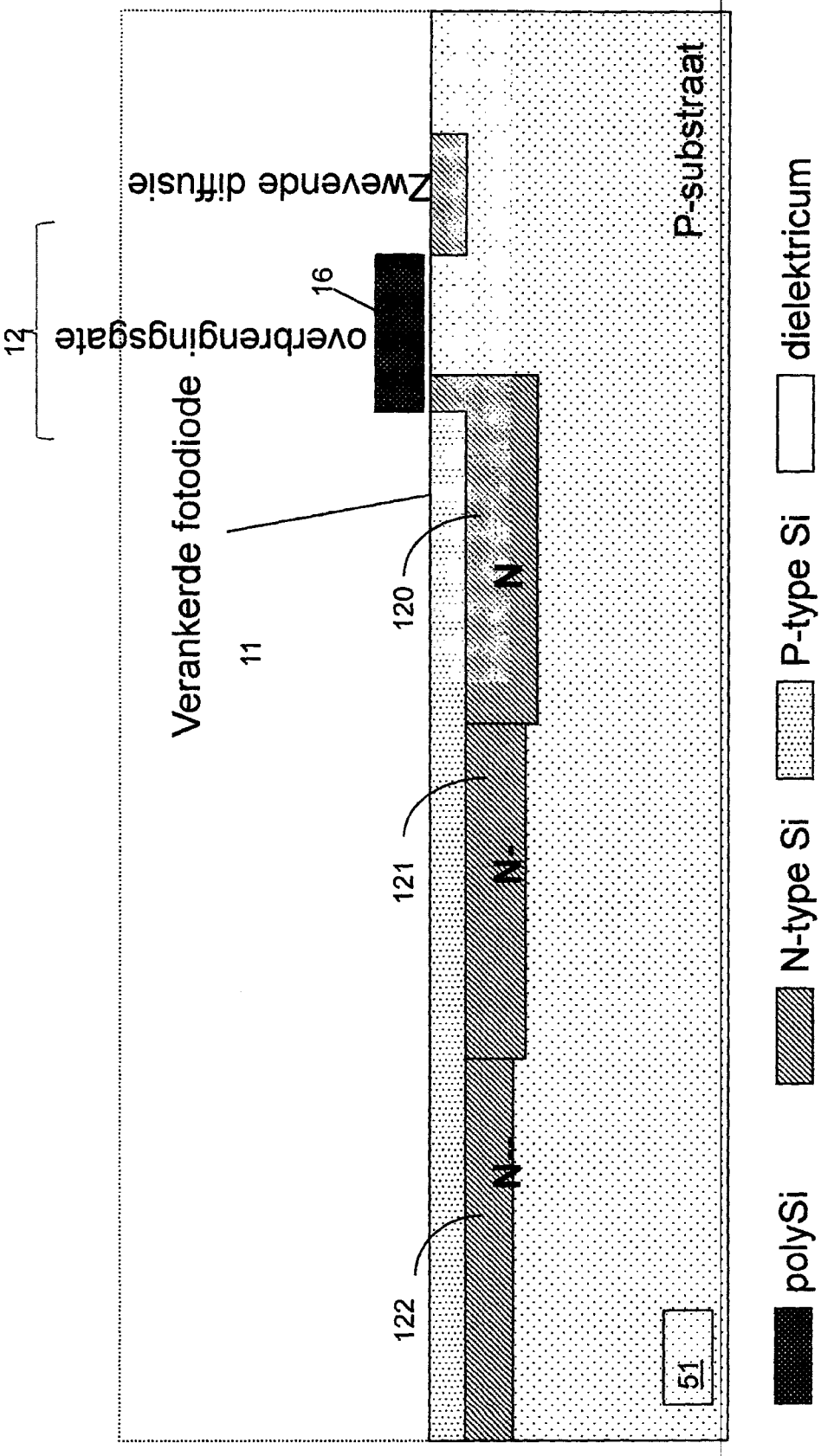
12
overbrengingsgate
16
Zwevende diffusie
Verankerde fotodiode
11
120
121
122
N
N-
N-
P-substraat
51
polySi
N-type Si
P-type Si
dielektricum

FIG. 12

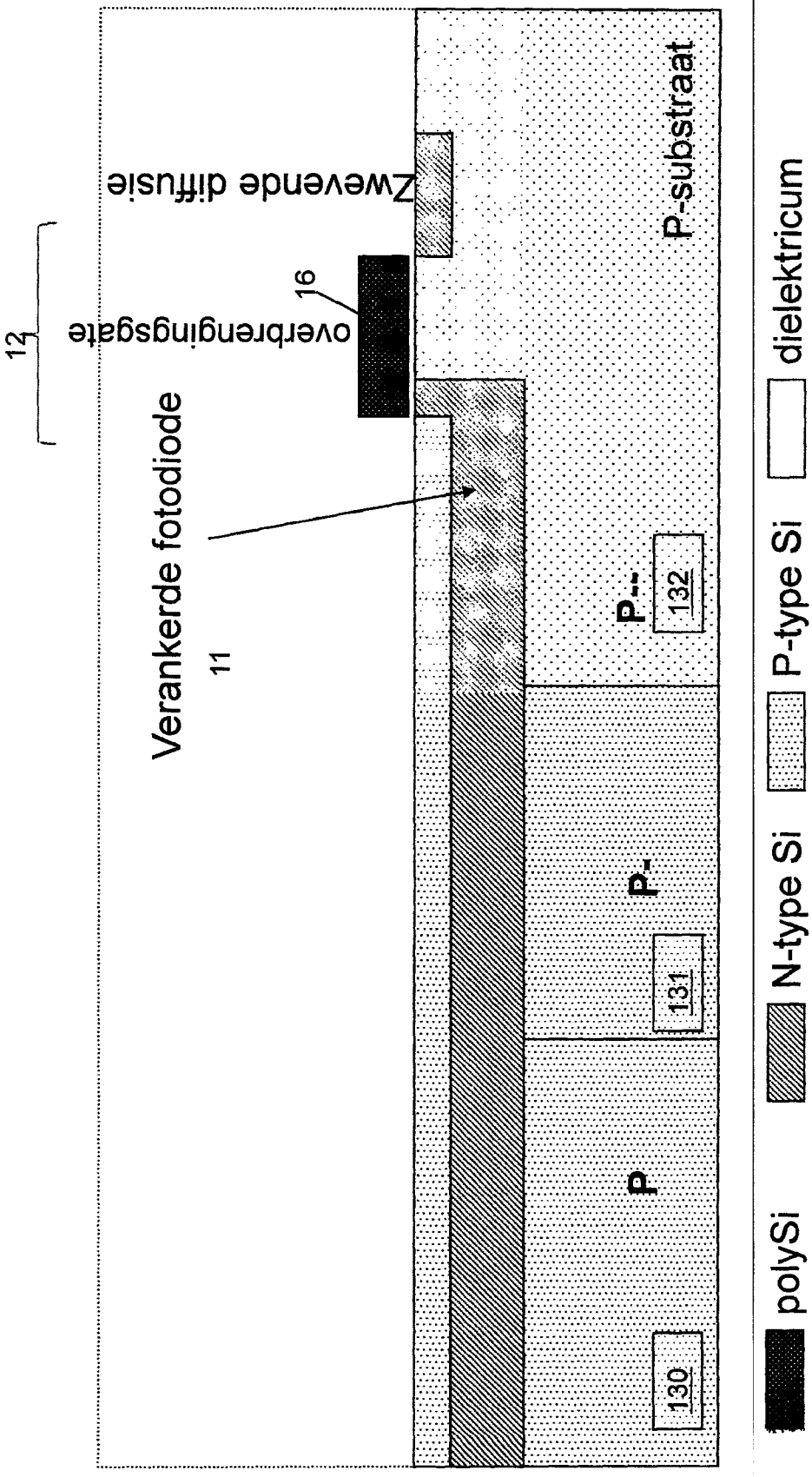
12
Verankerde fotodiode
11
overbrengingsgate
16
Zwevende diffusie
P-substraat
P--
132
P-
131
P
130
polySi
N-type Si
P-type Si
dielektricum

FIG. 13

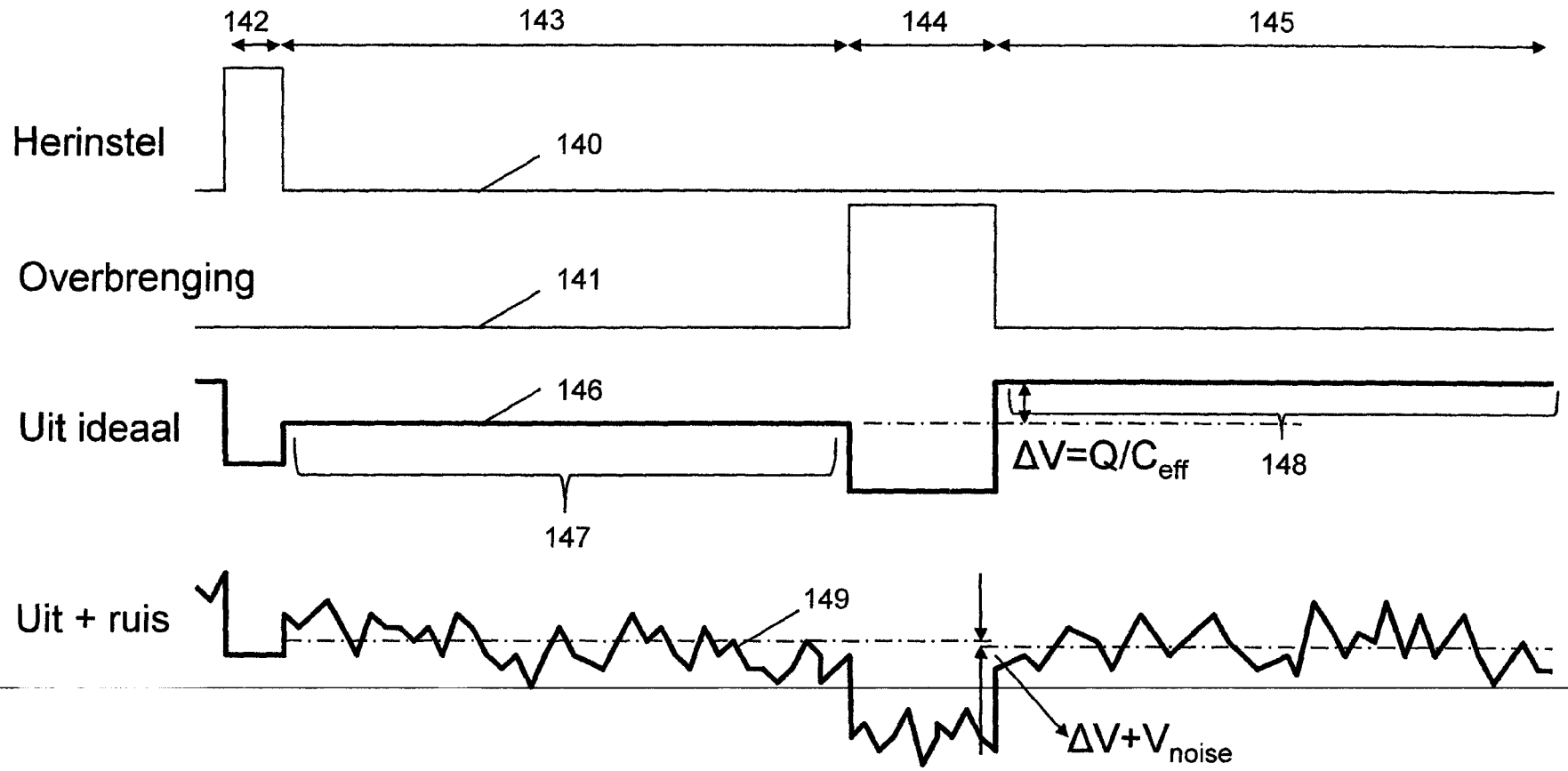
142
143
144
145
Herinstel
140
Overbrenging
141
Uit ideaal
146
147
ΔV=Q/C_eff
148
Uit + ruis
149
ΔV+V_noise

FIG. 14

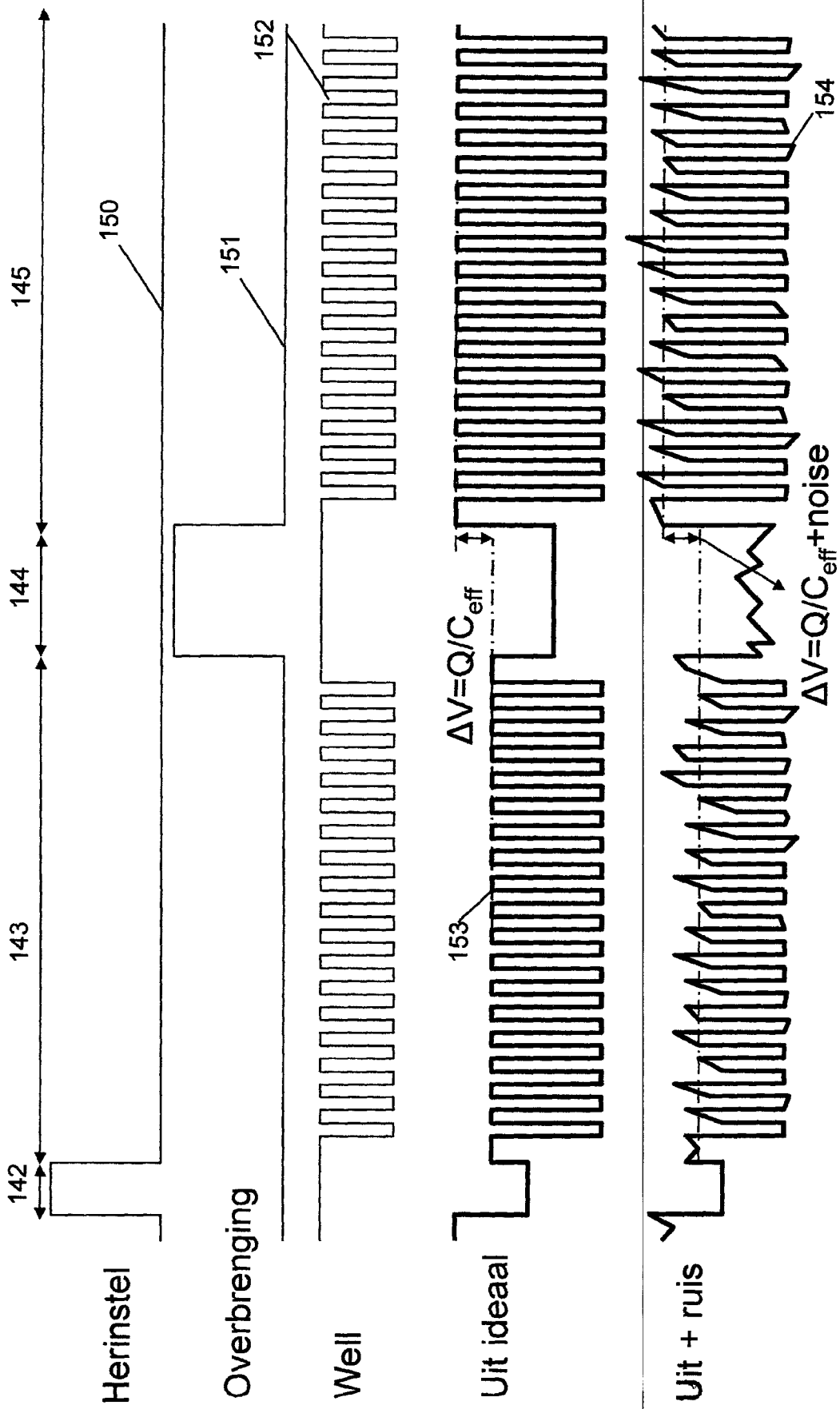
142
143
144
145
150
151
152
153
154
Herinstel
Overbrenging
Well
Uit ideaal
Uit + ruis
ΔV=Q/C_eff
ΔV=Q/C_eff+noise

FIG. 15

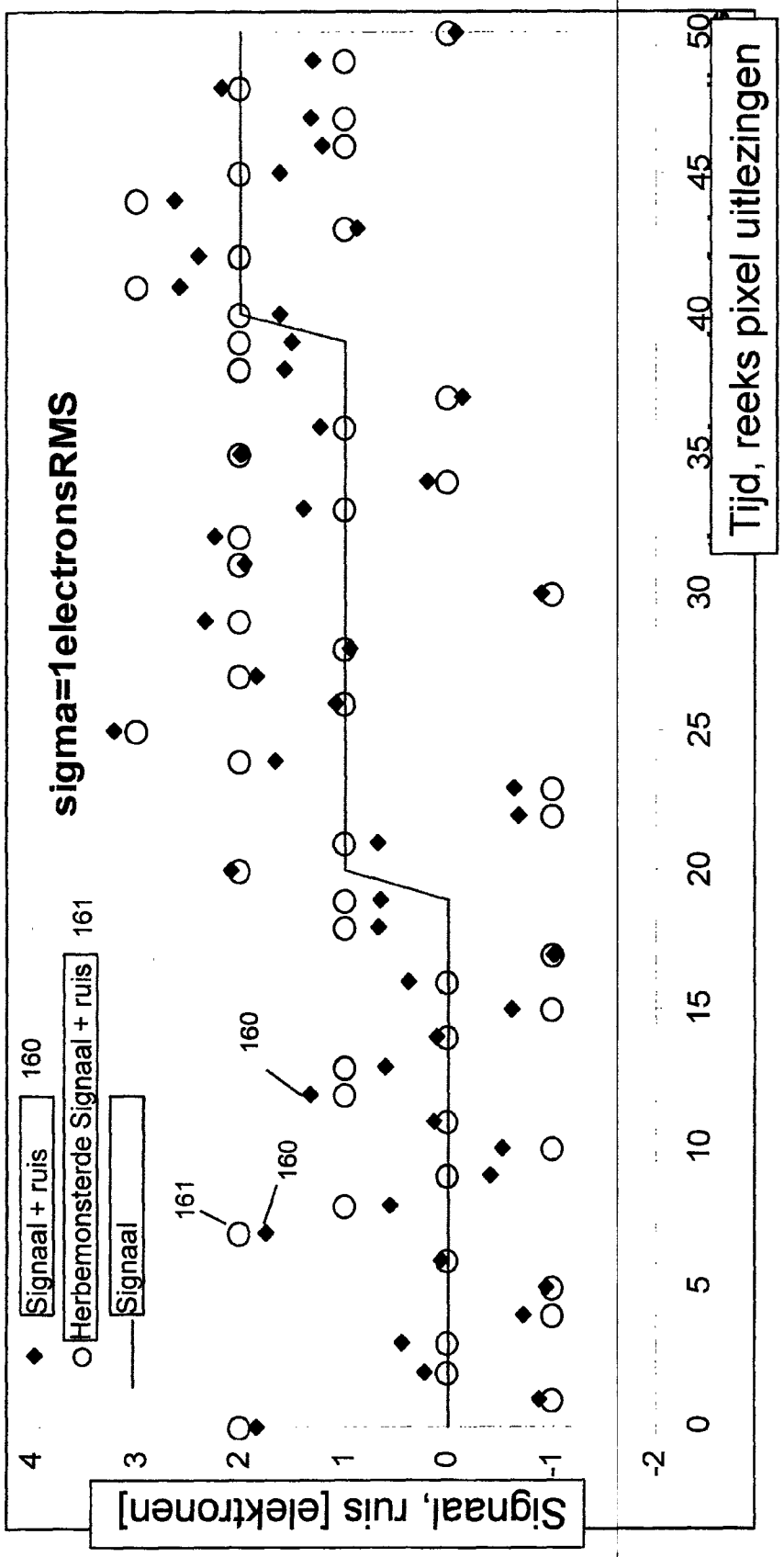
sigma=1electronsRMS
Signaal + ruis
Herbemonsterde Signaal + ruis
Signaal
160
161
Signaal, ruis [elektronen]
Tijd, reeks pixel uitlezingen
4
3
2
1
0
-1
-2
0
5
10
15
20
25
30
35
40
45
50

FIG. 16

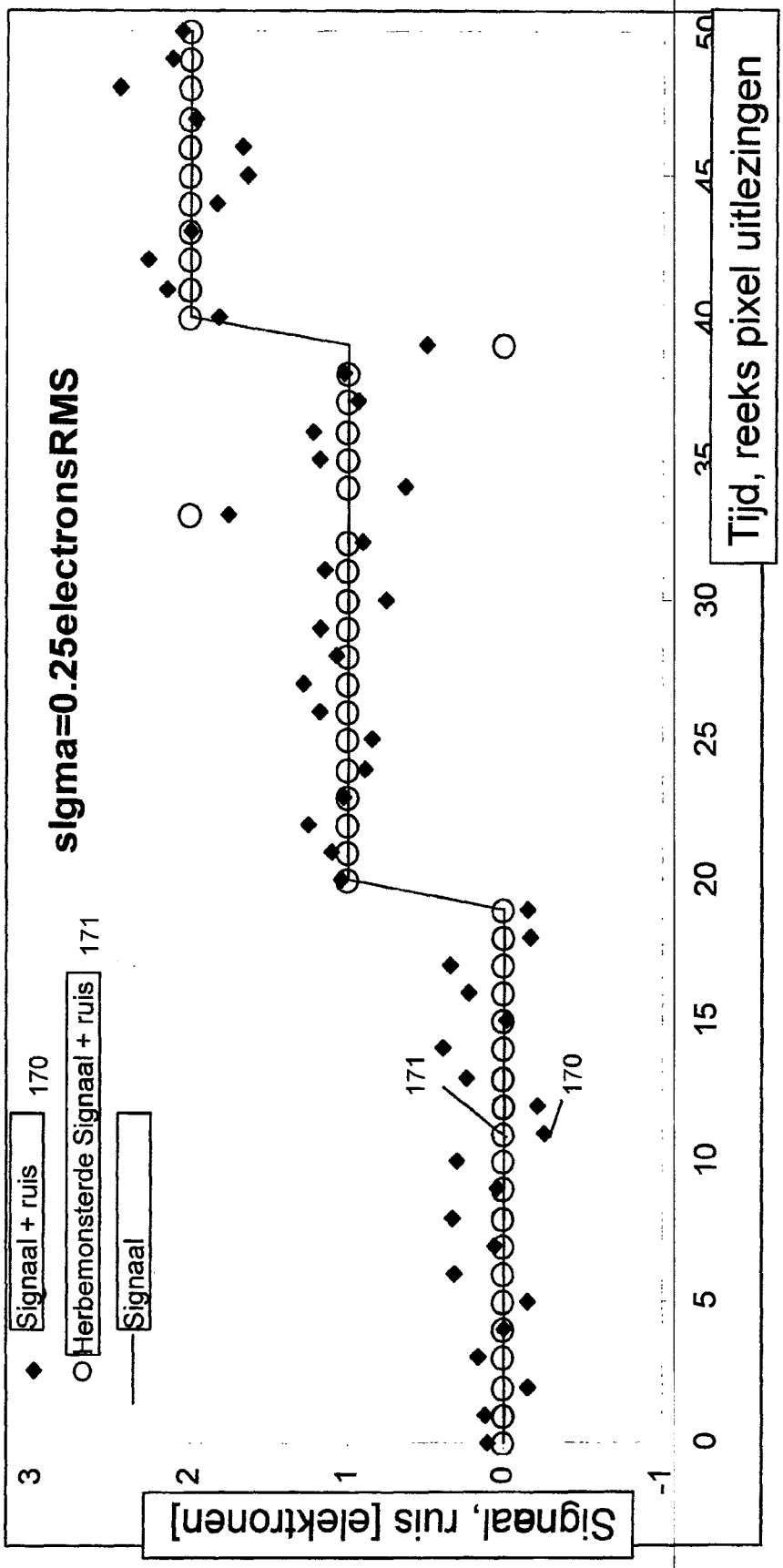
sigma=0.25electronsRMS
Signaal + ruis
170
Herbemonsterde Signaal + ruis
171
Signaal
Signaal, ruis [elektronen]
Tijd, reeks pixel uitlezingen
3
2
1
0
-1
0
5
10
15
20
25
30
35
40
45
50
171
170

FIG. 17

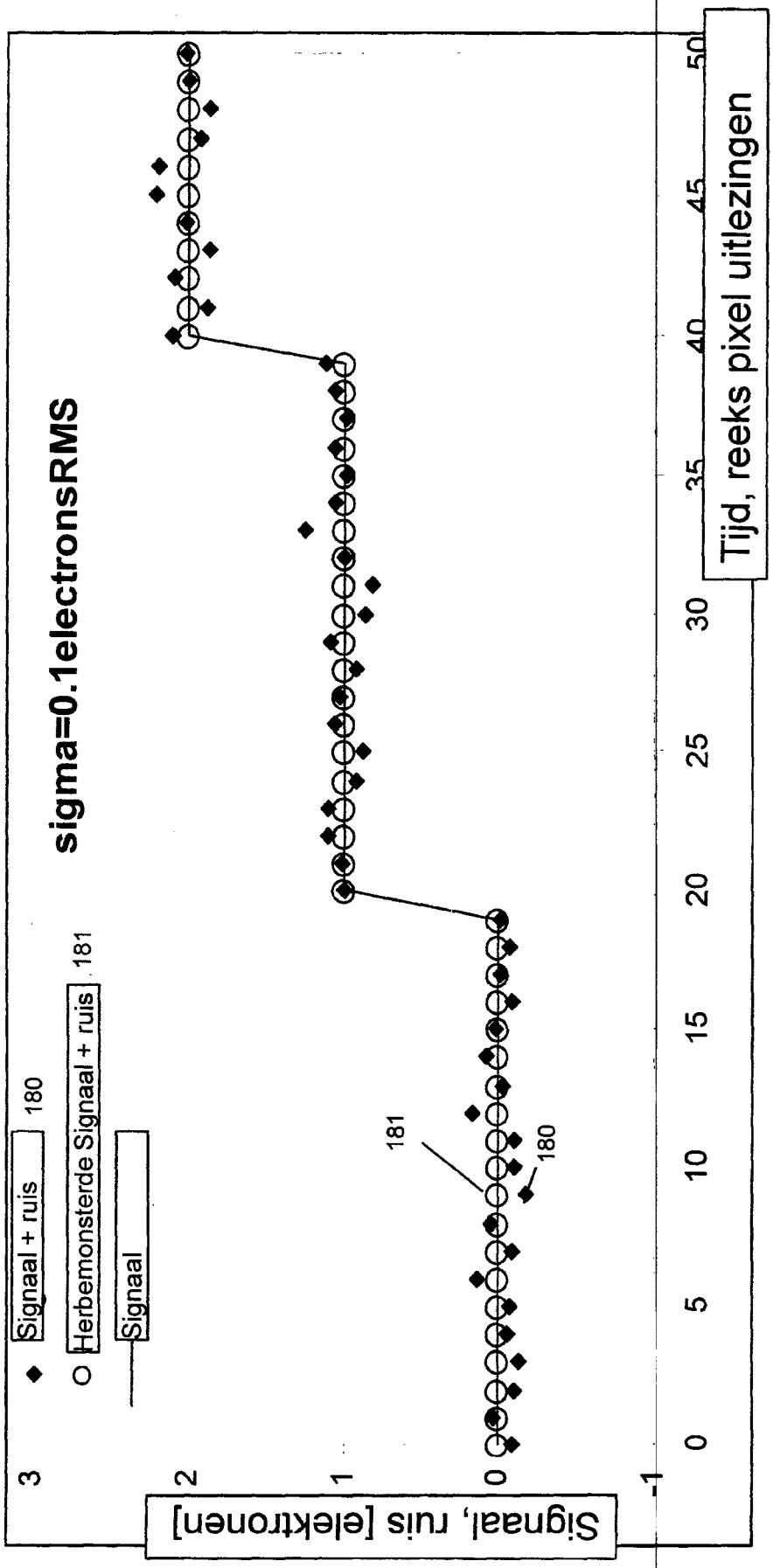
sigma=0.1electronsRMS
Signaal + ruis
180
Herbemonsterde Signaal + ruis
181
Signaal
181
180
Signaal, ruis [elektronen]
Tijd, reeks pixel uitlezingen
3
2
1
0
-1
0
5
10
15
20
25
30
35
40
45
50

FIG. 18

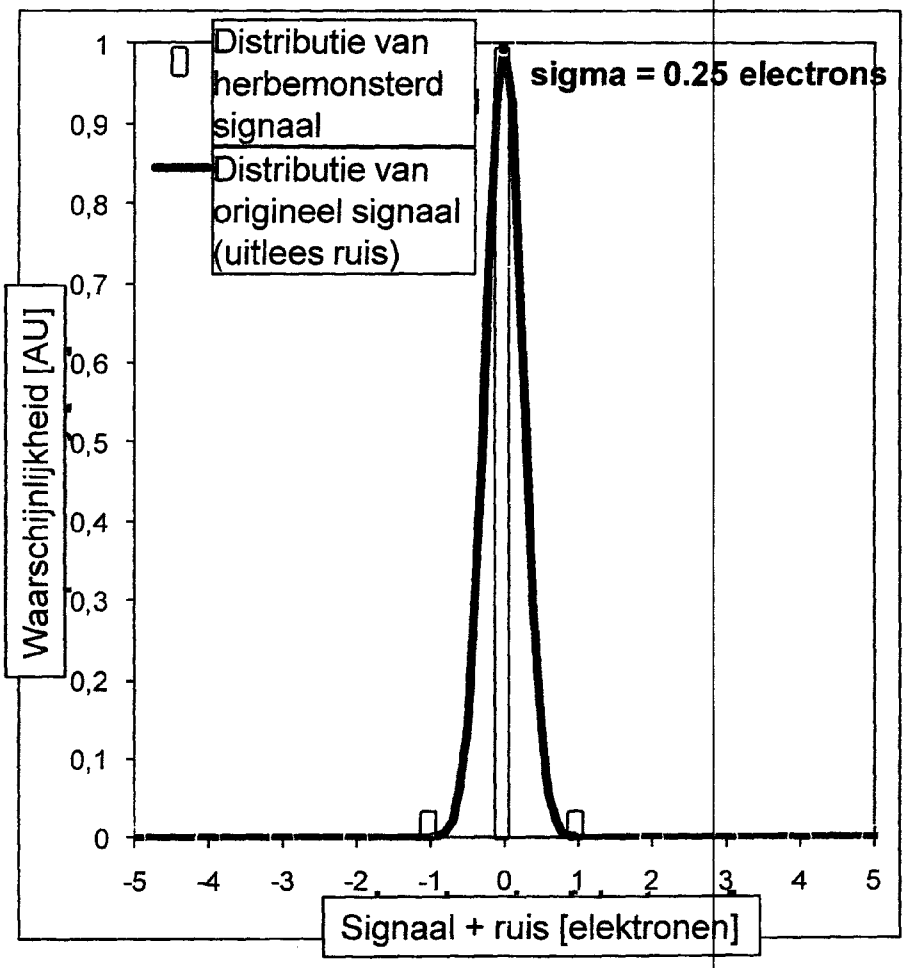
Distributie van herbemonsterd signaal
Distributie van origineel signaal (uitlees ruis)
sigma = 0.25 electrons
Waarschijnlijkheid [AU]
1
0,9
0,8
0,7
0,6
0,5
0,4
0,3
0,2
0,1
0
-5
-4
-3
-2
-1
0
1
2
3
4
5
Signaal + ruis [elektronen]

FIG. 19

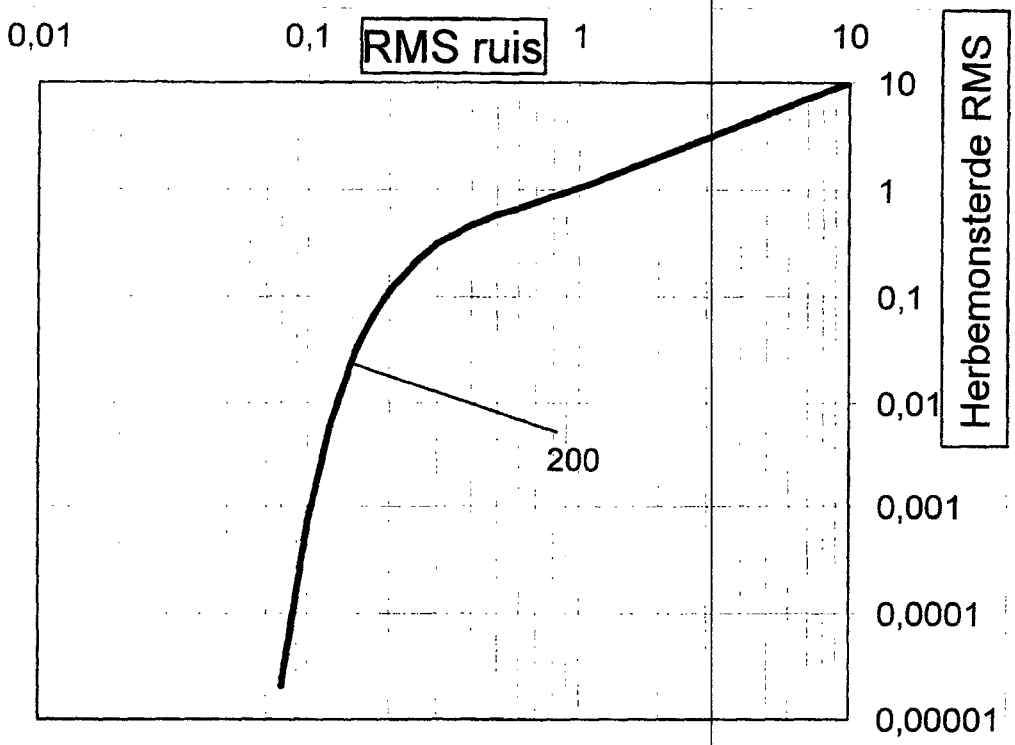
0,01
0,1
RMS ruis
1
10
10
1
0,1
0,01
0,001
0,0001
0,00001
Herbemonsterde RMS
200

FIG. 20

Nummer van de nationale aanvraag:

BO 10201
BE 201100253

VERSLAG BETREFFENDE HET ONDERZOEK

opgesteld krachtens artikel 21 § 1 en 2
van de Belgische wet op de uitvindingsoctrooien
van 28 maart 1984

VAN BELANG ZIJNDE LITERATUUR

Categorie	Vermelding van literatuur met aanduiding voor zover nodig, van speciaal van belang zijnde tekstgedeelten of tekeningen	Van belang voor conclusie(s)Nr.	CLASSIFICATIE VAN DE AANVRAAG (IPC)
X	US 2007/091191 A1 (OIKE YUSUKE [JP]) 26 april 2007 (2007-04-26)	1-3,5,6, 13-17, 19-21	INV. H04N5/357
Y	* alinea [0049] - alinea [0051] * * alinea [0063] - alinea [0080] * * figuren 1-4 * -----	4,7-12, 18	
X	EP 1 528 412 A1 (AGFA GEVAERT AG [DE] AGFA GEVAERT HEALTHCARE GMBH [DE]) 4 mei 2005 (2005-05-04) * kolom 3, regel 9 - regel 67 * * figuren 1-2 * -----	22,23	
Y	US 2005/248673 A1 (FOWLER BOYD A [US] FOWLER BOYD A S [US]) 10 november 2005 (2005-11-10) * alinea [0030] - alinea [0040] * * figuren 3-5 * -----	4,18	
Y	US 6 069 376 A (MERRILL RICHARD B [US]) 30 mei 2000 (2000-05-30) * kolom 6, regel 47 - kolom 7, regel 67 * * figuren 6,7A * -----	7,8	ONDERZOCHTE GEBIEDEN VAN DE TECHNIEK (IPC) H04N
Y	WO 2009/031304 A1 (SHIMADZU CORP) 12 maart 2009 (2009-03-12) * figuren 7-9 * & EP 2 192 615 A1 (UNIV TOHOKU [JP]; SHIMADZU CORP [JP]) 2 juni 2010 (2010-06-02) -----	9-12	
A	US 2006/227594 A1 (WANG CHUA-CHIN [TW] ET AL) 12 oktober 2006 (2006-10-12) * alinea [0024] - alinea [0039] * * figuren 3,4,10 * -----	4,18	

1

Datum waarop het onderzoek werd voltooid	Voconderzoeker
14 oktober 2014	Didierlaurent, P

CATEGORIE VAN DE VERMELDE LITERATUUR

X : op zichzelf van bijzonder belang
Y : van bijzonder belang in samenhang met andere documenten van dezelfde categorie
A : achtergrond van de stand van de techniek
O : verwijzend naar niet op schrift gestelde stand van de techniek
P : literatuur gepubliceerd tussen voorrangs- en indieningsdatum

T : niet tijdig gepubliceerde literatuur over theorie of principe ten grondslag liggend aan de uitvinding
E : eerdere octrooipublicatie maar gepubliceerd op of na indieningsdatum
D : in de aanvrage genoemd
L : om andere redenen vermelde literatuur

& : lid van dezelfde octrooifamilie, overeenkomende literatuur

AANHANGSEL BEHORENDE BIJ HET RAPPORT BETREFFENDE HET ONDERZOEK NAAR DE STAND VAN DE TECHNIEK, UITGEVOERD IN DE BELGISCHE OCTROOIAANVRAGE NR.

BO 10201
BE 201100253

Het aanhangsel bevat een opgave van elders gepubliceerde octrooiaanvragen of octrooien (zogenaamde leden van dezelfde octrooifamilie), die overeenkomen met octrooischriften genoemd in het rapport.
De opgave is samengesteld aan de hand van gegevens uit het computerbestand van het Europees Octrooibureau per
De juistheid en volledigheid van deze opgave wordt noch door het Europees Octrooibureau, noch door de Octrooiraad gegarandeerd ; de gegevens worden verstrekt voor informatiedoeleinden.

14-10-2014

In het rapport genoemd octrooigeschrift		Datum van publicatie	Overeenkomend(e) geschrift(en)			Datum van publicatie
US 2007091191	A1	26-04-2007	JP	4797567	B2	19-10-2011
			JP	2007116565	A	10-05-2007
			US	2007091191	A1	26-04-2007
EP 1528412	A1	04-05-2005	AT	509289	T	15-05-2011
			EP	1528412	A1	04-05-2005
			US	2005092943	A1	05-05-2005
US 2005248673	A1	10-11-2005	CN	1697492	A	16-11-2005
			DE	102005007330	A1	08-12-2005
			GB	2414132	A	16-11-2005
			JP	2005322901	A	17-11-2005
			US	2005248673	A1	10-11-2005
US 6069376	A	30-05-2000	GEEN			
WO 2009031304	A1	12-03-2009	CN	101796643	A	04-08-2010
			EP	2192615	A1	02-06-2010
			JP	5115937	B2	09-01-2013
			KR	20100039885	A	16-04-2010
			TW	200921907	A	16-05-2009
			US	2010176423	A1	15-07-2010
			WO	2009031304	A1	12-03-2009
US 2006227594	A1	12-10-2006	GEEN			

EPO FORM P2462

Algemene informatie over dit aanhangsel is gepubliceerd in de 'Official Journal' van het Europees Octrooibureau nr 12/82 ev

SCHRIFTELIJKE OPINIE

Dossier Nummer	Indieningsdatum (dag/maand/jaar)	Voorrangsdatum (dag/maand/jaar)	Aanvraagnummer
BO10201	29.04.2011	29.04.2010	BE201100253

Classificatie (IPC)
INV. H04N5/357

Aanvrager
Caeleste CVBA

Deze schriftelijke opinie bevat een toelichting en de corresponderende pagina's met betrekking tot de volgende onderdelen:

- ☒ Onderdeel I Basis van schriftelijke opinie
- ☐ Onderdeel II Voorrang
- ☐ Onderdeel III Formulering van een opinie inzake nieuwheid, inventiviteit en industriële toepasbaarheid niet mogelijk
- ☐ Onderdeel IV De aanvraag heeft betrekking op meer dan één uitvinding
- ☒ Onderdeel V Gemotiveerde verklaring ten aanzien van nieuwheid, inventiviteit en industriële toepasbaarheid; citaten en explicaties ter ondersteuning van deze verklaring
- ☐ Onderdeel VI Bepaalde geciteerde documenten
- ☐ Onderdeel VII Gebreken in de aanvraag
- ☐ Onderdeel VIII Opmerkingen betreffende de aanvraag

De Examinator
Didierlaurent, P

Aanvraagnummer

SCHRIFTELIJKE OPINIE

BE201100253

Onderdeel I Basis van de opinie

1. Deze opinie is opgesteld op basis van de conclusies ingediend voor aanvang van het onderzoek.

2. Met betrekking tot **nucleotide en/of aminozuur sequenties** die, in voorkomend geval, genoemd worden in de aanvraag, is deze opinie opgesteld op basis van de volgende elementen:

   a. Aard van het element:

   ☐ een lijst van de sequentie(s)

   ☐ tabel(len) met betrekking tot de lijst van de sequentie(s)

   b. Type drager:

   ☐ op papier

   ☐ in elektronische vorm

   c. Moment van indiening of levering:

   ☐ opgenomen in de aanvraag zoals ingediend

   ☐ samen met de aanvraag elektronisch ingediend

   ☐ later geleverd

3. ☐ Bovendien, wanneer er mer dan één versie of kopie van een sequentielijst of van één of meerdere tabellen die er betrekking op hebben, werd ingediend, zijn de benodigde verklaringen ingediend,dat de informatie, die later of bij wijze van aanvullende kopieën werd geleverd naar gelang het geval, identiek is aan diegene die oorspronkelijk werd geleverd en niet verder gaat dan de openbaarmaking in de internationale aanvraag zoals oorspronkelijk ingediend.

4. Aanvullende opmerkingen:

Onderdeel V Gemotiveerde verklaring ten aanzien van nieuwheid, inventiviteit en industriële toepasbaarheid; citaten en explicaties ter ondersteuning van deze verklaring

1. Verklaring

Nieuwheid	Ja:	Conclusies	4, 6-12, 18
	Nee:	Conclusies	1-3, 5, 13-17, 19-23
Inventiviteit	Ja:	Conclusies	
	Nee:	Conclusies	1-23
Industriële toepasbaarheid	Ja:	Conclusies	1-23
	Nee:	Conclusies	

2. Citaten en explicaties:

Zie apart blad

Re Item V

Reasoned statement with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement

1 Reference is made to the following documents:

D1 US 2007/091191 A1 (OIKE YUSUKE [JP]) 26 april 2007 (2007-04-26)

D2 EP 1 528 412 A1 (AGFA GEVAERT AG [DE] AGFA GEVAERT HEALTHCARE GMBH [DE]) 4 mei 2005 (2005-05-04)

D3 US 2005/248673 A1 (FOWLER BOYD A [US] FOWLER BOYD A S [US]) 10 november 2005 (2005-11-10)

D4 US 6 069 376 A (MERRILL RICHARD B [US]) 30 mei 2000 (2000-05-30)

D5 WO 2009/031304 A1 (SHIMADZU CORP) 12 maart 2009 (2009-03-12) (*drafted in Japanese)*
& document EP2192615, which passages are cited in the communications for translation purposes

2 The present application does not meet the criteria of patentability, because the subject-matter of claim 1 is not new.

D1 discloses (while repeating the wording of the claim, the references in parentheses applying to this document):

1- Een pixel die tenminste één transistor (**amplifying Transistor (24), Fig.2**) omvat, waarbij de pixel is ingericht om de tenminste één transistor tijdens een uitlees fase een cyclus te laten doorlopen tussen twee of meer insteltoestanden (**[0078] In addition, in the first circuit operation described above, the pulse signal PL is applied to the other end of the capacitive element 26 once at the time of each of the reset operation and the signal reading operation; however, as shown by a timing chart in FIG. 4, <u>the pulse signal PL</u> may be applied to the other end of the capacitive element 26 <u>a plural number of times</u> (in this example, three times) at the time of each of the reset operation <u>and the signal reading operation</u> (second circuit operation).<u>By inputting the pulse signal PL a plural number of times in the same manner as the second circuit operation, it is possible to further enhance effects of sweeping out the electrons/holes trapped in the channel of the amplifying transistor 24).</u>**

3 The present application does not meet the criteria of patentability, because the subject-matter of independent circuit claim 16, method claim 19 is not new.
The reasoning applying to pixel claim 1 applies mutatis mutandis to independent circuit claim 16 and method claim 19.

4 The present application does not meet the criteria of patentability, because the subject-matter of independent method claim 22 is not new.

D2 discloses (while repeating the wording of the claim, the references in parentheses applying to this document):
22. Een werkwijze voor de verwerking van een signal van een pixel of een matrix van pixels voor het meten van elektromagnetische straling of deeltjes (**CCD array (12), col.3, lines 28-32**), waarbij de werkwijze het verminderen van de effectieve leesruis omvat door elke signal waarde ter vervangen door een gekwantiseerde signaal waarde (**col.3, lines 39-46 (read-out process and charges (Q) amplified by factor (V)) and col.3, lines 55 to col.4, line 3 (quantized value: amplification factor between 1 and 1000, wherein noise is equivalent to less than 1 e-rms**).

5 Dependent claims 2-15, 17, 18, 20, 21, 23 do not contain any features which, in combination with the features of any claim to which they refer, meet the requirements of novelty and/or inventive step.

5.1 Claim 2: MOSFET (**see D1, §0007**) die deel uitmaakt van een versteckerschakeling (**see D1, amplifying transistor 24, Fig.2**). Thus claim 2 is not novel.

5.2 Claims 3,20: see **D1 (§0075)**. Thus claims 3,20 are not novel.

5.3 Claims 4,18: modulating the bulk substrate to cycle a a transistor between two bias states is well known, see **D3 (§0030-34, Figs.4,5)**. Thus claims 4,18 lack an inventive step.

5.4 Claim 5 :see **D1 (§0071)**. Thus claim 5 is not novel.

5.5 Claim 6: modulating a gate potential of a transistor, as defined in claim 5 (and disclosed in **D1**), or modulating a source and /or a drain of a transistor are well known options for the skilled person. Thus claim 6 lacks an inventive step

5.6 Claims 7,8: see **D4 (col.7, lines 57-67, Figs. 6,7A)**. Thus claims 7,8 lack an inventive step.

5.7 Claims 9-12: arranging a potential gradient as defined in claims 9-12 are different options that the skilled person would select according to the circumstances, see **D5 (§0037-38, Figs.7,8)**. Thus claims 9-12 lack an inventive step.

5.8 Claims 13-17: see the image sensor or corresponding circuitry in **D1**. Thus claims 13-17 are not novel.

5.9 Claim 21: see **D1 (§0063: "performs a predetermined signal processing")**. Thus claim 21 is not novel.

5.10 Claim 23: on-chip or off-chip are the only two available options that the skilled person can select to achieve the subject-matter of claim 22, which is disclosed by **D2**. Thus claim 23 is not novel.

Betreffende Item V

Beargumenteerde verklaring met betrekking tot nieuwheid, inventiviteit of industriële toepasbaarheid; referenties en toelichting ter ondersteuning van deze verklaring

1 Er wordt verwezen naar de volgende documenten:

D1 US 2007/091191 A1 (OIKE YUSUKE [JP]) 26 april 2007 (2007-04-26)

D2 EP 1 528 412 A1 (AGFA GEVAERT AG [DE] AGFA GEVAERT HEALTHCARE GMBH [DE]) 4 mei 2005 (2005-05-04)

D3 US 2005/248673 A1 (FOWLER BOYD A [US] FOWLER BOYD A S [US]) 10 november 2005 (2005-11-10)

D4 US 6 069 376 A (MERRILL RICHARD B [US]) 30 mei 2000 (2000-05-30)

D5 WO 2009/031304 A1 (SHIMADZU CORP) 12 maart 2009 (2009-03-12) (opgesteld in het Japans)
& document EP2192615, welke passages in de schriftelijke opinie zijn geciteerd ten behoeve van de vertaling

2 De onderhavige aanvrage voldoet niet aan de criteria van octrooieerbaarheid, omdat de materie volgens conclusie 1 niet nieuw is.

In **D1** wordt geopenbaard (waarbij de formulering van de conclusie wordt herhaald en waarbij de verwijzingen tussen haakjes van toepassing zijn op dit document):

1- Een pixel die tenminste een transistor **(versterkingstransistor (24), figuur 2)** omvat, waarbij de pixel is ingericht om de tenminste een transistor tijdens een uitlees fase een cyclus te laten doorlopen tussen twee of meer insteltoestanden **([0078] Daarnaast wordt in de eerste hierboven beschreven circuitbewerking het pulssignaal PL eenmaal toegepast op het andere uiteinde van het capacitief element 26 op het moment van iedere resetbewerking en de signaaluitleesbewerking; echter, zoals getoond door een tijdsgrafiek in figuur 4, <u>het pulssignaal PL</u> kan <u>een aantal keer</u> (in dit voorbeeld drie keer) worden toegepast op het andere uiteinde van het capacitieve element 26 op het moment van iedere resetbewerking <u>en van de signaaluitleesbewerking</u> (tweede circuitbewerking). <u>Door het pulssignaal PL een aantal keer op dezelfde wijze als in de tweede circuitbewerking in te voeren, is het mogelijk de gevolgen van het uitvegen van de elektronen/gaten in het kanaal van de versterkingstransistor 24 verder te</u>**

verbeteren.

3 De onderhavige aanvrage voldoet niet aan de criteria van octrooieerbaarheid, omdat de materie volgens onafhankelijke circuitconclusie 16 en werkwijzeconclusie 19 niet nieuw is.
De redenering die van toepassing is op pixelconclusie 1 is, mutatis mutandis, van toepassing op onafhankelijke circuitconclusie 16 en op werkwijzeconclusie 19.

4 De onderhavige aanvrage voldoet niet aan de criteria van octrooieerbaarheid, omdat de materie volgens onafhankelijke werkwijzeconclusie 22 niet nieuw is.

In **D2** wordt geopenbaard (waarbij de formulering van de conclusie wordt herhaald en waarbij de verwijzingen tussen haakjes van toepassing zijn op dit document):
22. Een werkwijze voor de verwerking van een signaal van een pixel of een matrix van pixels voor het meten van elektromagnetische straling of deeltjes **(CCD array (12), kolom 3, regels 28-32),** waarbij de werkwijze het verminderen van de effectieve leesruis omvat door elke signaalwaarde ter vervangen door een gekwantiseerde signaal waarde **(kolom 3, regels 39-46 (uitleesproces en ladingen (Q) versterkt door factor (V)) en kolom 3, regels 55 – kolom 4, regel 3 (gekwantiseerde waarde: versterkingsfactor tussen 1 en 1000, waarin een ruis equivalent is aan minder dan 1 e-rms).**

5 De afhankelijke conclusies 2-15, 17, 18, 20, 21, 23 bevatten geen maatregelen die in combinatie met de maatregelen volgens een der conclusies waarnaar zij verwijzen voldoen aan de eisen van nieuwheid en/of inventiviteit.

5.1 Conclusie 2: MOSFET **(zie D1, §0007)** die deel uitmaakt van een versterkerschakeling **(zie D1, versterkingstransistor 24, figuur 2).** Derhalve is conclusie 2 niet nieuw.

5.2 Conclusies 3, 20: zie **D1 (§0075).** Derhalve zijn de conclusies 3, 20 niet nieuw.

5.3 Conclusies 4, 18: het moduleren van het bulksubstraat om een transistor een cyclus te laten doorlopen tussen twee insteltoestanden is bekend, zie **D3 (§0030-34, de figuren 4, 5).** Derhalve vertonen de conclusies 4, 18 een gebrek aan inventiviteit.

5.4 Conclusie 5: zie **D1 (§0071).** Derhalve is conclusie 5 niet nieuw.

5.5 Conclusie 6: het moduleren van een gatepotentiaal van een transistor, zoals gedefinieerd in conclusie 5 (en geopenbaard in **D1**) of het moduleren van een source en/of een drain van een transistor zijn bekende opties voor een

deskundige in het vakgebied. Derhalve omvat conclusie 6 geen inventiviteit.

5.6 Conclusies 7, 8: zie **D4, kolom 7, regels 57-67, de figuren** 6,7A). Derhalve omvatten de conclusies 7 en 8 geen inventiviteit.

5.7 Conclusies 9-12: het opstellen van een potentiële gradiënt zoals gedefinieerd in de conclusies 9-12 zijn verschillende opties die een deskundige in het vakgebied afhankelijk van de omstandigheden zou kiezen, zie **D5 (§0037-38, de figuren 7, 8).** Derhalve omvatten de conclusies 9-12 geen inventiviteit.

5.8 Conclusies 13-17: zie de beeldsensor of de overeenkomstige schakelingen in D1. Derhalve zijn de conclusies 13-17 niet nieuw.

5.9 Conclusie 21: zie D1 **(§0063: "voert een <u>vooraf bepaalde</u> signaalbewerking uit").**
Derhalve is conclusie 21 niet nieuw.

5.10 Conclusie 23: on-chip of off-chip zijn de enige twee beschikbare opties die een deskundige in het vakgebied kan kiezen om tot de materie volgens conclusie 22 te komen, die wordt geopenbaard door **D2**. Derhalve is conclusie 23 niet nieuw.